

Université Mohamed Kheider - Biskra



Faculté des Sciences et Sciences de l'ingénieur
Département d'Electrotechnique

THESE

Présentée pour obtenir le Diplôme de *Doctorat en Sciences* en

ELECTROTECHNIQUE

Option : *COMMANDE ELECTRIQUE*

Par :

BENMEDDOUR Mostefa

Thème

**Etude et conception d'un convertisseur CA/CC
dévolteur-survolteur à facteur de puissance unitaire
à bas voltage et à haut courant.**

Soutenue le : 05 / 11 / 2008 devant le jury composé de :

<i>Prof.</i> BENMAHAMMED Khier	<i>Université de Sétif</i>	Président
<i>M.C.</i> BOUMEHRAZ Mohammed	<i>Université de Biskra</i>	Rapporteur
<i>Prof.</i> ABDESSAMED Rachid	<i>Université de Batna</i>	Examineur
<i>Prof.</i> MOUSSI Ammar	<i>Université de Biskra</i>	Examineur
<i>M.C.</i> TITAOUINE Abdenacer	<i>Université de Biskra</i>	Examineur
<i>M.C.</i> BENATOUS Djilani	<i>C. Universitaire d'El-Oued</i>	Examineur

RÉSUMÉ

Cette thèse traite une nouvelle méthode de conception de la conversion statique courant alternatif-courant continu (CA/CC), fondée sur une recherche systématique de la commande des interrupteurs qui induit la réduction des harmoniques et l'amélioration du facteur de puissance. Cette commande sera appliquée aux interrupteurs de telle sorte que le convertisseur se présente comme une impédance constante et quasi-linéaire vis-à-vis de la source d'alimentation. Par conséquent, on obtiendra un courant de ligne quasi-sinusoïdal, un faible taux de distorsion harmonique du courant et un facteur de puissance unitaire qui satisfait les normes en vigueur (CEI-6000 ; CEI-555-2 ; IEEE-519-1992 ;etc.).

Le système étudié est un convertisseur courant alternatif-courant continu CA/CC, il s'agit du convertisseur CA/CC dévolteur-survolteur, haut courant bas voltage, en cascade à commutation dure. La loi de commande du convertisseur est mise en évidence avec ses avantages, notamment la réduction des pertes et la pollution de l'environnement du convertisseur. Le convertisseur sera réduit à un convertisseur CC/CC sur chaque période de commutation dans chaque mode de fonctionnement.

La modélisation se fera en trois étapes. La première consiste en l'obtention d'un modèle sous forme d'équations aux dérivées partielles pour chaque séquence de fonctionnement des convertisseurs. La seconde nous permettra de déterminer la stratégie de commande afin d'assurer une très faible présence d'harmoniques sur le courant d'alimentation et un facteur de puissance unitaire. Et enfin, le développement d'un programme de simulation permettant d'évaluer, de simuler et d'analyser le convertisseur non linéaire proposé muni de sa nouvelle technique de commande pour corriger le facteur de puissance. Ce programme est développé sous le logiciel Matlab donnant ainsi la puissance de calcul pour faire de l'analyse et le prédimensionnement et même la conception pour une large gamme d'applications.

On montre comment il est possible de concevoir la conversion alternatif-continu à facteur de puissance unitaire avec une large gamme de puissance de sortie afin de contrôler le contenu harmonique du courant dans le réseau d'alimentation sans toutefois réduire les performances dynamiques du système.

Après avoir donné la nouvelle loi de commande et la règle de dimensionnement de ce convertisseur, les résultats de simulation confirment la loi de commande proposée.

TABLE DES MATIERES

	Page
INTRODUCTION GENERALE.....	1
 CHAPITRE 1	
LITTÉRATURE ET PROBLÉMATIQUE	
1.1 - Introduction.....	4
1.2 - Littérature.....	6
1.3 - Motivations et contribution.....	12
1.4 - Objectifs et méthodologie.....	13
 CHAPITRE 2	
METHODES DE CORRECTION DU FACTEUR DE PUISSANCE DANS LES ALIMENTATIONS A DECOUPAGE	
2.1 - Introduction	16
2.2 - Harmoniques et rang des harmoniques.....	17
2.2.1 - <i>Harmoniques et inter-harmoniques</i>	17
2.2.2 - <i>Cas particulier de l'harmonique de rang 2</i>	17
2.2.3 - <i>Cas particulier de l'harmonique de rang 3</i>	18
2.3 - Les perturbations électriques et leurs origines.....	18
2.3.1 - <i>Appareils générateurs d'harmoniques</i>	18
2.4 - Conséquences des harmoniques.....	19
2.4.1 - <i>Effets instantanés</i>	19
2.4.2 - <i>Effets à long terme</i>	19
2.4.3 - <i>Limites en tension et en courant</i>	20
a) <i>Limite en tension</i>	20
b) <i>Limite en courant</i>	20
2.5 - Caractérisation des perturbations Harmoniques.....	20
2.5.1 - <i>Le taux de distorsion harmoniques</i>	20
2.5.2 - <i>Le facteur de puissance</i>	21
2.5.3 - <i>Normes</i>	22
2.6 - Méthodes d'identification des harmoniques de courant.....	24

2.6.1 -	<i>Méthodes de régulation et commande</i>	24
2.7 -	Correction du facteur de puissance.....	25
2.7.1 -	<i>Origine du problème nécessitant une correction du FP</i>	27
2.7.2 -	<i>Correction passive du facteur de puissance</i>	28
2.7.3 -	<i>Correction active du facteur de puissance</i>	29
CHAPITRE 3		
ETUDE ANALYTIQUE DU CONVERTISSEUR CA/CC DÉVOLTEUR-SURVOLTEUR EN CASCADE A FACTEUR DE PUISSANCE UNITAIRE CDSFPU		
3.1 -	Résumé.....	31
3.2 -	Introduction.....	32
3.3 -	Principe de fonctionnement du convertisseur CDSFPU.....	35
3.3.1 -	<i>Fonctionnement en mode survolteur (Boost)</i>	37
3.3.2 -	<i>Fonctionnement en mode dévolteur (Buck)</i>	43
3.4 -	Stratégie de commande.....	47
3.4.1 -	<i>Calcul du rapport cyclique en mode Survolteur (α_S)</i>	49
3.4.2 -	<i>Calcul du rapport cyclique en mode Dévolteur (α_D)</i>	52
3.5 -	Analyse du Facteur de Puissance.....	57
3.6 -	Méthode de simulation.....	59
CHAPITRE 4		
DIMENSIONNEMENT DU CDSFPU ET RESULTATS DE SIMULATION		
4.1 -	Définition du cahier des charges.....	62
4.1.1-	<i>Analyse du cahier des charges</i>	63
4.2 -	Calcul et choix des composants.....	65
4.2.1-	<i>Calcul des éléments passifs L et C_o</i>	66
	a) <i>Calcul de l'inductance L</i>	66
	b) <i>Calcul du condensateur C_o</i>	66
4.3 -	Résultats de simulation	68
CONCLUSION		82
BIBLIOGRAPHIE.....		84

INTRODUCTION GENERALE

INTRODUCTION GENERALE

La technologie de l'électronique de puissance est largement appliquée dans les domaines industriel et domestique. Parmi ces applications, on distingue les convertisseurs à découpage d'énergie, isolés ou non, qui ont un rôle très important dans ces domaines. L'utilisation croissante de ces systèmes commandés, à base d'électronique de puissance, entraîne de plus en plus de problèmes de perturbation au niveau des réseaux électriques. Ainsi, on assiste à une augmentation régulière, de la part des utilisateurs, des taux d'harmonique et de déséquilibre des courants, ainsi qu'à une importante consommation de la puissance réactive. Ces perturbations ont, bien entendu, des conséquences néfastes sur les équipements électriques, lesquelles peuvent aller d'un fort échauffement jusqu'à la destruction totale de ces équipements.

Les recherches et le développement des topologies des convertisseurs statiques exigent des améliorations des caractéristiques, reliées à l'entrée, afin de résoudre le problème des harmoniques, spécifiquement leur réduction (voir même leur élimination), la correction du facteur de puissance **FP** et l'amélioration du rendement du système [1, 2].

Les convertisseurs à découpage à commutation conventionnelle et à résonance sont les plus utilisés à cause de leur avantages multiples tel que haut rapport puissance sur volume, haut rendement et à cause de leurs bonnes performances dynamiques. Cependant ces charges, non linéaires, se comportant en véritables sources de courants harmoniques qui perturbent le réseau électrique et les systèmes de télécommunications.

La nécessité de respecter les normes internationales en vigueur, tels que **CEI-555-2** (Commission Electrotechnique Internationale) et **IEEE-519** (Institute of Electrical Electronics Engineers), oblige les concepteurs de convertisseurs à utiliser la nouvelle technique active de correction du facteur de puissance. Cette technique permet de contrôler le contenu harmonique du réseau d'alimentation, qui représente une pollution électrique, tout en assurant la conversion courant alternatif/courant continu (**CA/CC**) [3,4].

Pour contrer les effets néfastes de cette pollution électrique, il est proposé d'étudier de nouvelles structures et de nouvelles stratégies de commande afin de réduire la génération de courants harmoniques sans réduire les performances dynamiques du système comme c'est le cas dans la plus part des alimentations de puissance existantes.

Les principales difficultés prévues tiennent à l'originalité des méthodes de commande des interrupteurs qu'il faudra développer pour chaque type d'application. Ces commandes seront appliquées aux interrupteurs de telle sorte que le convertisseur lui-même se présente comme une impédance constante et quasi-linéaire vis-à-vis de la source d'alimentation. Par conséquent, on obtiendra un courant de ligne quasi-sinusoidal, un faible taux de distorsion harmoniques **TDH** du courant et un facteur de puissance très proche de l'unité.

Dans ce travail, nous allons élaborer et analyser une nouvelle technique de commande afin d'optimiser le facteur de puissance et obtenir un excellent rendement pour le convertisseur CA/CC monophasé « dévolteur-survolteur en cascade » qui fonctionne dans une large plage de tension de sortie. *L'approche choisie consiste à supprimer (ou déplacer de l'entrée vers la sortie) le gros condensateur d'entrée des convertisseurs conventionnels CC/CC.*

Différentes approches sont utilisées dans le domaine de la qualité de l'onde de tension et plusieurs intervenants de l'industrie recherchent des informations sur les technologies élaborées à cette fin [4, 5].

Pour tenter d'apporter quelques éléments de réponses, et pour contrer les effets néfastes de cette pollution électrique, nous proposons d'étudier, parmi les nouvelles structures et les nouvelles stratégies de commande, la topologie proposée « convertisseur dévolteur survolteur en cascade à facteur de puissance unitaire » avec sa nouvelle technique de commande « *commande à hystérésis variable* » afin de réduire la génération de courants harmoniques et la consommation de la puissance réactive sans toutefois réduire les performances dynamiques.

La topologie proposée dans cette étude permet l'élimination de toute distorsion du courant de ligne lorsqu'elle fonctionne en mode dévolteur. Ainsi, lorsque la tension d'entrée est inférieure à la tension de sortie, inconvénient majeur du dévolteur, la topologie fonctionne en mode survolteur afin d'éviter la distorsion du courant et améliorer, en même temps, le facteur de déplacement.

Pour permettre la régulation du courant d'entrée et de la tension aux bornes de la charge deux boucles de régulation sont introduites dans la topologie proposée. Les avantages de cette topologie avec sa loi de commande sont nombreux. En particulier, élimination de toutes les harmoniques d'ordre inférieure, un faible taux de distorsion harmoniques, un facteur de puissance unitaire, simplicité de la loi de commande, pertes négligeables au niveau des

interrupteurs commandables ce qui permet un très bon rendement. Le fonctionnement du convertisseur comme un seul étage présente un avantage pratique important caractérisé par la solution du problème du dévolteur. Car dans ce type de convertisseur une distorsion du courant de ligne est introduite. Cette distorsion, due à la troisième harmonique et ses multiples, est liée proportionnellement à la valeur de la tension de sortie.

Sur le plan technique les éléments qui déterminent la qualité et la fiabilité qu'exigent les consommateurs, et qui sont devenus des impératifs avec les nouveaux produits issus des récentes innovations technologiques sont les suivants:

- courant stable, disponible, sans interruption, à fréquence constante de 50/60 Hz.

Le convertisseur proposé est un bon candidat pour la conversion du courant de ligne dans les systèmes de distribution de l'énergie. Aussi sa connexion en triphasé est possible par la connexion de trois phases en couplage triangle.

CHAPITRE . I .

CHAPITRE 1

LITTÉRATURE ET PROBLÉMATIQUE

1.1- INTRODUCTION

Depuis de nombreuses années le monde de la conception des alimentations a connu un mouvement progressif d'utilisation des alimentations linéaires vers la plus part des alimentations de puissance à découpages pratiques (SMPS: Switch Mode Power Supply).

Ces charges non linéaires liées aux différents équipements électriques et électroniques (informatique, électroménager ...etc.) et des télécommunications contribuent partiellement à la dégradation de la tension du réseau et nuisent au fonctionnement optimal des équipements environnants. L'étage courant alternatif/courant continu CA/CC est généralement composé d'un redresseur à pont de diodes débitant sur une charge capacitive ce qui dégrade le facteur de puissance FP.

Généralement les convertisseurs CA/CC ou CC/CC sont conçus pour tolérer une certaine variation des paramètres de la qualité de l'onde. L'apparition croissante de certains nouveaux produits, tels les automates programmables, les microprocesseurs et les entraînements à vitesses variables nous projette dans une nouvelle ère touchant plusieurs disciplines (électronique, électronique de puissance, conception, commande, sécurité, ...etc.) entrelacées et difficilement maîtrisables. Avec la demande croissante de la puissance prélevée du réseau et des limites strictes de la qualité de cette puissance, la technique de correction du facteur de puissance **CFP** (**PFC** : Power Factor Correction) a gagné une attention remarquable au cours des dernières années. Une variété de topologies et méthodes de contrôle ont été élaborées pour les applications monophasées, et triphasées, de la correction du facteur de puissance [6, 7, 8, 9].

Au cours des dernières décennies, une large variété de topologies de convertisseurs à découpage à haut facteur de puissance et à haut rendement ont été proposés pour résoudre le problème des harmoniques [1, 2, 9, 13]. Les schémas sont fondés sur les topologies conventionnelles des convertisseurs survolteur (Boost), dévolteur (Buck), dévolteur-survolteur (Buck-Boost) et leurs performances. Dans ces topologies les techniques de contrôle de la tension de sortie du survolteur et du dévolteur ou le rendement du dévolteur-survolteur sont limitées.

L'une des caractéristiques visées dans la plupart des alimentations de puissance à découpage est d'améliorer le facteur de puissance mais pour se conformer aussi aux diverses normes (standards : en anglais) nationales et internationales sur la pollution harmonique de l'application (telles que : CEI 555, CEI 61000 et IEEE 519 ...) dans le réseau exploité par le matériel électronique [3, 10, 11].

Les techniques actives de correction du facteur de puissance utilisées pour fournir un courant d'entrée sinusoïdal, ou peu déformé, pour les alimentations de puissance à découpage qui utilisent un redresseur à diodes sont largement développées dans la littérature. La technique à deux étages qui utilise un convertisseur CC/CC séparé pour performer l'onde du courant d'entrée est donnée dans la figure 1.1 (schéma bloc). Cette approche, est surtout utilisée avec un convertisseur survolteur dans le rôle est de produire la forme d'onde [12, 15].

Dans certains systèmes, publics ou industriels, la tolérance aux variations de la qualité de l'onde est limitée et, parallèlement, l'utilisation croissante des équipements électriques entraîne la contamination de la qualité de l'onde sans qu'aucune norme de limitation n'est applicable. L'injection des harmoniques dans le réseau est un exemple de contamination. Les harmoniques affectent l'onde de la tension. Chaque appareil contribue partiellement à cette contamination, mais leurs effets sont cumulatifs, entraînant ainsi des distorsions harmoniques importantes. L'écart est donc remarquable entre la qualité de l'onde offerte et la qualité de l'onde demandée.

Afin d'obtenir les résultats désirés, il faut soit utiliser des appareils mieux adaptés, soit viser une meilleur qualité de l'onde. Ces options entraînent toujours des coûts additionnels tant pour les consommateurs que pour les compagnies de services publics.

1.2- LITTERATURE

En électronique de puissance et, plus spécifiquement, dans le domaine de la qualité de l'onde, de nombreuses études portent sur l'optimisation des formes d'ondes alternatives des tensions et des courants associés aux convertisseurs statiques [6-15]. En général ces ondes doivent être sinusoïdales. Le prélèvement de l'énergie sur un réseau, notamment lorsque la puissance de court-circuit n'est pas infinie pose un problème. Il est obligatoire dans ce cas de prélever des courants sinusoïdaux non déformés [16].

Les convertisseurs CC/CC utilisent généralement un filtre capacitif à la sortie du redresseur d'entrée, comme indiqué dans la figure 1.1. La valeur élevée de ce condensateur fait en sorte que le courant prélevé du réseau d'alimentation est formé d'impulsions de durée très courte et d'amplitude très élevée. Ce courant contient un grand nombre d'harmoniques, de valeur efficace élevée, qui réduisent le facteur de puissance à un très mauvais niveau (de l'ordre de 0.65) [13]. La cause du mauvais facteur de puissance d'entrée n'est pas le déplacement de phase entre la tension de ligne et le courant, c'est plutôt la charge discontinue du condensateur de filtrage qui entraîne une large impulsion du haut pic de courant.

Avec les convertisseurs CA/CC actuels, les courants prélevés sur le réseau sont loin d'être sinusoïdaux. Ils sont :

- Soit impulsionnels dans les redresseurs à diodes avec filtrage capacitif (où l'étage continu est assimilable à une source de tension continue du fait de la capacité de filtrage C_e) ; figure 1.1.

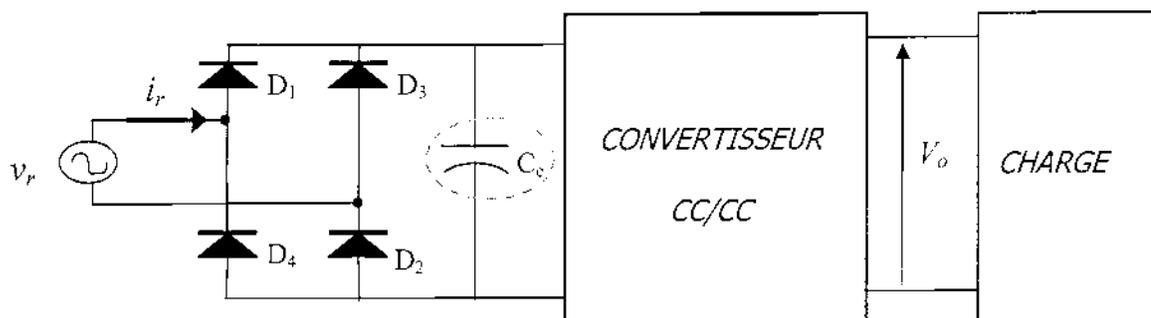


Figure 1.1 : Convertisseur courant continu/courant continu CC/CC avec filtre capacitif C_e .

- Soit rectangulaires dans les redresseurs à diodes avec filtrage inductif (où l'étage continu est assimilable à une source de courant continu du fait de l'inductance de filtrage L_e) ; figure 1.2.

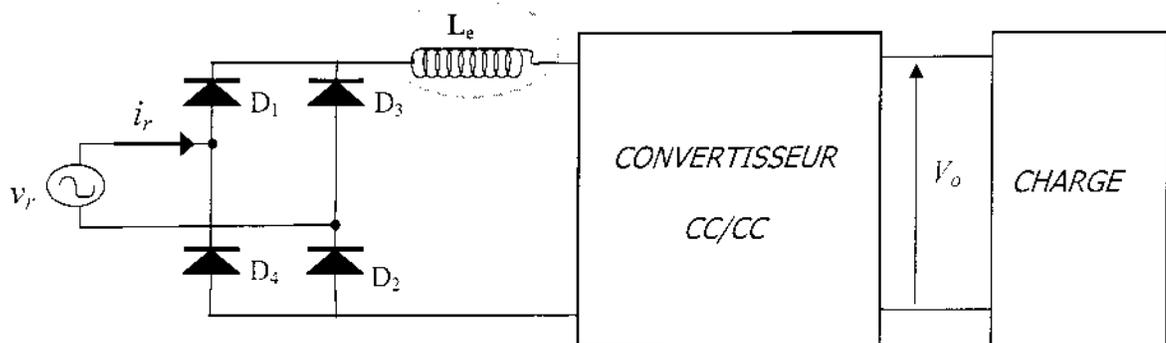


Figure 1.2: Convertisseur courant continu/courant continu avec filtre inductif L_e .

Dans ce cas de prélèvement, les formes d'ondes du courant sont déformées à cause des harmoniques d'ordre supérieur qui seront injectées dans le réseau d'alimentation. Il faut donc utiliser un convertisseur qui soit, vu du réseau, équivalent à une charge linéaire (résistive).

Les influences défavorables occasionnées par la présence de ces harmoniques au niveau du réseau d'alimentation et des installations électriques sont nombreuses. Parmi ces influences défavorables, on mentionne particulièrement que ces harmoniques entraînent une chute de tension supplémentaire le long du réseau d'alimentation provoquant une distorsion de la tension sinusoïdale, ce qui engendre des perturbations au niveau des équipements de réglage et de commande. Elles peuvent également induire des phénomènes de résonance en certains points du réseau d'alimentation. De plus, ces harmoniques produisent des tensions parasites (Interférences Electromagnétiques IEM (EMI: Electromagnetic Interferences)) dans les lignes se trouvant à proximité qui sont généralement des lignes téléphoniques et des lignes de signalisation [17, 18, 19, 20].

Afin de s'opposer aux effets indésirables de ces harmoniques, plusieurs alternatives ont été proposées pour améliorer la qualité des formes d'ondes du courant et des tensions d'entrée des convertisseurs de puissance. On peut citer entre autre le filtrage des harmoniques à l'aide de filtres passifs LC qui constituent la solution la plus économique pour contrôler les problèmes liés aux harmoniques. Ces filtres sont constitués de condensateurs et d'une réactance dont les caractéristiques sont bien désignées afin d'adapter le filtre à la

fréquence désirée. La tâche principale du filtre est d'éliminer un grand nombre d'harmoniques du système, en plus il procure en même temps une compensation réactive et permet donc de corriger le facteur de puissance.

Le filtrage des harmoniques à l'aide des convertisseurs compensateurs auxiliaires est une autre solution plus efficace pour compenser les harmoniques indésirables mais elle est plus coûteuse.

Actuellement les techniques de correction du facteur de puissance basées sur le changement du fonctionnement des convertisseurs statiques trouvent, progressivement, une large application dans le domaine des alimentations de puissance. Les techniques de commandes des interrupteurs constituant ces convertisseurs statiques doivent contrôler indépendamment l'amplitude, la phase et la fréquence du courant.

Dans la partie théorique, le convertisseur est modélisé d'un point de vu fonctionnel, ce qui permet d'analyser le comportement du système global sous deux aspects :

- le contrôle du point de fonctionnement vis à vis des termes fondamentaux, notamment dans le cas du prélèvement de l'énergie sur un réseau monophasé et
- la conversion d'énergie à travers un convertisseur en considérant les grandeurs électriques instantanées.

La mise en œuvre de deux principes, l'un fondé sur la technique de modulation de largeur d'impulsion MLI (PWM : Pulse With Modulation) et modulation de fréquence en même temps, l'autre sur la commutation conventionnelle ou la résonance.

Les techniques de modulation de largeur d'impulsion sont largement répandues dans la conversion statique de l'énergie électrique. Quelques publications, recherches et réalisations ont démontrées qu'il est possible d'élaborer des formes d'onde de très haute qualité [21, 22, 23, 24]. Dans certains travaux une importance particulière est donnée à la minimisation, ou même l'élimination totale, du filtrage passif par une optimisation des spectres de modulation. Dans d'autres, l'accent est mis sur les problèmes de régulation de la tension continue, le contrôle des courants prélevés sur le réseau et les performances dynamiques de ces convertisseurs.

Actuellement les nouvelles techniques de correction du facteur de puissance, appelées techniques de filtrage actif réalisées à l'aide d'un circuit actif de correction du facteur de puissance CACFP, sont de plus en plus répandues dans les applications domestiques et industrielles. Ces techniques permettent de contrôler le contenu harmonique injecté dans le réseau d'alimentation, tout en assurant la conversion CA/CC, et donc le facteur de puissance.

D'autres applications récentes prouvent l'utilité d'incorporer à l'entrée des convertisseurs CC/CC un convertisseur survolteur muni d'un circuit actif de correction du facteur de puissance afin d'obtenir à l'entrée un courant sinusoïdal. Ceci implique l'élimination des harmoniques indésirables au niveau du réseau tout en assurant une tension de sortie continue fixe [25, 26, 27, 28]. On retrouve sur les figures 1.3 et 1.4, respectivement, les schémas blocs d'un CACFP dans les cas d'un convertisseur survolteur et d'un montage à accumulation inductive (Flyback).

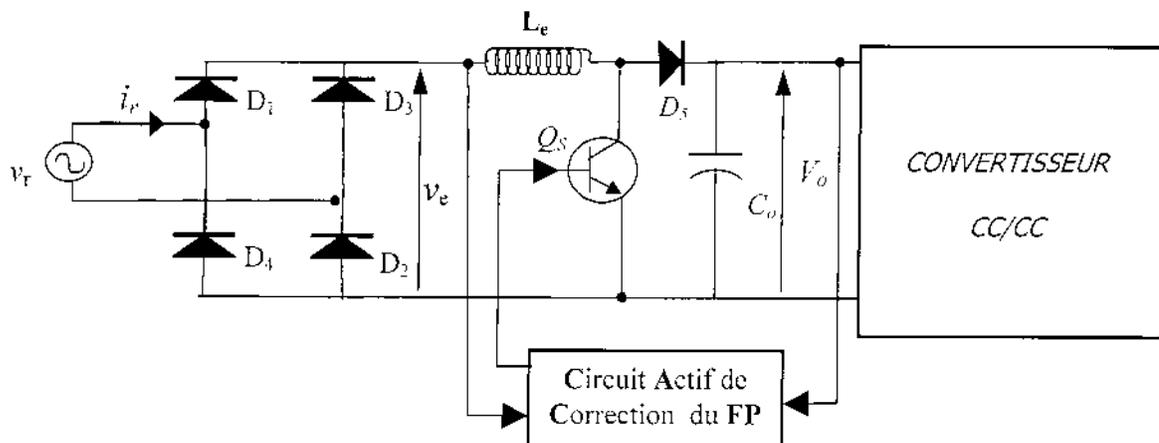


Figure 1.3 : Convertisseur élévateur de tension à facteur de puissance unitaire.

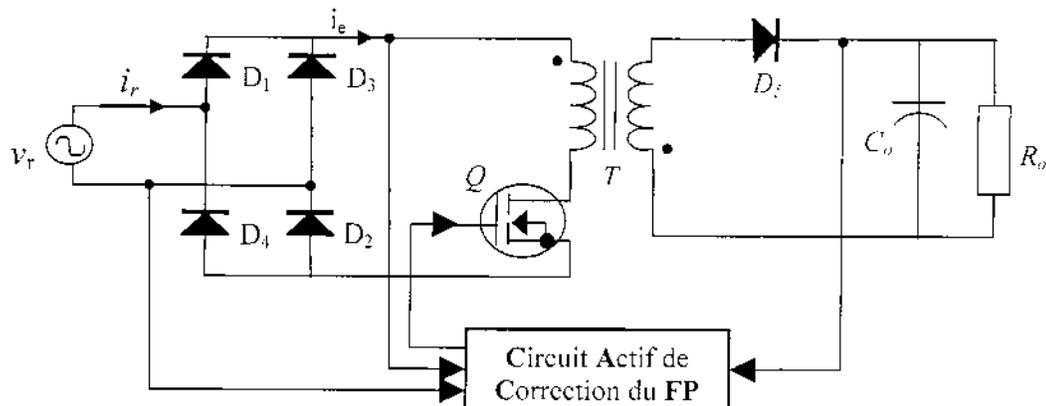


Figure 1.4: Convertisseur Flyback à facteur de puissance unitaire.

Dans ces topologies on a déplacé le condensateur de filtrage vers la sortie.

Néanmoins, ces convertisseurs souffrent de certains inconvénients tels que :

- L'interrupteur commandable est assujéti à une tension de sortie élevée; cette dernière est toujours supérieure à la tension maximale d'entrée ce qui est dû au fonctionnement même du convertisseur. Alors si on a besoin d'une tension de sortie inférieure à la tension maximale d'entrée il faut rajouter un deuxième convertisseur dévolteur en cascade avec le premier. Sachant que le convertisseur dévolteur tout seul muni d'un correcteur du facteur de puissance présente un grand handicap si la tension de sortie est importante par rapport à la tension maximale d'entrée.
- La fréquence de commutation est limitée à cause des pertes de conduction et de commutation, au niveau de l'interrupteur, qui augmentent avec la fréquence.
- La valeur élevée du condensateur de filtrage de la tension de sortie C_o ce qui ralentit la dynamique de la boucle de régulation de la tension.

Afin de réduire l'impact de la commutation dure, de nouvelles topologies de convertisseurs utilisant un étage intermédiaire résonant ont été développées [29-33]. Ces convertisseurs peuvent fonctionner à des fréquences élevées puisque les contraintes sur les interrupteurs sont réduites du fait que leurs commutations s'effectuent à courant nul CCN (ZCC : zéro current commutation) ou à tension nulle CTN (ZVC : zéro voltage commutation) (figure 1.5 et 1.6).

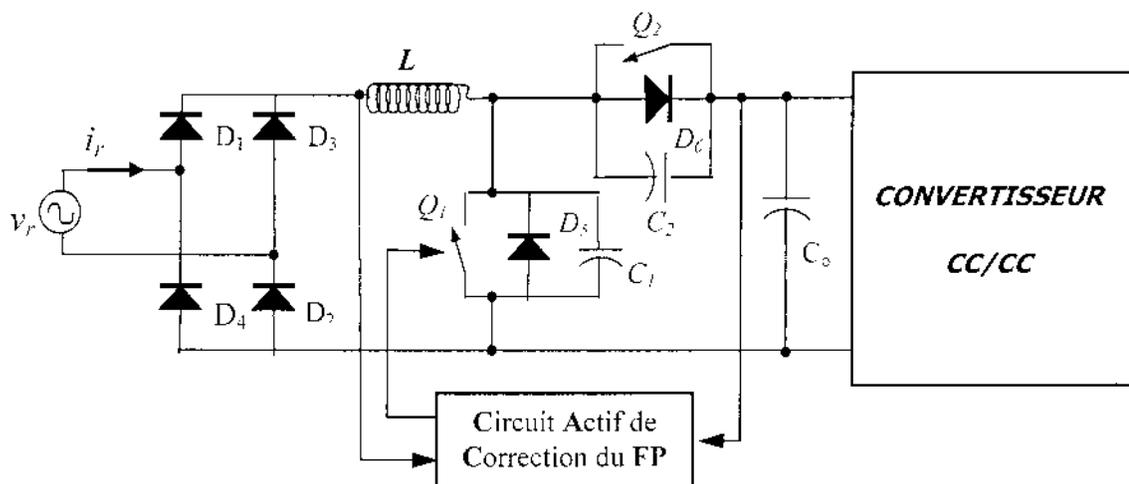


Figure 1.5: Convertisseur survolteur utilisant la commutation à courant nul (ZCC).

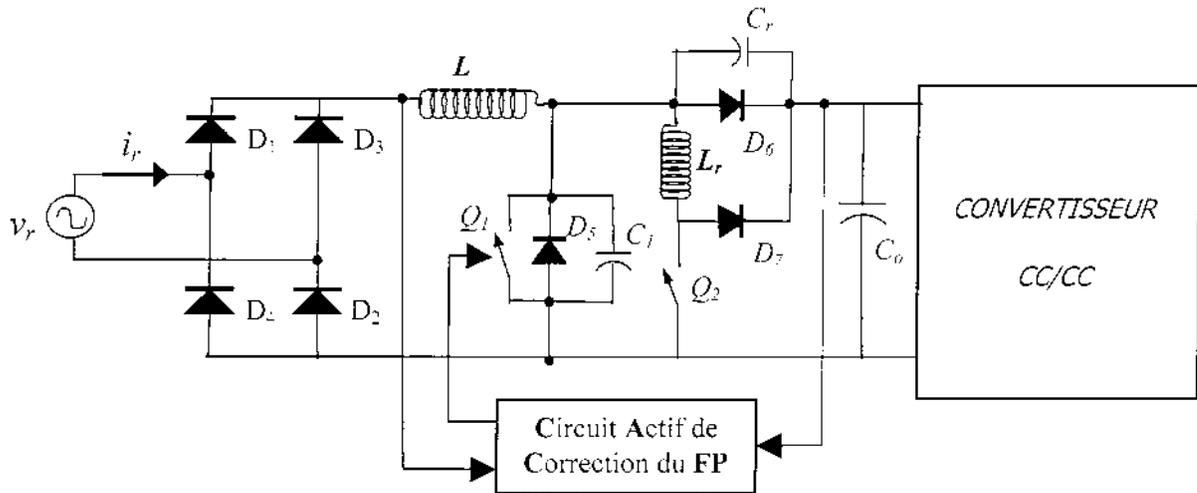


Figure 1.6: Convertisseur élévateur utilisant la commutation à tension nulle (ZVC).

Le fonctionnement à des fréquences élevées permet de réduire la valeur de l'inductance d'entrée L mais la valeur du condensateur de sortie C_o reste toujours élevée et aucune amélioration de la vitesse de la boucle de régulation de la tension de sortie n'est enregistrée.

Les convertisseurs à résonance parallèle et série conventionnels sont souvent alimentés par une source de tension continue [34-37]. Ils offrent plusieurs avantages notamment, un gain variable en fonction de la fréquence de fonctionnement en plus d'une diminution des pertes de commutation des interrupteurs (commutation à courant nul ou à tension nulle). Cependant, ces convertisseurs injectent au niveau du réseau des harmoniques de courant qui affectent considérablement le facteur de puissance, ce qui constitue leur inconvénient majeur.

Les techniques de commande des convertisseurs à facteur de puissance unitaire FPU peuvent aussi être appliquées aux convertisseurs à résonance qui permettent d'effectuer des commutations à courant nul ou à tension nulle.

Dans l'industrie, le convertisseur survolteur (Boost) est le plus répandu. La topologie dévolteur (Buck) peut être également utilisée pour le même but [38-41], mais elle est moins efficace par rapport à celle du survolteur. Le problème principal du convertisseur dévolteur est la distorsion du courant lorsque la tension d'entrée soit au dessous de la tension de sortie.

1.3- MOTIVATIONS ET CONTRIBUTION

Notre intérêt aux convertisseurs statiques CA/CC et CC/CC et leurs problèmes d'harmoniques est la principale des motivations qui nous ont influencées à réaliser ce travail.

En effet avec le développement en électronique de puissance et l'évolution du domaine des télécommunications, les normes concernant la conception des convertisseurs statiques deviennent de plus en plus sévères et exigeantes [13,17], vis à vis du contenu harmoniques injecté dans le réseau ou ce qu'on appelle la pollution harmonique du réseau. Ces exigences incitent à penser au changement de fonctionnement surtout des interrupteurs constituant les convertisseurs statiques, elles encouragent aussi à trouver de nouvelles stratégies de commande et de nouvelles topologies. Cette évolution technologique dans les domaines de l'électronique de puissance, des télécommunications, les nouvelles générations d'ordinateurs et les automates programmables dégage un vaste champ de travail dans le domaine de l'électronique de puissance et surtout dans la conception de nouveau convertisseurs statiques non polluants.

La deuxième motivation se situe aux limitations et aux problèmes que soulèvent les convertisseurs statiques. En effet l'ajustement du facteur de puissance, l'élimination des harmoniques, l'augmentation du rendement, la réduction de la taille des éléments réactifs ainsi que la conception de nouvelles commandes performantes, représentent les tâches principales puisque les caractéristiques des convertisseurs sont fortement non linéaires. Les divers travaux, insuffisants si on peut dire, effectués dans ce domaine justifient, d'autre part, l'intérêt que nous portons à ce genre de problèmes.

Notre contribution consiste à développer une nouvelle stratégie de commande linéarisante des convertisseurs. Avec une telle stratégie de commande, on annule presque toutes les non linéarités dues aux convertisseurs statiques. Ceci permet, par conséquent de considérer ces convertisseurs comme des charges linéaires (résistives) vis à vis du réseau d'alimentation. Afin de rendre possible l'implantation de telles stratégies de commande, on se propose d'étudier un convertisseur statique CA/CC avec la nouvelle stratégie de commande à hystérésis variable. On montre que l'application de cette stratégie de commande permet d'une part, de réaliser des formes de courant d'entrée de haute qualité et d'autre part de réduire suffisamment le contenu harmonique dans le réseau ainsi que l'élimination, presque totale, de la puissance réactive.

1.4- OBJECTIFS ET METHODOLOGIE

L'objectif principal de la présente étude est de concevoir une nouvelle stratégie de commande appliquée à la topologie récente d'un convertisseur courant alternatif courant continu pour obtenir un système propre, non polluant, à facteur de puissance unitaire et à haut rendement.

Afin de contribuer à la correction du facteur de puissance des convertisseurs CA/CC et CC/CC, une nouvelle technique de commande à hystérésis variable appliquée à ce type de convertisseurs est développée dans ce travail.

Le convertisseur CA/CC en question est un dévolteur-survolteur en cascade à facteur de puissance unitaire CDSFPU à commutation dure à bas voltage et à haut courant. Ce convertisseur fonctionne dans une large gamme de tension de sortie.

Dans son fonctionnement partiel il se comporte comme un convertisseur CC/CC pendant chaque période de commutation $T_{d,k}$ en assimilant la tension redressée, durant cette période, comme une tension continue égale à sa valeur moyenne. Cette topologie permet d'éliminer les harmoniques d'ordre inférieures et supérieures ainsi que toute distorsion du courant de ligne dans les deux cas de fonctionnement soit en dévolteur ou en survolteur.

La simplicité de la loi de commande permet d'obtenir un courant de ligne sinusoïdal et un faible taux de distorsion harmonique et par conséquent un facteur de puissance très proche de l'unité. En revanche, la commutation des interrupteurs étant dure ce qui limite la fréquence de commutation et réduit le rendement du circuit.

Pour l'étude du convertisseur on utilise la méthode séquentielle. Le convertisseur est alors considéré sous forme d'un réseau électrique maillé. Le fonctionnement global du système est décomposé en une succession de séquences élémentaires définies par la conduction ou le blocage des semi-conducteurs.

La méthode utilisée pour résoudre les problèmes soulevés est basée sur le développement des équations caractéristiques, les fonctions de transfert, le modèle approprié et la sélection optimale des composants. Alors une nouvelle stratégie de commande sera développée et appliquée aux interrupteurs afin d'éliminer le plus possible la distorsion du courant de ligne et obtenir un facteur de puissance unitaire.

Chaque séquence possible de fonctionnement du convertisseur est représentée par un schéma équivalent et des équations d'état. L'état du convertisseur peut changer d'une séquence à l'autre en fonction de l'évolution de la tension instantanée d'entrée. Le passage

d'une séquence à l'autre se fait en fonction des comparaisons entre la tension d'entrée et la tension de sortie désirée d'une part, et entre le courant de référence et le courant de mesure de ligne d'autre part. La résolution des équations différentielles, des convertisseurs résultants, écrites sous formes d'équations d'état est faite par la méthode de calcul numérique de Runge-Kutta.

On peut alors déterminer l'évolution temporelle de la fréquence de fonctionnement des interrupteurs afin de contrôler le courant de ligne, le maintenir en même temps sinusoïdal et en phase avec la tension d'alimentation quelle que soit la charge.

Ce circuit, muni de sa commande appropriée de correction active du courant d'entrée, présente de nombreux avantages:

- Un facteur de puissance très proche de l'unité,
- Un contenu harmonique du courant très faible,
- Les pertes associées à la commutation des interrupteurs seront réduites,
- Les densités de puissance élevées seront accomplies à travers des commutations à haute fréquence.

Le convertisseur est proposé comme alternative de changement aux alimentations à découpage conventionnelles.

L'étude analytique et la simulation du fonctionnement du convertisseur muni de sa technique de commande ont permis de faire la synthèse complète du convertisseur et de l'adapter pour une large gamme de puissance.

On peut résumer l'objectif de cette thèse en ce qui suit:

- Présentation sous forme d'équations différentielles du convertisseur proposé.
- Résolution des équations différentielles en utilisant la méthode de calcul numérique de Runge-Kutta.
- Développement d'une technique de commande simple et qui peut être réalisable pratiquement.
- Développement d'un programme basé sur le langage Matlab qui permet de simuler et d'analyser la topologie proposée à facteur de puissance unitaire.

On peut aussi résumer les avantages de ce convertisseur par:

- L'élimination des harmoniques du courant de ligne,
- L'obtention d'un facteur de puissance unitaire par simple modification du circuit de commande des interrupteurs,
- La réduction des pertes dans les interrupteurs ce qui induit un rendement élevé, et
- La réduction de la taille des éléments passifs (L et C) qui constituent une partie prépondérante des convertisseurs statiques.

CHAPITRE . II .

CHAPITRE 2

Méthodes de correction du facteur de puissance dans les alimentations à découpage.

2.1- INTRODUCTION

Les courants électriques dans les réseaux de distribution sont de type périodiques, mais pas toujours sinusoïdaux. Or, une onde périodique peut être décomposée en série de Fourier composée d'une suite d'ondes sinusoïdales de fréquences multiples de la fréquence fondamentale (en général 50 Hz). On fait donc une distinction entre la composante fondamentale de ces courants et les courants harmoniques qui viennent s'ajouter à la composante fondamentale pour donner au courant une forme non sinusoïdale.

Les origines des perturbations les plus significatives dans les réseaux électriques sont moins au niveau de la production que du côté des consommateurs. Elles sont causées par l'augmentation des charges non linéaires, telles que les redresseurs, les gradateurs, le matériel informatique, les appareils de climatisation ou encore les éclairages à base de tubes fluorescents. Ces appareils absorbent des courants non sinusoïdaux et introduisent de ce fait des pollutions harmoniques sur les courants et les tensions des réseaux de distribution électrique. En général, les harmoniques ne proviennent pas de l'alimentation mais du réseau client. Les centrales électriques génèrent des tensions parfaitement sinusoïdales, les courants harmoniques sont dus à la présence d'une charge électrique non linéaire dans un réseau électrique. On dit qu'une charge est non linéaire quand, soumise à une tension sinusoïdale (typiquement à 50 Hz), elle n'absorbe pas un courant sinusoïdal.

Les harmoniques engendrées par ces charges circulent dans les réseaux électriques et peuvent perturber le fonctionnement normal de certains équipements électriques, voire même engendrer leur destruction. Ces effets néfastes peuvent apparaître instantanément ou se produire en différant tant pour le distributeur que pour les utilisateurs. C'est pour ces raisons que le filtrage des distorsions en courant et en tension est au centre des préoccupations actuelles à la fois des fournisseurs et des utilisateurs d'énergie électrique; ils adoptent donc, les limites imposées par les normes CEI 61000.3-2/4, IEEE 519-92, ...etc.

2.2- HARMONIQUES ET RANG DES HARMONIQUES

Un courant électrique, périodique, peut être décomposé en un signal sinusoïdal à la fréquence du réseau, et la somme (en général infinie) de signaux sinusoïdaux, de fréquence 2, 3, 4, 5, n fois la fréquence du réseau. Le nombre n est appelé rang de la composante harmonique.

2.2.1- Harmoniques et inter-harmoniques

Les harmoniques sont une superposition sur l'onde fondamentale à 50 Hz, d'ondes également sinusoïdales mais de fréquences multiples entières de celle du fondamental. La figure 2.1 montre la superposition de l'harmonique d'ordre 3 sur un courant fondamental de fréquence 50 Hz. La principale source de la présence des harmoniques dans les réseaux électrique est l'utilisation de plus en plus croissante d'équipements de l'électronique de puissance à base d'interrupteurs statiques (exp. thyristors).

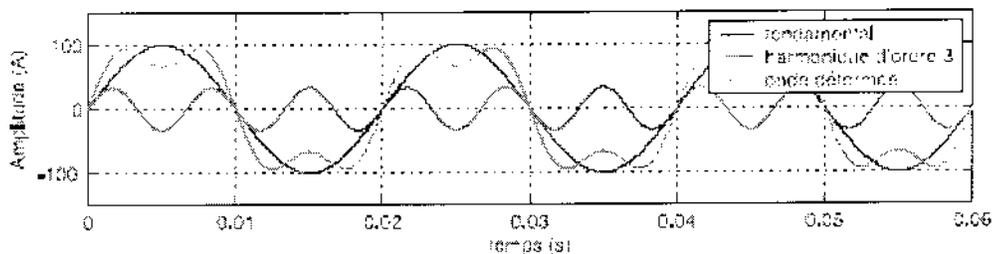


Figure 2.1 : Harmonique d'ordre 3 d'un signal sinusoïdal.

Les interharmoniques sont superposées à l'onde fondamentale mais ne sont pas des multiples entières de la fréquence du réseau. L'apparition des interharmoniques est en augmentation et leurs origines principales sont les convertisseurs de fréquence, les variateurs de vitesse et d'autres équipements similaires de contrôle-commande.

L'appellation interharmonique renvoie à des harmoniques de rang non entier. De telles harmoniques sont fréquentes dans les fours à arc, mais peuvent aussi être générés par des systèmes d'électronique de puissance.

2.2.2- Cas particulier de l'harmonique de rang 2

En général les charges du réseau sont symétriques. Dans ces conditions les harmoniques de rang 2 sont sensées être nulles.

2.2.3- Cas particulier de l'harmonique de rang 3

C'est le cas le plus fréquent. Il est généré entre autre par les ordinateurs, les téléviseurs ou autres équipements électroniques. Ils sont particulièrement néfastes pour les réseaux électriques triphasés en raison des courants de neutre importants. Il en va de même pour les harmoniques impairs des troisièmes (9e, 15e, 21e, etc. ...) aussi connus sous l'appellation "harmoniques séquence zéro".

2.3- LES PERTURBATIONS ELECTRIQUES ET LEURS ORIGINES

Les perturbations électriques affectant l'un des paramètres du réseau peuvent se manifester par : un creux ou une coupure de tension, une fluctuation de tension, un déséquilibre du système triphasé de tension, une variation de la fréquence, la présence d'harmoniques et/ou d'interharmoniques.

2.3.1- Appareils générateurs d'harmoniques :

On considérait souvent que les générateurs d'harmoniques étaient essentiellement industriels. Or des mesures sur le réseau électrique, ont montré que le moment où le réseau est le plus pollué par les harmoniques est à l'instant où les industries tournent au ralenti, c'est-à-dire où les appareils domestiques sont massivement allumés.

Les ordinateurs ou les téléviseurs sont les principaux émetteurs d'harmoniques. En effet, ces appareils comportent des filtres capacitifs composés de diodes, bobines et condensateurs qui perturbent la tension du réseau. Le rôle de ces filtres est de transformer une tension alternative délivrée par le réseau en une tension continue. Étant donné le nombre de ces équipements dans chaque foyer et leur longue période d'utilisation dans une journée, ces appareils domestiques émettent un courant et une tension harmonique qui va perturber la tension sinusoïdale du réseau, même s'ils ne consomment pas une puissance importante. Les harmoniques sont donc générées par :

Dans l'industrie : Variateur de vitesse pour moteurs ; Redresseur ; Hacheur ; Soudeuses ;
Four à arc utilisé dans la métallurgie ...etc.

Dans les usages domestiques : Tous les appareils électroménager comportant une alimentation à découpage (TV, ordinateur, magnétoscope, ...etc.) ; Lampe à économie d'énergie (alimentation électronique) et Tubes fluorescents.

2.4- CONSEQUENCES DES HARMONIQUES

Les courants harmoniques se propagent dans le réseau électrique, déforme l'allure du courant de la source et polluent les consommateurs alimentés par ce même réseau. Ils peuvent occasionner des incidents au niveau de l'appareillage du client et donner lieu à des surcoûts de production d'énergie importants. On peut classer les effets engendrés par les harmoniques en deux type : les effets instantanés et les effets à long terme.

2.4.1- Effets instantanés

Les effets instantanés apparaissent immédiatement dans certains appareillages. Les effets des harmoniques les plus connus sont la destruction des condensateurs et des disjoncteurs. On peut avoir aussi :

- *Défauts de fonctionnement de certains équipements électriques* : En présence d'harmoniques, la tension et le courant peuvent changer plusieurs fois de signe dans une demi période du réseau.
- *Troubles fonctionnels des micro-ordinateurs* : Les effets sur ces équipements peuvent se manifester par la dégradation de la qualité de l'image et par des couples pulsatoire des moteurs d'entraînement de disque.
- *Erreurs dans les appareils de mesure* : Certains appareils de mesure et les compteurs d'énergie à induction présentent des dégradations de mesure et des erreurs de lecture supplémentaires en présence d'harmoniques.
- *Vibrations et bruits* : Les courants harmoniques génèrent également des vibrations et des bruits acoustiques, principalement dans les appareils électromagnétiques (inductances, transformateurs et machines tournantes).
- *Perturbations électromagnétiques diverses.*

Il peut s'agir d'une dégradation de l'image pour les écrans de télévision ou une altération du son s'il s'agit d'une chaîne Hi-fi ou d'un téléphone.

2.4.2- Effets à long terme

Ils se manifestent après une exposition plus ou moins longue à la perturbation harmonique. L'effet à long terme le plus important est de nature thermique, il se traduit par l'échauffement supplémentaire des câbles et transformateurs, donc vieillissement prématuré. Il conduit à une fatigue avancée du matériel, des lignes et entraîne un déclassement des équipements.

- *Echauffement des condensateurs* : L'échauffement est causé par les pertes dues au phénomène d'hystérésis dans le diélectrique. Les condensateurs sont donc sensibles

aux surcharges, qu'elles soient dues à une tension fondamentale trop élevée ou à la présence d'harmoniques.

Les harmoniques génèrent aussi des pertes supplémentaires dans les bobines, par effet Joule dans les enroulements, accentuées par l'effet de peau et des pertes par hystérésis et courants de Foucault dans les circuits magnétiques.

2.4.3- Limites en tension et en courant

a) **Limite en tension :** On définit le concept du taux de distorsion harmonique TDH. Dans certains pays, le fournisseur d'énergie électrique s'engage sur la pureté de l'alimentation électrique fournie à ses clients industriels, via un niveau de TDH garanti (typiquement 2 %) (Tableau 2.1)

Les tensions harmoniques peuvent être évaluées:

- Individuellement, d'après leur amplitude relative (V_h) par rapport à la tension fondamentale V_1 , où h représente le rang de l'harmonique.
- Globalement c'est-à-dire d'après la valeur du taux de distorsion harmonique TDH.

b) **Limite en courant :** Dans certain cas, le fournisseur d'énergie électrique peut imposer des niveaux maximaux de courants harmoniques générés par ses clients. Ces niveaux sont exprimés en pourcentage du niveau fondamental. (Tableau 2.2)

2.5- CARACTERISATION DES PERTURBATIONS HARMONIQUES

Différentes grandeurs sont définies pour caractériser la distorsion en régime déformé. Le taux global de distorsion harmonique (TDH) et le facteur de puissance (FP) sont les plus employés pour quantifier respectivement les perturbations harmoniques et la consommation de puissance réactive.

2.5.1- Le taux de distorsion harmoniques (TDH)

Notre étude se limite au cas où la source de tension est sinusoïdale et où le courant absorbé par la charge est marqué de composantes harmoniques. Dans ces conditions, le taux global de distorsion harmonique est bien adapté pour quantifier le degré de pollution harmonique sur les réseaux électriques. Le TDH s'exprime par rapport à la fréquence fondamentale et caractérise l'influence des harmoniques sur l'onde de courant déformée. Il est donné par l'expression suivante :

$$TDH(\%) = \frac{\sqrt{\sum_{i=2}^n I_{eff,i}^2}}{I_{eff,1}} \quad (2.1)$$

avec $I_{eff,1}$ la valeur efficace du courant fondamental et $I_{eff,i}$ les valeurs efficaces des différentes harmoniques du courant.

Le domaine des fréquences qui correspond à l'étude des harmoniques est généralement compris entre 100 et 2000 Hz. Soit de l'harmonique de rang 2 jusqu'à l'harmonique de rang 40. Il est à signaler aussi que l'amplitude des harmoniques décroît généralement avec la fréquence.

2.5.2- Le facteur de puissance (FP)

Les appareils, associés avec l'électronique de puissance, connectés au réseau électrique public imposent de plus en plus la correction nécessaire du facteur de puissance. Le facteur de puissance reflète à quel point la puissance effective provient du réseau électrique. Avec un facteur de puissance inférieur à l'unité la puissance supplémentaire non réactive cause des dissipations de puissance supplémentaires dans les alimentations principales et les câbles électriques.

En présence des harmoniques, la puissance apparente S est composée de trois parties : active P , réactive Q et déformante D . Son expression est donnée par l'équation suivante :

$$S = \sqrt{P^2 + Q^2 + D^2} \quad (2.2)$$

La puissance réactive est associée au courant fondamental. La puissance déformante est due aux harmoniques de courant (avec $D = V \cdot \sqrt{I_{o,eff}^2 - I_{eff,1}^2}$), où $I_{o,eff}$ est la valeur efficace du courant de la charge).

Pour un signal sinusoïdal le facteur de puissance est égal au quotient de la puissance active par la puissance apparente :

$$FP = \frac{P}{S} = \frac{P}{\sqrt{P^2 + Q^2 + D^2}} \quad (2.3)$$

Le facteur de puissance sera toujours inférieur à 1. En posant :

$$P = V \cdot I_{eff,1} \cdot \cos(\theta)$$

$$\text{On aura : } FP = \left(\frac{I_{e,eff1}}{I_{e,eff}} \right) \cdot (\cos(\theta)) = k_d \cdot k_\theta \quad (2.4)$$

où k_d et k_θ représentent respectivement les facteurs de distorsion et de déplacement.

Le facteur de distorsion vaut 1 lorsque le courant est parfaitement sinusoïdal et il décroît lorsque la déformation de l'onde s'accroît. L'angle θ représente le déphasage entre le courant fondamental et la tension.

Afin d'éviter les désagréments causés par la présence de courants et de tensions harmoniques dans le réseau, des normes sont imposés aux utilisateurs.

2.5.3- Normes (Standards en anglais)

L'objectif des normes et des réglementations est de limiter les dysfonctionnements occasionnés par les harmoniques. La Commission Electrotechnique Internationale (CEI) définit le niveau des courants et des tensions harmoniques à ne pas dépasser par une série de normes (CEI 61000 -....) de compatibilité électromagnétique CEM.

Nous pouvons citer à titre d'exemple :

La norme CEI 61000-2-2 : elle définit les niveaux de compatibilité de tensions harmoniques sur les réseaux publics basse tension. Elle est représentée sur le tableau 2.1. Cette norme vise à protéger les équipements raccordés sur un réseau basse tension déformé.

La norme CEI 61000-3-2 : cette norme représentée sur le tableau 2.2 fixe la limitation des courants injectés dans le réseau public pour des équipements dont le courant par phase est inférieur à 16 A. Il s'agit là des appareils du domaine domestique.

rangs impairs		rangs impairs		rangs pairs	
Rang	taux (%)	rang	taux (%)	rang	taux (%)
5	6	3	5	2	2
7	5	9	1.5	4	1
11	3.5	15	0.3	6	0.5
13	3	21	0.2	8	0.5
17	2	>21	0.2	10	0.5
19	1.5			12	0.2
23	1.5			>12	0.2
25	1.5				
>25	$0,2+1,3*25/h$				

Tab. 2.1 : Niveaux de compatibilité pour les tensions harmoniques individuelles sur les réseaux publics basse tension (norme CEI 61000-2-2).

Les normes précitées sont obligatoires mais reste incomplètes et ne permettent pas de garantir totalement la compatibilité électromagnétique sur les réseaux publics.

C'est la raison pour laquelle il faut respecter quelques recommandations concernant le raccordement sur le réseau. Les limitations en tension harmonique que doivent respecter les utilisateurs du réseau sont :

- Pour chaque rang pair, la tension harmonique est limitée à 0.6%,
- Pour chaque rang impair, la tension harmonique est limitée à 1%,
- Limitation du TDH à 1.6%.

rang harmonique	courant harmonique maximal autorisé (A)
harmoniques impaires	
3	2.3
5	1.14
7	0.77
9	0.40
11	0.33
13	0.21
$15 \leq h \leq 39$	$0.15 \cdot 15/h$
harmoniques paires	
2	1.08
4	0.43
6	0.3
$8 \leq h \leq 40$	$0.23 \cdot 8/h$

Tab. 2.2 : Limites des composantes harmoniques en courant (norme CEI 61000-3-2).

Certaines compagnies d'électricité (mondiales) émettent un contrat qui stipule que les deux parties, fournisseur et utilisateur, s'engagent à respecter les normes limitant les perturbations harmoniques. Ce contrat a pour vocation, non pas de pénaliser les clients, mais de les inciter à faire des progrès.

Le développement croissant des appareils générateurs d'harmoniques entraînera une hausse sensible des perturbations injectées par les clients. Un dépassement de 50% à 150% des niveaux limités par les normes internationales d'ici quelques années peut se produire si rien n'est réellement entrepris [19].

Afin de palier à ces problèmes, des réglementations imposent aux utilisateurs, tertiaires et domestiques de limiter l'accroissement des harmoniques dans le réseau électrique. Ainsi et afin de répondre aux contraintes de l'évolution des charges polluantes, le développement des systèmes de compensation adaptatifs est favorisé. Nos travaux d'optimisation portent sur la technique de filtrage actif en tant que solution de dépollution, en raison de ses bonnes performances en compensation et de sa faisabilité expérimentale.

2.6- METHODES D'IDENTIFICATION DES HARMONIQUES DE COURANT

Une des méthodes d'identification parmi les plus anciennes est la transformée de Fourier rapide qui nécessite une puissance de calcul appropriée afin de réaliser toutes les transformations en temps réel (depuis 1983). La théorie des puissances instantanées reste la méthode la plus répandue dans le processus d'identification des courants harmoniques. Une transformation des courants et des tensions dans le repère des puissances permet l'utilisation d'un filtre passe bas afin de séparer les puissances active et réactive continues des puissances active et réactive alternatives. La compensation de la puissance réactive permet également de corriger le facteur de puissance.

Une généralisation de cette technique a été développée dans [18, 19]. La technique utilisée est appelée méthode des puissances instantanées réelle et imaginaire. La puissance imaginaire aura ici une signification plus large que la puissance réactive traditionnelle.

2.6.1- Méthodes de régulation et commande

L'objectif de la méthode de compensation est de réinjecter les courants de références dans le réseau électrique. Différentes commandes sont recensées dans la littérature. On peut citer la commande par hystérésis et la commande MLI.

- La commande à hystérésis variable (ou à fréquence libre et rapport cyclique libre ou fourchette) est basée sur le principe du réglage par mode glissant qui se résume pour un système du premier ordre à un simple relais. Elle est parfaitement adaptée aux organes de commande ayant une action à deux positions. Cette technique a l'avantage de ne pas nécessiter le calcul d'un correcteur, tâche rendue difficile par le modèle non linéaire du convertisseur.
- La commande MLI cherche à rendre la fréquence de commutation constante et nécessite pour cela un régulateur. Des actions proportionnelles, intégrales et dérivées peuvent être utilisées (PID).

L'engouement que porte la communauté scientifique internationale, ces dernières années, pour l'utilisation des techniques actives dans le filtrage actif des harmoniques justifie cet apport.

Il apparaît que certaines méthodes présentent une mise en oeuvre assez complexe.

2.7- CORRECTION DU FACTEUR DE PUISSANCE (CPF)

Les appareils, associés avec l'électronique de puissance, connectés au réseau électrique public imposent de plus en plus la correction nécessaire du facteur de puissance.

Un facteur de puissance maximale est visé. Pour la plus part des applications de l'électronique de puissance le problème à résoudre est la forme non sinusoïdale de l'onde du courant. L'un des intérêts de la correction du facteur de puissance (PFC : Power Factor Correction) repose sur les harmoniques.

La tension et le courant qui circulent sur un réseau idéal sont alternatifs à une fréquence de 50 Hz. Ces signaux, idéaux, sont issus d'une seule fréquence fondamentale, aussi appelée harmonique de rang 1, égale à 50 Hz. Si aucune autre fréquence n'est présente dans le signal, il est pur.

Malheureusement, les signaux ne sont jamais des sinusoides parfaites. Ils contiennent d'autres fréquences en plus du 50 Hz appelées fréquences harmoniques. Elles sont des multiples entiers du 50 Hz. Les multiples non entiers sont aussi possibles dans le cas d'interharmoniques (phénomènes aléatoires sur la puissance absorbée) (cf. § 2.2.1).

Un signal réel n'est jamais parfait et il est plus ou moins déformé car les appareils électriques engendrent des charges non linéaires qui déforment le courant. Ce signal peut être décomposé en une somme de plusieurs signaux sinusoïdaux superposés ayant chacun leur fréquence (décomposition de Fourier).

Un signal périodique peut être décomposé en série de Fourier. Les signaux résultants de fréquence unique sont appelés couramment les harmoniques. On souhaite éviter complètement ces harmoniques car ils ne participent pas à l'alimentation de la charge et engendrent pas mal d'inconvénients. Ils surchargent le réseau en faisant transiter des courants inutiles. Ils peuvent aussi faire vieillir plus vite les éléments branchés sur le réseau en engendrant des phénomènes de résonance et des échauffements. Ils peuvent perturber les organes de sécurité tels que les fusibles car le courant appelé est plus grand que le courant nécessaire.

Un bon module de correction du facteur de puissance sera principalement d'éliminer les déformations sur le courant absorbé pour éviter l'apparition de courants harmoniques néfastes au réseau. Il aura aussi pour rôle de mettre le courant et la tension bien en phase. Autrement dit, un circuit de correction du facteur de puissance CCFP fera en sorte que le réseau voit l'alimentation comme une résistance pure contrairement à une charge non linéaire.

Depuis 2001, les normes européennes et japonaises notamment (CEI 61000-3-2) imposent que tous les nouveaux appareils consommant plus de 75 W doivent comporter un circuit de correction du facteur de puissance pour respecter l'environnement. Ces normes imposent des limites sur le niveau des courants harmoniques engendrés par un système électrique à son entrée, et plus particulièrement pour des appareils de classe D ($P < 600$ W) dont les ordinateurs font partie. Ces règles sont très strictes et les seuils à ne pas dépasser sont définis jusqu'à l'harmonique de rang 39 (voir Tableaux 2.1 et 2.2).

Pour satisfaire la norme, il suffit d'être sous les seuils autorisés pour chaque harmonique. La figure 2.2, par exemple, donne 3 alimentations de 250 W qui ont été comparées à ce niveau d'exigence [17]:

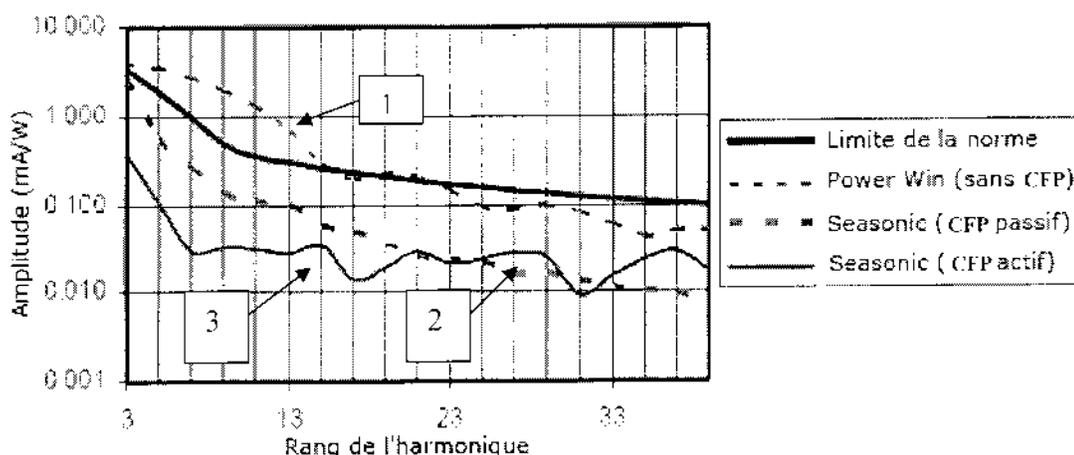


Figure 2.2 : graphes des harmoniques par rapport à la normes [17].

On remarque sur la figure 2.2 que sans circuit CFP (graphe 1), quasiment tous les courants harmoniques des rangs 3 à 23 dépassent le seuil, ce qui n'est pas conforme à la norme. Pour le circuit CFP passif (graphe 2), l'harmonique 3 est juste sur le seuil demandé. Pour le circuit CFP actif (graphe 3), tout est très atténué. On remarque que même avec un circuit CFP actif, le signal contient encore des harmoniques qui déforment le courant car la correction n'est pas parfaite. Cependant, le taux de distorsion est si faible que l'allure du courant est relativement proche de la perfection et le facteur de puissance sera proche de 1 (0.99).

Un circuit CFP est donc utilisé comme un système de compensation dans des applications où la tension et le courant tirés du réseau sont déphasés et/ou déformés.

Le facteur de puissance est un terme qui décrit les caractéristiques des signaux en entrée d'un appareil électrique utilisant du courant alternatif. En alternatif, tous les calculs et raisonnements sont plus compliqués qu'en continu. Une partie de la puissance apparente sera non productrice de travail si le FP est différent de l'unité. Dans ce cas, il y a apparition

de la puissance réactive à laquelle s'ajoutera une puissance déformante dans le cas de signaux déformés non sinusoïdaux (à cause des harmoniques). La puissance réactive fait transiter un courant supplémentaire bien réel dont il faut tenir compte dans le dimensionnement des installations électriques. Il en va de même pour la puissance déformante. Les systèmes à courant alternatif ne sont plus simplement résistifs, mais également capacitifs ou inductifs, donc de structures complexes.

Avec un circuit CFP, le but est de réduire la puissance réactive générée par le déphasage et la puissance déformante D générée par les harmoniques afin d'avoir une égalité entre les deux puissances apparente et active. On limite alors le transport du courant au strict minimum et on maximise l'efficacité du transport d'énergie.

Comme le FP est le produit du facteur de distorsion k_d par le facteur de déphasage k_ϕ , le but est alors de maximiser les deux facteurs à la fois pour tendre vers $FP = 1$. Comme les harmoniques sont directement rattachées au facteur de puissance, la norme a imposé des limites à respecter sur leurs niveaux. (voir tableau 2.2)

2.7.1- Origine du problème nécessitant une correction du FP

Dans une alimentation (figure 2.3), la tension alternative du réseau est redressée en une source continue destinée à alimenter l'étage de découpage. Cette source continue n'est pas constante et doit donc être lissée grâce à un ou deux gros condensateurs pour alimenter au mieux et ne pas stresser les transistors. Pour expliquer l'origine du problème posé, on considère une alimentation à un seul condensateur réservoir C et sans circuit CFP:

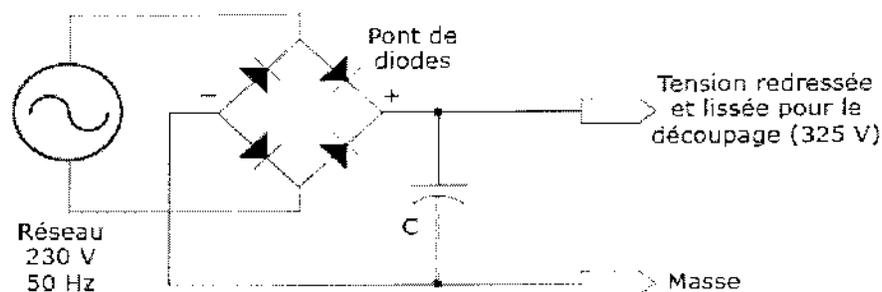


Figure 2.3 : Alimentation AC/DC sans circuit CFP.

Le condensateur C fournit l'énergie nécessaire au découpage, la tension à ses bornes va décroître au fur et à mesure qu'il libère l'énergie emmagasinée. Comme la fréquence du réseau f_0 est très petite devant celle du découpage F_d (20-100 kHz), il faut utiliser un condensateur suffisamment gros pour assurer l'approvisionnement en énergie d'un grand nombre de cycles de découpage en attendant que la tension sinusoïdale du réseau ne remonte suffisamment haut pour le recharger.

Les cycles de charge du condensateur, très brefs, provoquent des appels de courants brutaux sous forme de pics qui représentent l'allure du courant tiré du réseau. Il n'est ni sinusoïdal, ni en phase avec la tension. Cette déformation devra donc être corrigée par un circuit CFP pour retrouver un courant d'allure sinusoïdale et en phase avec la tension.

On distingue 2 techniques pour corriger l'allure du courant issu du réseau :

La **correction passive** et la **correction active** du facteur de puissance.

2.7.2- Correction passive du facteur de puissance (CPCFP)

C'est la plus simple solution et la moins chère, mais également la moins performante. Elle utilise des éléments purement passifs pour améliorer l'allure du courant. Il existe de nombreuses variantes complètement passives dans les différentes applications. Avec la méthode dite $L_f C_f$ Power (figure 2.4), où un condensateur C_f en parallèle avec une bobine L_f forment un filtre passe-bande (dit "résonant parallèle") et améliorer, encore plus, la forme du courant par rapport à une simple bobine. Ce montage est normalement calculé pour atténuer la 3^{ème} harmonique entre autre, la plus intense après le fondamental.

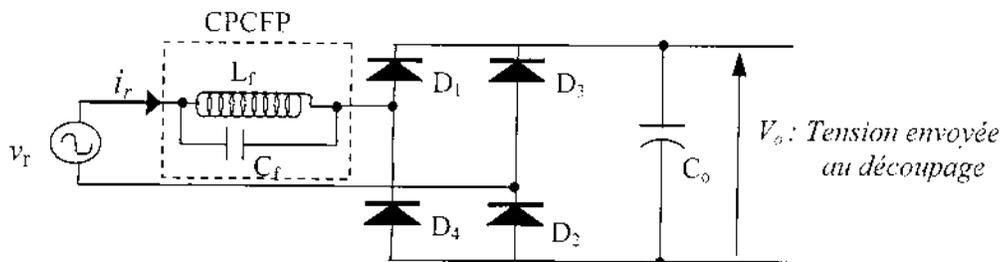


Figure 2.4 : Circuit passif de correction du facteur de puissance à l'aide d'un LC parallèle.

Un circuit passif de correction du facteur de puissance CPCFP a comme avantage d'être très simple, très fiable puisque c'est juste un fil enroulé autour d'un noyau métallique, robuste, insensible aux pointes de courants ou au bruit électrique, peu dissipatif et ne génère pas d'interférences électromagnétiques, il joue même le rôle de filtre.

En contre partie ses inconvénients sont : système encombrant et lourd. Le comportement dynamique n'est pas génial car son efficacité dépend de la charge. En règle générale, le FP se dégrade au fur et à mesure qu'on demande de la puissance. A partir d'une certaine charge, la bobine du CPCFP peut se mettre à grésiller à cause des efforts électrodynamiques entre les fils car ils sont mal noyés dans le vernis. Néanmoins, un CPCFP ne vaudra jamais un module actif qui se charge des corrections d'une manière beaucoup mieux. Il faut principalement assurer un déphasage minimum même si le taux de distorsion est un peu élevé, du moment que les courants harmoniques soient suffisamment atténués. Evidemment, si on corrige tout, c'est encore mieux ce ci est la tache de la correction active.

2.7.3- Correction active du facteur de puissance (CAFP)

Un circuit actif de correction du facteur de puissance CACFP est un module, de type survolteur ou dévolteur, inséré à l'entrée de l'alimentation et géré par un contrôleur intégré qui analyse et corrige en temps réel l'allure du courant par rapport à la tension. Il en déduit les erreurs de forme par comparaison avec la sinusoïde redressée de la tension et il les corrige en contrôlant la quantité d'énergie grâce à un découpage haute fréquence et un stockage d'énergie dans une inductance. Le but est d'obtenir un courant en phase et le plus sinusoïdal possible en entrée de l'alimentation. Il est adaptable à presque toute situation en entrée puisqu'il gère l'énergie envoyée vers l'étage de découpage. On peut dire alors que l'alimentation est quasiment découplée du réseau.

Dans ce cas aussi, il existe plusieurs manières de concevoir un circuit actif de correction du facteur de puissance avec des topologies à base de convertisseur dévolteur, survolteur, dévolteur-survolteur et des modèles complexes.

La topologie survolteur (figure 2.5) est la plus répandue pour les alimentations de puissance. Ce module est composé d'une inductance L_e , d'un interrupteur piloté Q , d'une diode rapide D , d'un condensateur C_o et d'un contrôleur à CFP intégré avec sa circuiterie.

L'interrupteur Q (MOSFET) travaille à haute fréquence pour limiter la taille des composants et faire des corrections de forme extrêmement précises. Au moment où l'on arrête le courant qui traverse la bobine, on obtient une tension à ses bornes qui devient très élevée et qui vient s'ajouter à la tension d'entrée.

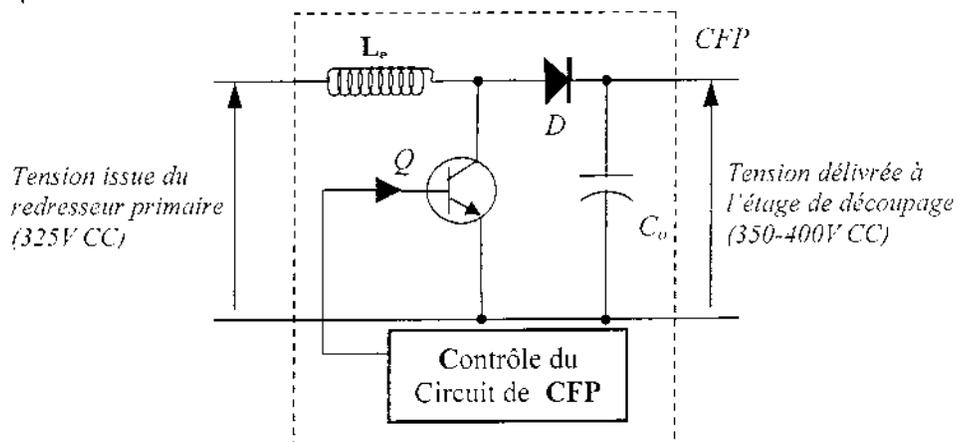


Figure 2.5 : Module de la topologie survolteur pour CFP.

Avec ce montage, on peut générer des tensions plus élevées en sortie très facilement par rapport à l'entrée. Ça permet de travailler plus efficacement avec l'étage de découpage entre 350-400 V CC avec moins de pertes par conduction car le courant circulant est plus faible. Le condensateur en sortie du circuit CFP se charge quand Q sera bloqué et il fournira

l'énergie nécessaire pour maintenir le niveau de tension par rapport à la charge quand Q sera passant pour charger L_e .

En contrôlant le chargement et la restitution de l'énergie stockée dans l'inductance, on modifie l'allure du courant tiré sur le réseau. On va imposer son allure suivant l'état du transistor Q , qui définit le comportement de l'inductance L_e . Le circuit de commande régule aussi, en même temps, la tension en sortie du circuit CFP (suivant la charge). En jouant sur le temps de conduction-blocage de l'interrupteur, on fera varier la quantité d'énergie stockée dans l'inductance.

Le circuit actif de correction du facteur de puissance agit comme si l'alimentation est une résistance pure vue de l'extérieur, donc le courant est en phase avec la tension et il est sinusoïdal sans déformations. L'efficacité du transport énergétique est alors maximale. Les courants inutiles ne circulent pas et le réseau n'est pas pollué. C'est plus efficace qu'un circuit passif de correction du facteur de puissance. En plus, le FP ne diminue pas quand on augmente la charge, au contraire il se rapproche de l'unité s'il est bien conçu.

Les avantages d'un circuit actif de correction du facteur de puissance sont nombreux. Sa mise en place évite la surcharge des installations électriques et permet de réduire la puissance réactive (industrie notamment). Il améliore le fonctionnement de l'alimentation lors des microcoupures ou des petites variations de tension sur le réseau car le contrôleur de CFP analyse tout (courant et tension). Le temps de maintien (hold-up time : en anglais) est généralement un peu meilleur. Il délivre une tension continue et bien régulée à sa sortie pour alimenter l'étage de découpage, sans stress excessif sur les interrupteurs.

Néanmoins le CACFP possède aussi quelques inconvénients. C'est un module actif qui occasionne des pertes (Interrupteur et diode). Un module actif de CFP seul a un rendement électrique d'environ 94 %, alors que celui d'un module passif de CFP est à environ 97 %. L'ajout d'un module actif tend donc à réduire le rendement d'une alimentation de 1 à 5 % suivant la charge qu'on lui demande. Toutefois, un CACFP permet d'avoir un convertisseur CC/CC plus efficace grâce à la tension élevée. Donc il compense, en partie, les pertes qu'il produit. Un circuit de CFP n'a rien à voir avec le rendement et ne l'améliore pas. En augmentant le nombre de composants, on augmente le nombre de pannes et par conséquent le coût et la complexité, même si les contrôleurs en circuit intégrés CI sont de plus en plus souples à utiliser. Du fait du découpage, le CACFP génère des harmoniques (parasites) et il est alors nécessaire de bien dimensionner les filtres à l'entrée pour éviter de les renvoyer sur le réseau.

CHAPITRE . III .

CHAPITRE 3

ETUDE ANALYTIQUE DU CONVERTISSEUR CA/CC DÉVOLTEUR-SURVOLTEUR EN CASCADE A FACTEUR DE PUISSANCE UNITAIRE (CDSFPU)

3.1 - RESUME

Dans ce chapitre nous présentons l'analyse théorique détaillée et la simulation d'une nouvelle méthode pour obtenir un courant de ligne non déformé par conséquent un facteur de puissance unitaire FPU à l'aide de la structure dévolteur-survolteur en cascade à bas voltage et à haut courant (voir fig. 3.3).

En utilisant la configuration proposée, un courant sinusoïdal et en phase avec la tension du réseau est accompli à l'aide d'une nouvelle stratégie de commande '*commande à hystérésis variable*' simple à implémenter. La comparaison entre la tension redressée du réseau et la tension de sortie du convertisseur permet de sélectionner le mode de fonctionnement du convertisseur en dévolteur ou en survolteur. Dans chaque mode de fonctionnement, les références de commande sont bien déterminées. La génération du signal de commande de l'interrupteur propre au mode de fonctionnement est défini par la comparaison instantanée du courant mesuré et de ses références. A l'aide de cette technique, les harmoniques du courant à fréquence basse sont éliminées et le facteur de puissance est amélioré à plus de 0.98 pour une application de 240 W pour une large gamme de tension.

3.2 - INTRODUCTION

Afin de contrôler le contenu harmonique et assurer une bonne conversion courant alternatif/courant continu CA/CC, on a utilisé dans le cadre de cette recherche des convertisseurs de type survolteur, dévolteur et leur combinaison en cascade type dévolteur-surlvolteur. Notons Cependant, que ces convertisseurs sont limités par des pertes se produisant au niveau des interrupteurs statiques lors des commutations à haute fréquence.

C'est à la suite des travaux de recherche dans le but de l'amélioration du facteur de puissance, pour des applications à bas voltage et à haut courant, que la nécessité d'une nouvelle technique de commande s'est avérée indispensable.

Actuellement, le convertisseur survolteur (Boost) (figure 3.1) est le convertisseur le plus utilisé dans l'industrie. On note que cette topologie est très efficace dans les applications à correction du facteur de puissance, à condition que la tension de sortie soit proche, mais légèrement supérieure au maximum de la tension du réseau [16].

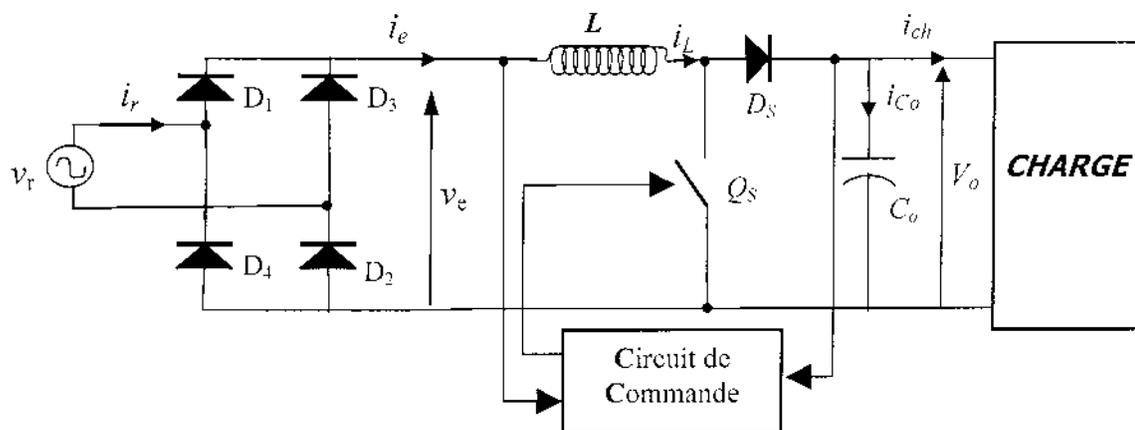


Figure 3.1: Schéma de base du convertisseur survolteur (Boost).

Cette structure fonctionne en mode de conduction continue (MCC) pour les applications à forte puissance et en mode de conduction discontinue (MCD) pour les applications à moyenne et faible puissance [25].

Le convertisseur survolteur est un circuit classique de correction du facteur de puissance puisque son courant d'entrée peut être programmé pour suivre la tension d'entrée. Il offre plusieurs avantages, tel que la faible interférence électromagnétique IEM (EMI : Electromagnetic Interference) du filtre due à son courant d'entrée continu, et la simplicité de son circuit [26].

L'objectif de base, dans cette étude, est que la tension de sortie doit être inférieure à la tension d'entrée. Pour une large gamme de tension, le convertisseur doit produire une faible tension de sortie, sous la tension d'entrée, quand le système fonctionne à faible niveau de puissance. Le convertisseur survolteur ne peut pas accomplir cette fonction.

Le convertisseur dévolteur (Buck) (figure 3.2) peut être utilisé pour le même but, mais avec moins d'efficacité par rapport au convertisseur survolteur [25-27]. Le problème principal du dévolteur est caractérisé par la distorsion du courant lorsque la tension d'entrée est inférieure à la tension de sortie, ce qui cause la dégradation du facteur de puissance par la génération des harmoniques d'ordre supérieur.

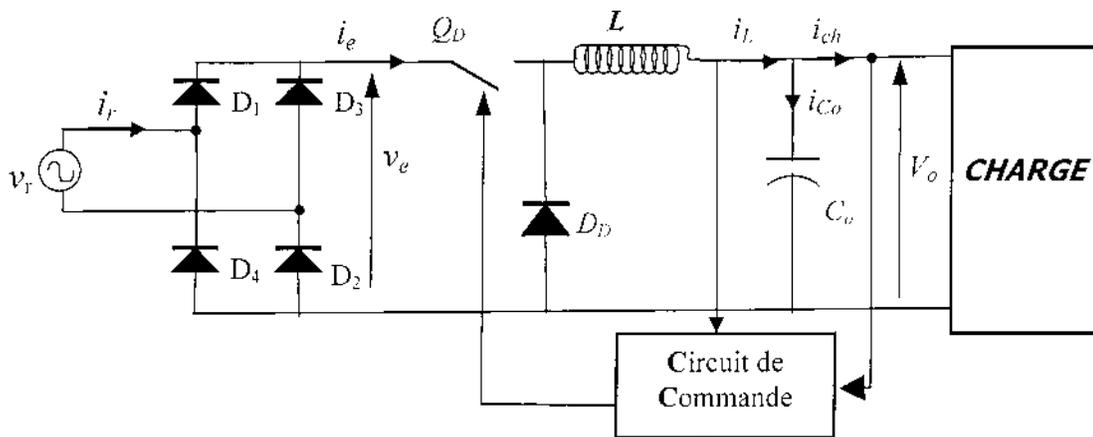


Figure 3.2: Schéma de base du convertisseur dévolteur (Buck).

Les convertisseurs survolteur et dévolteur sont connus pour avoir les possibilités de plus haut rendement et les plus faibles contraintes sur les composants si leurs caractéristiques de conversion répondent aux spécifications d'entrée/sortie. Sur la base de cette observation, notre objectif est de concevoir la topologie du convertisseur avec deux commutateurs contrôlable indépendamment tels que cela peut fonctionner comme abaisseur ou élévateur de tension dans certaines parties du cycle de la tension alternative de ligne. Cette topologie, à deux commutateurs, pourrait offrir un haut rendement, des dimensions réduites, et la possibilité de choisir arbitrairement la tension de sortie continue [28].

Dans les applications à correction du facteur de puissance, la capacité de fournir les deux étages de conversion en même temps, élévation et diminution de la tension, est intéressante parce que la tension de sortie continue peut être fixée à une valeur désirée. Toutefois, les topologies dévolteur-survolteur conventionnelles à commutateur unique, y compris les convertisseurs dévolteur-survolteur complet, Flyback, SEPIC et Cùk [11, 15], ont considérablement augmenté les contraintes sur les composants, les dimensions des composants et réduit l'efficacité par rapport au convertisseur survolteur.

La connexion classique en cascade des convertisseurs dévolteur et survolteur [13, 28] permet d'avoir la configuration représentée dans la figure 3.3. Ce convertisseur peut fonctionner comme un survolteur lorsque l'interrupteur Q_D est toujours passant (état ON), et comme dévolteur quand l'interrupteur Q_S est toujours bloqué (état OFF).

Dans cette étude on effectuera l'analyse théorique détaillée d'une nouvelle stratégie de commande appliquée au convertisseur CA/CC, qui combine en cascade les convertisseurs dévolteur et survolteur dans un seul étage de puissance « Cascade Dévolteur-Survolteur à Facteur de Puissance Unitaire CDSFPU », pour optimiser son facteur de puissance.

La structure de ce convertisseur est schématisée dans la figure suivante.

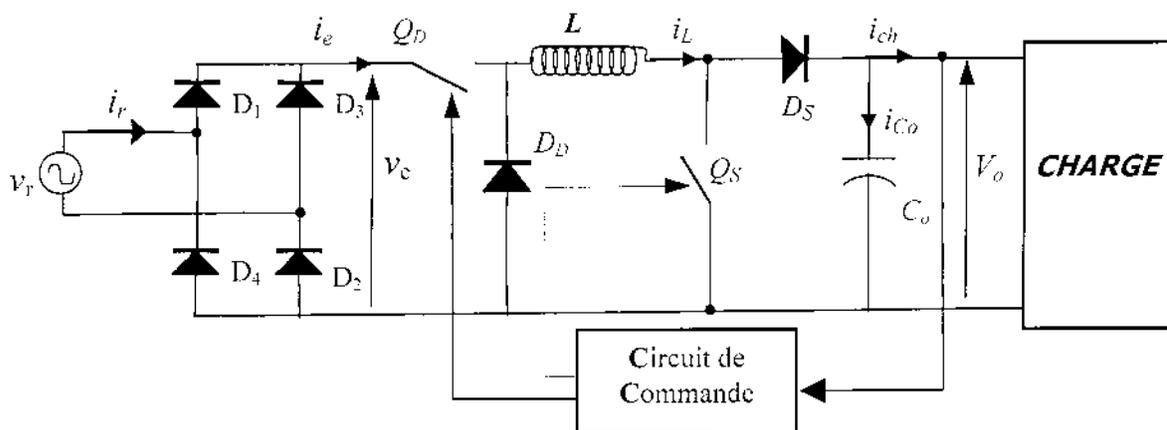


Figure 3.3: Convertisseur dévolteur+survolteur à facteur de puissance unitaire CDSFPU.

Cette stratégie de commande constitue une solution simple pour améliorer le facteur de puissance [28].

Le convertisseur proposé muni de la technique active de correction du facteur de puissance présente de nombreux avantages à savoir:

- Élimination de toutes les harmoniques d'ordre inférieur,
- Faible taux de distorsion harmoniques,
- Facteur de puissance très proche de l'unité,
- Grande plage de variation de puissance et de tension de sortie,
- Simplicité d'implantation de la loi de commande,
- Excellent rendement.

Un autre avantage plus important c'est que le convertisseur proposé permet de résoudre le problème du dévolteur du fait qu'il fonctionne comme un seul étage car ce dernier provoque une distorsion du courant de ligne (troisième harmonique du courant et multiples) proportionnelle à la valeur de la tension de sortie.

La sélection du type de convertisseur se fait par la comparaison entre la tension d'entrée et la tension de sortie. Tandis que la comparaison entre le courant mesuré et les courants de références permet de générer, en fonction de la tension de ligne, les rapports cycliques et les fréquences de commutation appropriées des interrupteurs en temps réel.

Cette stratégie de commande permet d'obtenir un taux d'harmonique très faible et un facteur de puissance amélioré à plus de 0,98 pour une puissance nominale de 240 W.

Dans la suite, on analysera le principe et les séquences de fonctionnement du convertisseur proposé. On expliquera ensuite la stratégie de commande à hystérésis variable qui est proposée dans le but d'obtenir un facteur de puissance unitaire FPU. Après ceci on analysera de façon détaillée les calculs des rapports cycliques des interrupteurs du convertisseur. Dans la dernière partie, on présentera les résultats de simulation, sous Matlab, menées sur le convertisseur proposé muni de sa nouvelle stratégie de commande.

Dans son fonctionnement partiel, dans chaque mode dévolteur ou survolteur et sur chaque période de commutation $T_{d,k}$, le convertisseur se comporte comme un convertisseur courant continu/courant continu CC/CC (DC/DC). Dans ce cas la tension redressée $v_e(t)$ sera assimilée à sa valeur moyenne notée $V_{e,k}$, pendant cette même période. L'étude du convertisseur se ramène donc à l'étude du convertisseur CC/CC, dans l'intervalle de temps $T_{d,k}$, alimenté par la tension continue $V_{e,k}$ et délivrant la tension continue V_o à sa sortie.

3.3 - PRINCIPE DE FONCTIONNEMENT DU CONVERTISSEUR CDSFPU

Le convertisseur CDSFPU (voir figure 3.3) peut fonctionner dans les deux modes dévolteur et survolteur. Ces modes sont sélectionnés en fonction de la relation instantanée entre la tension de sortie V_o et la tension d'entrée $v_e(t) = |v_r(t)|$ du convertisseur.

Dans cette solution, le fonctionnement en mode dévolteur accomplit les mêmes performances que le convertisseur survolteur.

Il est à noter qu'avec cette configuration munie de la technique active de correction du facteur de puissance, les coefficients de Fourier pour les harmoniques d'ordre supérieur du courant d'entrée sont indépendants de l'amplitude de la tension de sortie. D'où le convertisseur proposé fonctionne à facteur de puissance unitaire quelque soit le mode de fonctionnement.

Les deux modes de fonctionnement du convertisseur sont identifiés sur la figure 3.4. Si la tension redressée du réseau est inférieure à la tension de sortie ($v_e(t) \leq V_o$) le convertisseur fonctionne en mode survolteur ; de '0 au point A' et 'du point B au point A'. Pendant ce temps, seul l'interrupteur Q_S est commandé; par contre l'interrupteur Q_D est maintenu en conduction. Lorsque la tension redressée devient supérieure à la tension de sortie ($v_e(t) \geq V_o$), entre les point A et B, le convertisseur opère en mode dévolteur. Dans ce cas, la commande est appliquée seulement à l'interrupteur Q_D , tandis que l'interrupteur Q_S est maintenu bloqué.

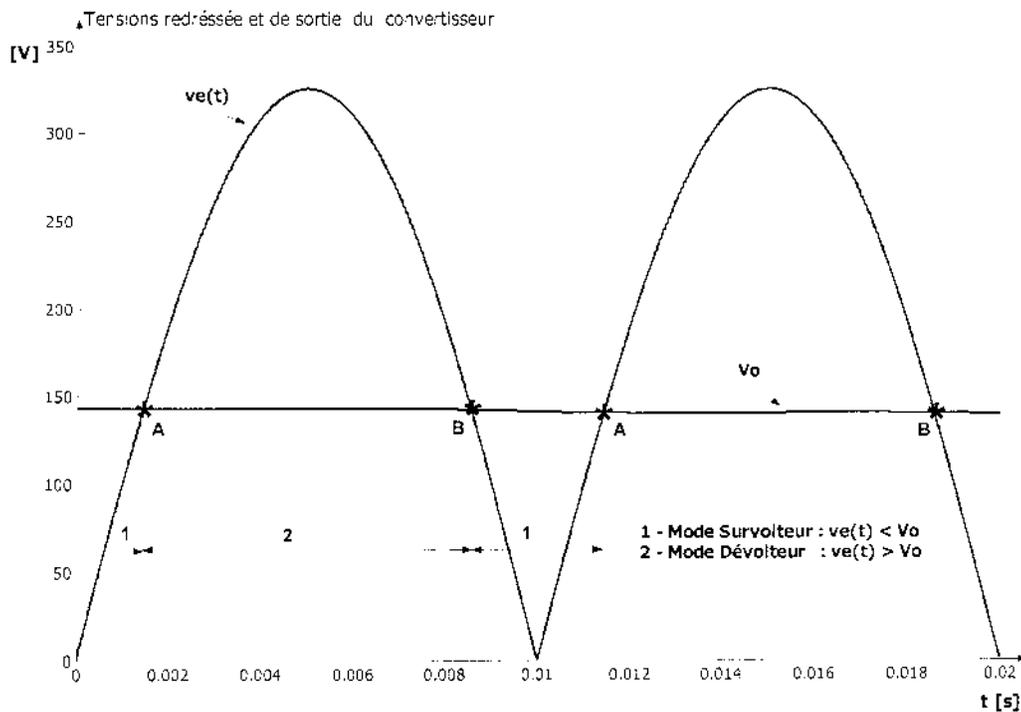


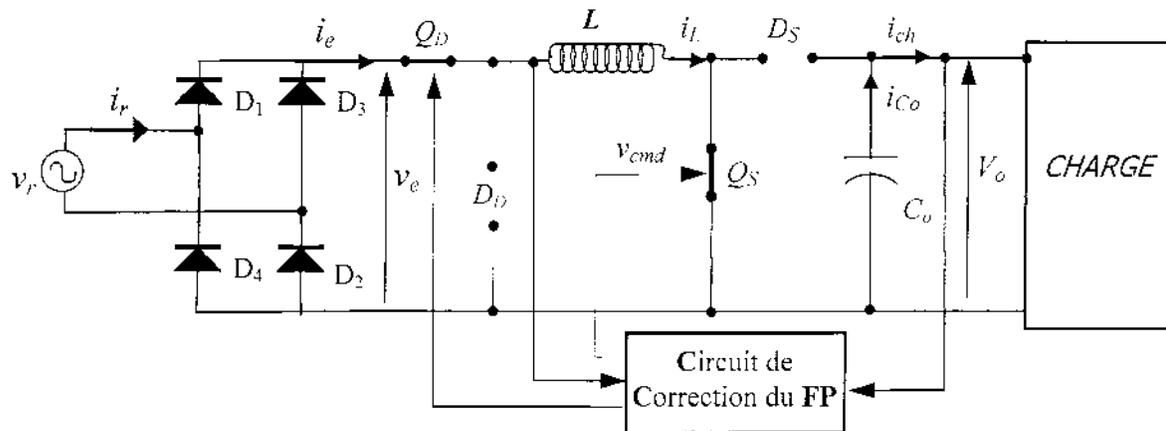
Figure 3.4 : Modes de fonctionnement du convertisseur CDSFPU.

Chaque mode de fonctionnement, survolteur ou dévolteur, est caractérisé par deux séquences suivant que l'interrupteur correspondant est passant ou bloqué. Chaque séquence sera représentée par un schéma équivalent et des équations différentielles en fonction des variables d'état pour différents cas réel, pratique et idéal.

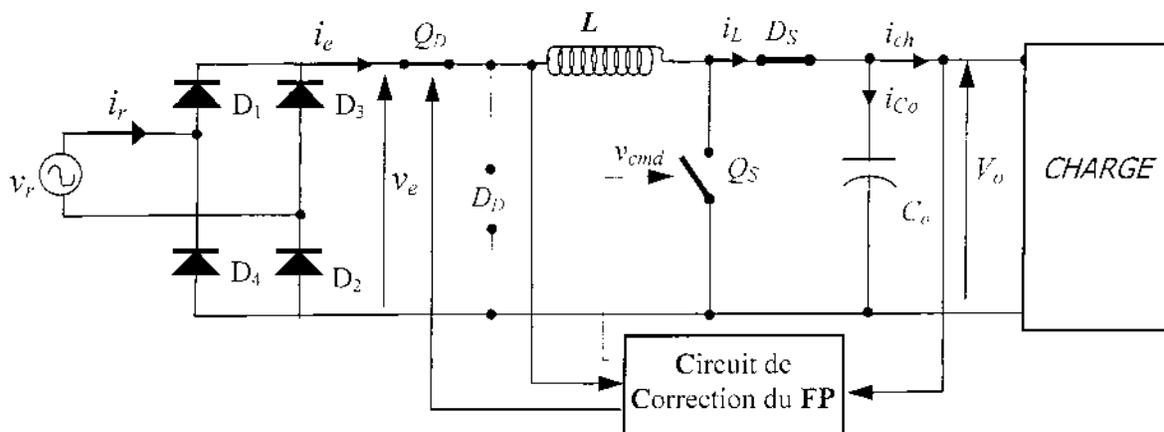
3.3.1- Fonctionnement en mode survolteur (Boost)

Dans ce mode l'interrupteur Q_D est toujours conducteur et la diode D_D est bloquée.

Les schémas équivalents, illustrés dans la figure 3.5, caractérisent les séquences de fonctionnement S1 et S2 définissant le mode survolteur qui fonctionne avec une loi de commande par hystérésis constante et une fréquence de découpage F_d variable.



(a) S1 : (Q_D ; Q_S) fermés (ON) ; et (D_D ; D_S) ouvertes (OFF).



(b) S2 : (Q_D ; D_S) fermés (ON) et (D_D ; Q_S) ouverts (OFF).

Figure 3.5 : Schémas équivalents des séquences de fonctionnement en mode survolteur.

Les états des interrupteurs dans les séquences S1 et S2 sont donnés dans le tableau 3.1.

	Q_D	D_D	Q_S	D_S
S1	ON	OFF	ON	OFF
S2	ON	OFF	OFF	ON

Tableau 3.1 : Etat des interrupteurs en mode survolteur (Buck).

Pendant la $k^{\text{ème}}$ période de découpage $T_{d,k} = [t_{0,k}; t_{2,k}]$ (*), lorsque l'interrupteur Q_S est fermé, séquence S1 (voir figure 3.5. a), le courant dans l'inductance $i_L(t)$ augmente jusqu'à la limite haute du courant $i_{h,k}(t)$, [$i_L(t) \geq i_{h,k}(t)$], définit comme référence haute (*). À ce moment, on commande l'ouverture de l'interrupteur Q_S , la diode D_S s'amorce instantanément, et on aura la séquence S2 (voir figure 3.5 b). Alors le courant $i_L(t)$ décroît jusqu'à ce qu'il atteigne la limite basse du courant $i_{b,k}(t)$, [$i_L(t) \leq i_{b,k}(t)$], définit comme référence basse (*). On commande ensuite l'amorçage de l'interrupteur Q_S , D_S se bloque instantanément, ce qui provoque de nouveau l'augmentation du courant $i_L(t)$ pour un nouveau cycle. Par cette méthode, le courant redressé du réseau $i_e(t) = |i_r(t)|$ varie entre les deux limites de référence sinusoïdales. Ces deux limites du courant permettent de former un courant d'entrée sinusoïdal avec une hystérésis constante $2.h$ (crête à crête) [29]. La différence entre la limite haute et la limite basse est $\Delta i_L = 2h$. La valeur moyenne de ces deux courants de référence est centrée sur le fondamental du courant d'entrée redressé $i_{ref1,k}(t)$ donné par l'équation suivante (*):

$$I_{ref1,k} = \left| \hat{i}_{ref1,k} \cdot \sin(\omega_0 \cdot t) \right|_{t=t_{0,k}} \quad (3.1)$$

où $t_{0,k}$ est le temps initial de la période considérée $T_{d,k}$.

Les limites de courant, imposées, sont en phase avec la tension d'entrée donnée par:

$$v_{r,k}(t) = \hat{v}_r \cdot \sin(\omega_0 \cdot t) \quad (3.2)$$

Les deux limites haute $i_{h,k}(t)$ et basse $i_{b,k}(t)$ du courant sont données par :

$$\begin{aligned} i_{h,k}(t) &= \hat{i}_{h,k} \cdot \sin(\omega_0 \cdot t) \quad ; \text{ et} \\ i_{b,k}(t) &= \hat{i}_{b,k} \cdot \sin(\omega_0 \cdot t) \end{aligned} \quad (3.3)$$

L'amplitude du courant absorbé du réseau peut varier si celle de la limite basse $\hat{i}_{b,k}$ varie. Cependant le contrôle du transfert de puissance peut être obtenu en variant l'amplitude du courant de référence $\hat{i}_{ref1,k}$.

(*) : Voir figure 3.11 p. 49

Dans cette analyse l'étude sera faite en faible signal (cas réel) c'est-à-dire on tient compte de tous les paramètres. Chaque élément sera caractérisé par sa résistance série (en supposant les éléments réels). En suite on donne les possibilités de simplification dans les cas pratique et idéal couramment utilisés.

Lorsque le transistor Q_S est passant, sous les conditions précédentes, l'inductance L emmagasine de l'énergie et le condensateur de sortie C_o alimente la charge isolée de la source. On aura donc le schéma équivalent, caractérisant la séquence S1, suivant:

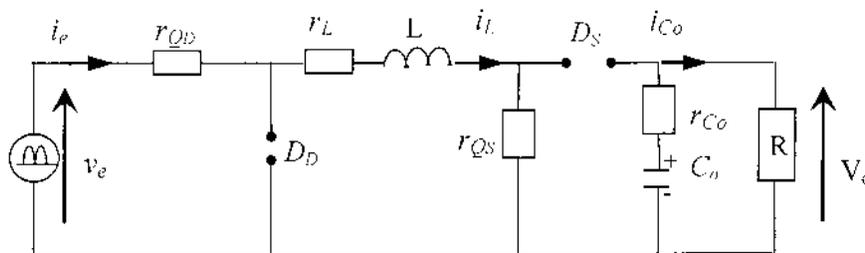


Figure 3.6 : schéma équivalent dans la séquence S1.

Les équations caractérisant cette séquence, d'après le schéma ci-dessus, sont :

$$\begin{cases} v_{e,k} = (r_{Q_D} + r_{Q_S} + r_L) \cdot i_L + L \cdot \frac{di_L}{dt} \\ v_{C_o} = -(R + r_{C_o}) \cdot i_{C_o} ; \text{ avec } i_{C_o} = C_o \frac{dv_{C_o}}{dt} \end{cases} \quad (3.4)$$

Les équations différentielles, de la séquence S1, sont données par:

$$\begin{cases} \frac{di_L}{dt} = -\frac{(r_{Q_D} + r_{Q_S} + r_L)}{L} \cdot i_L + \frac{1}{L} \cdot v_{e,k} \\ \frac{dv_{C_o}}{dt} = -\frac{R_1}{C_o} \cdot v_{C_o} \quad ; \text{ avec } R_1 = \frac{1}{(R + r_{C_o})} \end{cases} \quad (3.5)$$

où $v_{e,k}$ est la tension du réseau redressée correspondant à la $k^{\text{ème}}$ période de commutation $T_{d,k}$

v_{C_o} est la tension aux bornes de C_o .

Pendant cette période $v_{e,k}(t)$ sera assimilée à sa valeur moyenne $V_{e,k}$. Dans ce cas on aura un convertisseur CC/CC spécifique ($V_{e,k}/V_o$) sur la période $T_{d,k}$.

Lorsqu'on commande le blocage du transistor Q_S , la diode D_S conduit instantanément. Dans ce cas la charge est reliée directement à la source et on aura le schéma équivalent suivant :

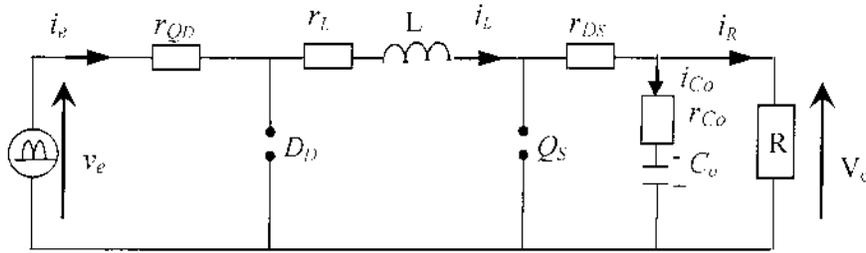


Figure 3.7 : schéma équivalent séquence S2.

Les équations régissant cette séquence, d'après le schéma ci-dessus, sont :

$$\begin{cases} v_{e,k} = (r_{Q_D} + r_{D_S} + r_L) \cdot i_L + L \cdot \frac{di_L}{dt} + V_o \\ v_{C_o} + r_{C_o} \cdot i_{C_o} = R \cdot (i_L - i_{C_o}) \quad ; \quad \text{avec : } i_L = i_R + i_{C_o} \end{cases} \quad (3.6)$$

Les équations différentielles, de la séquence S2, sont données par:

$$\begin{cases} \frac{di_L}{dt} = - \frac{(r_{Q_D} + r_{D_S} + r_L) + R \cdot R_1 \cdot r_{C_o}}{L} \cdot i_L - \frac{R \cdot R_1}{L} \cdot v_{C_o} + \frac{1}{L} \cdot v_{e,k} \\ \frac{dv_{C_o}}{dt} = \frac{R \cdot R_1}{C_o} \cdot i_L - \frac{R_1}{C_o} v_{C_o} \quad ; \quad \text{avec : } R_1 = \frac{1}{(R + r_{C_o})} \end{cases} \quad (3.7)$$

Le courant dans l'inductance $i_L(t)$ et la tension aux bornes du condensateur $v_{C_o}(t)$ représentent les variables d'état à commander du convertisseur.

Les équations différentielles associées aux séquences S1 et S2 peuvent être présentées sous la forme matricielle suivante :

$$\dot{x}_{S_i} = A_{S_i} \cdot x + B_{S_i} \cdot u \quad ; \quad \text{avec : } i = 1 \text{ ou } 2$$

$$\text{avec : } \dot{x}_{S_i} = \begin{pmatrix} \dot{x}_1 = \frac{di_L}{dt} \\ \dot{x}_2 = \frac{dv_{C_o}}{dt} \end{pmatrix} ; \quad x = \begin{pmatrix} x_1 = i_L(t) \\ x_2 = v_{C_o}(t) \end{pmatrix} \quad \text{et } u = v_{e,k}(t)$$

Pour la séquence S1 (voir Figure 3.6), les équations d'état sont données par:

$$\dot{x}_1 = -\frac{R_{S1.1}}{L} \cdot x_1 + \frac{R_{S1.2}}{L} \cdot x_2 + \frac{1}{L} v_{e.k} \quad (3.8)$$

avec: $R_{S1.1} = (r_{Q_D} + r_{Q_S} + r_L)$; $R_{S1.2} = 0$

et

$$\dot{x}_2 = \frac{R_{S1.3}}{C_o} \cdot x_1 - \frac{R_{S1.4}}{C_o} \cdot x_2 \quad (3.9)$$

avec: $R_{S1.3} = 0$; $R_{S1.4} = R_1$

Des équations (3.8) et (3.9) on détermine la matrice A_{S1} et le vecteur B_{S1} de la séquence S1,

$$\text{soit : } \dot{x}_{S1} = \begin{pmatrix} \frac{(r_{Q_D} + r_{Q_S} + r_L)}{L} & 0 \\ 0 & -\frac{R_1}{C_o} \end{pmatrix} \cdot x + \begin{pmatrix} \frac{1}{L} \\ 0 \end{pmatrix} \cdot u \quad (3.10)$$

$$\text{Donc : } A_{S1} = \begin{pmatrix} \frac{(r_{Q_D} + r_{Q_S} + r_L)}{L} & 0 \\ 0 & -\frac{R_1}{C_o} \end{pmatrix} \quad \text{et } B_{S1} = \begin{pmatrix} \frac{1}{L} \\ 0 \end{pmatrix}$$

Pour la séquence S2 (voir Figure 3.7), les équations d'état sont données par:

$$\dot{x}_1 = -\frac{R_{S2.1}}{L} \cdot x_1 - \frac{R_{S2.2}}{L} \cdot x_2 + \frac{1}{L} v_{e.k} \quad (3.11)$$

avec: $R_{S2.1} = (r_{Q_D} + r_{D_S} + r_L) + R_1 \cdot R_1 \cdot r_{C_o}$; $R_{S2.2} = R_1 \cdot R_1$

et

$$\dot{x}_2 = \frac{R_{S2.3}}{C_o} \cdot x_1 - \frac{R_{S2.4}}{C_o} \cdot x_2 \quad (3.12)$$

avec: $R_{S2.3} = R_1 \cdot R_1$; $R_{S2.4} = R_1$

Des équations (3.11) et (3.12) on détermine la matrice A_{S2} et le vecteur B_{S2} pour la séquence S2.

$$\text{soit : } \dot{x}_{S2} = \begin{pmatrix} \frac{(r_{QD} + r_{DS} + r_L) + RR_1 r_{C_0}}{L} & -\frac{R.R_1}{L} \\ \frac{R.R_1}{C_0} & -\frac{R_1}{C_0} \end{pmatrix} .x + \begin{pmatrix} \frac{1}{L} \\ 0 \end{pmatrix} .u \quad (3.13)$$

$$\text{Donc : } A_{S2} = \begin{pmatrix} \frac{(r_{QD} + r_{DS} + r_L) + RR_1 r_{C_0}}{L} & -\frac{R.R_1}{L} \\ \frac{R.R_1}{C_0} & -\frac{R_1}{C_0} \end{pmatrix} \quad \text{et} \quad B_{S2} = \begin{pmatrix} \frac{1}{L} \\ 0 \end{pmatrix}$$

Deux cas de simplification peuvent être appliqués.

1- Dans les cas pratiques on suppose que:

$$R \gg (r_L + r_{C_0}) \quad \text{donc : } (R + r_{C_0}) \approx R ; R_1 \approx 1/R \quad \text{et} \quad R_1.R \approx 1$$

Dans ces conditions, les équations (3.10) et (3.13) deviennent successivement :

$$\dot{x}_{S1} = \begin{pmatrix} \frac{(r_{Qb} - r_{Qs}) + r_L}{L} & 0 \\ 0 & -\frac{1}{R.C_0} \end{pmatrix} .x + \begin{pmatrix} \frac{1}{L} \\ 0 \end{pmatrix} .u \quad (3.14)$$

$$\dot{x}_{S2} = \begin{pmatrix} \frac{(r_{QD} + r_{DS}) + (r_L + r_{C_0})}{L} & -\frac{1}{L} \\ \frac{1}{C_0} & -\frac{1}{R.C_0} \end{pmatrix} .x + \begin{pmatrix} \frac{1}{L} \\ 0 \end{pmatrix} .u \quad (3.15)$$

2- Dans le cas idéal on aura : tous les interrupteurs sont parfait (r_{QD} , r_{QS} , r_{DD} et r_{DS} nulles) et si on néglige aussi l'effet des résistances parasites (r_L et r_{C_0}) on aura :

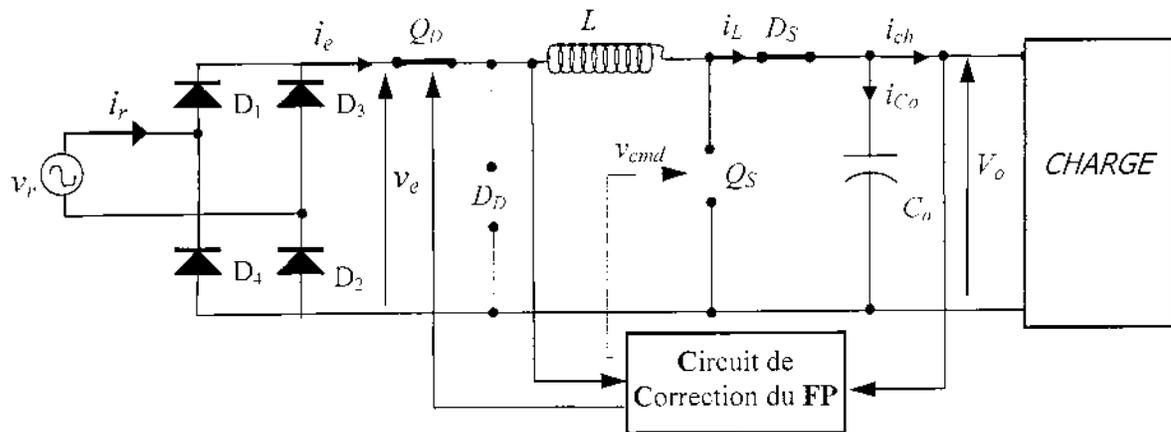
$$\dot{x}_{S1} = \begin{pmatrix} 0 & 0 \\ 0 & -\frac{1}{R.C_0} \end{pmatrix} .x + \begin{pmatrix} \frac{1}{L} \\ 0 \end{pmatrix} .u \quad (3.16)$$

$$\dot{x}_{S2} = \begin{pmatrix} 0 & -\frac{1}{L} \\ \frac{1}{C_0} & -\frac{1}{R.C_0} \end{pmatrix} .x + \begin{pmatrix} \frac{1}{L} \\ 0 \end{pmatrix} .u \quad (3.17)$$

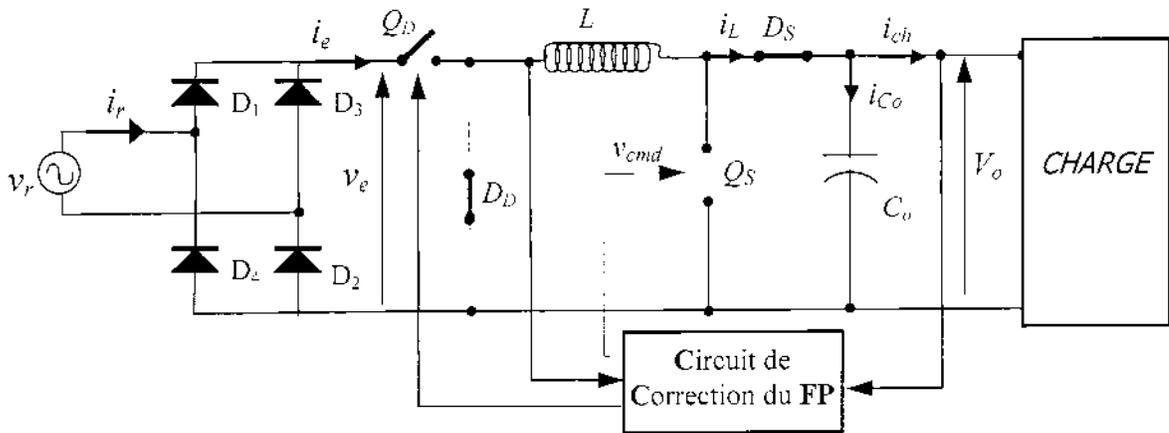
3.3.2- Fonctionnement en mode dévolteur (Buck)

Dans ce mode l'interrupteur Q_S est maintenu bloqué et la diode D_S est toujours passante.

Les schémas équivalents illustrés dans la figure 3.8 caractérisent les séquences de fonctionnement S3 et S4 définissant le mode dévolteur. Dans ce cas la commande, appliquée au commutateur Q_S , est à hystérésis variable et à fréquence de commutation constante.



(a) S3 \equiv S2 : (Q_D ; D_S) fermés (ON) ; et (Q_S ; D_D) ouverts (OFF).



(b) S4 : (Q_D ; Q_S) ouverts (OFF); et (D_D ; D_S) fermées (ON).

Figure: 3.8 Séquences de fonctionnement dans le mode dévolteur.

On remarque que la séquence S3 est totalement identique à la séquence S2 en mode survolteur. Tous les calculs sont donc identiques.

Les états des interrupteurs dans les séquences S3 et S4 sont résumés dans le tableau 3.2.

	Q_D	D_D	Q_S	D_S
S3 ≡ S2	ON	OFF	OFF	ON
S4	OFF	ON	OFF	ON

Tableau 3.2 : Etat des interrupteurs en mode dévolteur.

Toujours avec le même raisonnement pendant la $k^{\text{ème}}$ période $T_{d,k}$, quand l'interrupteur Q_D est amorcé (voir figure 3.8. a), séquence S3, le courant dans l'inductance $i_L(t)$ augmente et lorsqu'il dépasse la limite haute du courant de référence prédéfinie, $i_{h,k}(t)$ (voir figure 3.11), on commande alors le blocage du transistor Q_D en maintenant Q_S bloqué. Alors la diode D_S se trouve polarisée en directe et se met à conduire instantanément. On aura alors la séquence S4 schématisée dans la figure 3.8 b (ou figure 2.6.b). En ce moment le courant $i_L(t)$ commence à diminuer jusqu'à atteindre la limite basse du courant de référence $i_{b,k}(t)$ (voir figure 3.11 p.49). À ce moment, on commande l'amorçage du transistor Q_D , ce qui fait augmenter de nouveau le courant $i_L(t)$ et un nouveau cycle commence.

Par cette technique, le courant moyen de la source d'alimentation est maintenu autour du courant de référence $i_{ref1,k}(t)$, qui est directement responsable de la grandeur de puissance de sortie.

L'analyse de la séquence S3 est identique à celle de la séquence S2. Les résultats seront donc identiques (cf. figure 3.7).

Lorsque on commande le blocage du transistor Q_D , la diode D_D conduit instantanément et on aura la séquence S4. Pendant cette phase l'inductance libère son énergie dans la charge et le condensateur. On aura le schéma équivalent suivant :

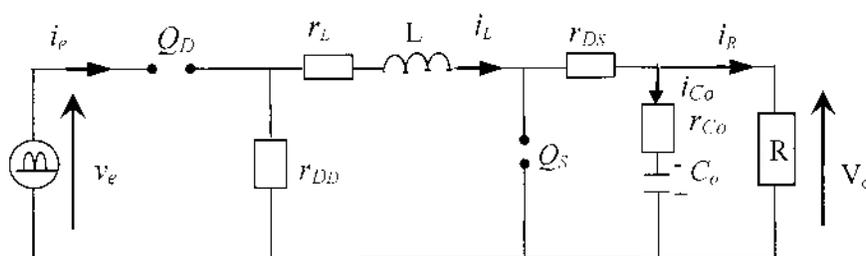


Figure 3.9 : schéma équivalent séquence S4.

Les équations régissant cette séquence, d'après le schéma ci-dessus, sont :

$$\begin{cases} 0 = (r_{D_D} + r_{D_S} + r_L) \cdot i_L + L \cdot \frac{di_L}{dt} + v_o \\ v_{C_o} + r_{C_o} \cdot i_{C_o} = R \cdot (i_L - i_{C_o}) \end{cases} \quad (3.18)$$

Après arrangement dans les équations (3.18), les équations différentielles de la séquence S4 sont données par:

$$\begin{cases} \frac{di_L}{dt} = -\frac{(r_{D_D} + r_{D_S} + r_L) + R \cdot R_1 \cdot r_{C_o}}{L} \cdot i_L - \frac{R \cdot R_1}{L} \cdot v_{C_o} \\ \frac{dv_{C_o}}{dt} = \frac{R \cdot R_1}{C_o} \cdot i_L - \frac{R_1}{C_o} v_{C_o} \end{cases} ; \text{ avec } : R_1 = \frac{1}{(R + r_{C_o})} \quad (3.19)$$

Le courant dans l'inductance $i_L(t)$ et la tension aux bornes du condensateur $v_{co}(t)$ représentent les variables d'état à commander du convertisseur. Les équations différentielles associées aux séquences S3 et S4 peuvent être présentées sous la forme matricielle suivante :

$$\dot{x}_{S_i} = A_{S_i} \cdot x + B_{S_i} \cdot u \quad ; \quad (\text{avec } i = 3 \text{ ou } 4)$$

Pour la séquence S3 (voir Figure 3.6), les équations d'état sont données par:

$$\begin{aligned} \dot{x}_1 &= -\frac{R_{S3.1}}{L} \cdot x_1 - \frac{R_{S3.2}}{L} \cdot x_2 + \frac{1}{L} v_{e.k} \\ \text{avec: } R_{S3.1} &= (r_{Q_D} + r_{D_S} + r_L) + R \cdot R_1 \cdot r_{C_o} ; R_{S3.2} = R \cdot R_1 \end{aligned} \quad (3.20)$$

et

$$\begin{aligned} \dot{x}_2 &= \frac{R_{S3.3}}{C_o} \cdot x_1 - \frac{R_{S3.4}}{C_o} \cdot x_2 \\ \text{avec: } R_{S3.3} &= R \cdot R_1 ; R_{S3.4} = R_1 \end{aligned} \quad (3.21)$$

Des équations (3.20) et (3.21) on détermine la matrice A_{S3} et le vecteur B_{S3} pour la séquence

$$S3, \text{ soit : } \dot{x}_{S3} = \begin{pmatrix} -\frac{(r_{Q_D} + r_{D_S} + r_L) + R R_1 r_{C_o}}{L} & -\frac{R \cdot R_1}{L} \\ \frac{R \cdot R_1}{C_o} & -\frac{R_1}{C_o} \end{pmatrix} \cdot x + \begin{pmatrix} \frac{1}{L} \\ 0 \end{pmatrix} \cdot u \quad (3.22)$$

$$\text{Donc : } A_{S3} = \begin{pmatrix} -\frac{(r_{QD} + r_{DS} + r_L) + R.R_1.r_{C_o}}{L} & -\frac{R.R_1}{L} \\ \frac{R.R_1}{C_o} & -\frac{R_1}{C_o} \end{pmatrix} \quad \text{et} \quad B_{S3} = \begin{pmatrix} 1 \\ L \\ 0 \end{pmatrix}$$

Pour la séquence S4 (voir Figure 3.9), les équations d'état sont données par:

$$\dot{x}_1 = -\frac{R_{S4.1}}{L} \cdot x_1 - \frac{R_{S4.2}}{L} \cdot x_2 \quad (3.23)$$

$$\text{avec: } R_{S4.1} = (r_{D_D} + r_{D_S} + r_L) + R.R_1.r_{C_o} ; R_{S4.2} = R \cdot R_1 ;$$

et

$$\dot{x}_2 = \frac{R_{S4.3}}{C_o} \cdot x_1 - \frac{R_{S4.4}}{C_o} \cdot x_2 \quad (3.24)$$

$$\text{avec: } R_{S4.3} = R \cdot R_1 ; R_{S4.4} = R_1$$

Des équations (3.23) et (3.24) on détermine la matrice A_{S4} et le vecteur B_{S4} pour la séquence

$$S4, \text{ soit : } \dot{x}_{S4} = \begin{pmatrix} -\frac{(r_{D_D} + r_{D_S} + r_L) + R.R_1.r_{C_o}}{L} & -\frac{R.R_1}{L} \\ \frac{R.R_1}{C_o} & -\frac{R_1}{C_o} \end{pmatrix} \cdot x + \begin{pmatrix} 0 \\ 0 \end{pmatrix} \cdot u \quad (3.25)$$

$$\text{Donc : } A_{S4} = \begin{pmatrix} -\frac{(r_{D_D} + r_{D_S} + r_L) + R.R_1.r_{C_o}}{L} & -\frac{R.R_1}{L} \\ \frac{R.R_1}{C_o} & -\frac{R_1}{C_o} \end{pmatrix} \quad \text{et} \quad B_{S4} = \begin{pmatrix} 0 \\ 0 \end{pmatrix}$$

Deux cas de simplification peuvent être appliqués.

1- Dans les cas pratiques on suppose :

$$R \gg (r_L + r_{C_o}) \quad \text{donc : } (R + r_{C_o}) \approx R ; R_1 \approx 1/R \quad \text{et} \quad R_1 \cdot R \approx 1$$

dans ces conditions, les équations (3.22) et (3.25) deviennent successivement :

$$\dot{x}_{S3} = \begin{pmatrix} -\frac{(r_{QD} + r_{D_S}) + (r_L + r_{C_o})}{L} & -\frac{1}{L} \\ \frac{1}{C_o} & -\frac{1}{R \cdot C_o} \end{pmatrix} \cdot x + \begin{pmatrix} 1 \\ L \\ 0 \end{pmatrix} \cdot u \quad (3.26)$$

$$\dot{x}_{S4} = \begin{pmatrix} \frac{(r_{D_D} + r_{Q_S}) + (r_L + r_{C_o})}{L} & -\frac{1}{L} \\ \frac{1}{C_o} & -\frac{1}{R.C_o} \end{pmatrix} .x + \begin{pmatrix} 0 \\ 0 \end{pmatrix} .u \quad (3.27)$$

2- Dans le cas idéal on aura : tous les interrupteurs sont parfait (r_{Q_D} , r_{Q_S} , r_{D_D} et r_{D_S} nulles) et si on néglige en plus l'effet des résistances parasites (r_L et r_{C_o}) on aura :

$$\dot{x}_{S3} = \begin{pmatrix} 0 & -\frac{1}{L} \\ \frac{1}{C_o} & -\frac{1}{R.C_o} \end{pmatrix} .x + \begin{pmatrix} \frac{1}{L} \\ 0 \end{pmatrix} .u \quad (3.28)$$

$$\dot{x}_{S4} = \begin{pmatrix} 0 & -\frac{1}{L} \\ \frac{1}{C_o} & -\frac{1}{R.C_o} \end{pmatrix} .x + \begin{pmatrix} 0 \\ 0 \end{pmatrix} .u \quad (3.29)$$

3.4 - STRATEGIE DE COMMANDE

La loi de commande du convertisseur dévolteur-survolteur consiste à déterminer ou à fixer le rapport cyclique et la fréquence de commutation des interrupteurs en fonction de l'évolution de la tension de sortie [40-45]. Avec cette loi de commande, on change l'impédance du convertisseur non linéaire en une impédance linéaire vis-à-vis de la source. Une telle opération permet d'imposer au courant de ligne une forme sinusoïdale avec un facteur de déplacement unitaire. Elle permet aussi d'avoir, indépendamment de la variation de la tension d'entrée, une tension de sortie toujours constante et un facteur de puissance unitaire à l'entrée.

Le mode survolteur est sélectionné quand $v_e(t) \leq V_o$. Son fonctionnement est basé sur une commande à hystérésis constante et une fréquence de commutation variable, tandis que le mode dévolteur est sélectionné lorsque $v_e(t) \geq V_o$ et il fonctionne avec une commande à hystérésis variable et à fréquence de commutation constante.

La relation entre la fréquence de commutation, le rapport cyclique des interrupteurs Q_D et Q_S et la forme du courant de la source d'alimentation est établie pour les deux modes d'opération dévolteur et survolteur. Le schéma, proposé, du circuit de commande est donné par la figure suivante (figure 3.10). La détection du courant dans l'inductance $i_L(t)$ et du courant de référence $i_{ref1,k}(t)$, pour les deux modes de fonctionnement, synchronisé avec la

tension d'alimentation est nécessaire pour déterminer la loi de commande des interrupteurs. Les rapports cycliques variables des interrupteurs sont ainsi générés.

Les courants de référence liés à la loi de commande sont définis préalablement, équation (3.3) et sont synchronisés avec la tension d'alimentation. La régulation de la tension de sortie est accompli par la variation appropriée des courants de référence.

Une boucle de régulation est utilisée pour commander la puissance de sortie. Cette commande permet d'ajuster l'amplitude du courant de référence en fonction de la différence entre les valeurs de la puissance actuelles et les valeurs désirées.

La figure 3.10 montre une variante du diagramme bloc du circuit de commande pour le convertisseur proposé CDSFPU.

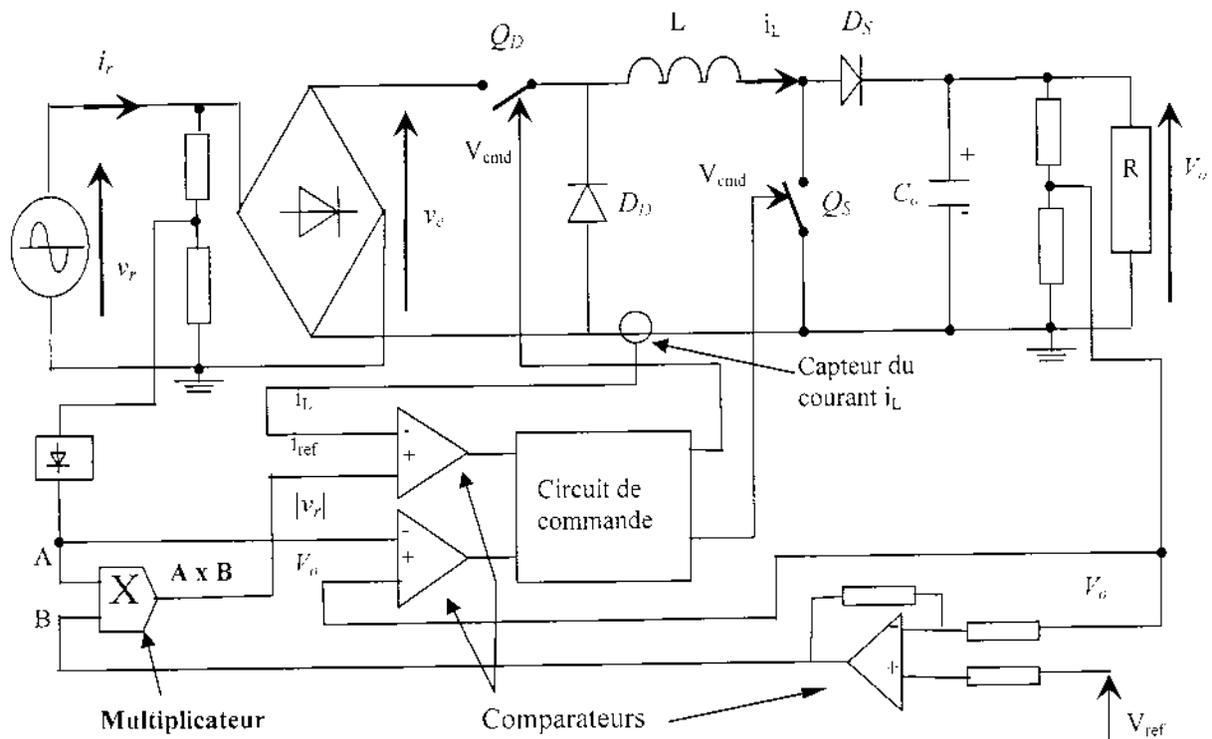


Figure 3.10: Schéma de commande du convertisseur dévolteur-survolteur CDSFPU.

3.4.1 - Calcul du rapport cyclique en mode survolteur (α_s)

Lorsque le convertisseur fonctionne en mode survolteur, l'interrupteur Q_S est contrôlé durant chaque période de commutation pour que l'amplitude instantanée du courant dans l'inductance $i_L(t)$ suit la forme désirée. La figure 3.11 montre la forme du courant dans l'inductance, durant la période de découpage $T_{d,k}$ variable qui dépend du cycle de découpage, de l'interrupteur Q_S au $k^{\text{ème}}$ cycle dans le mode survolteur.

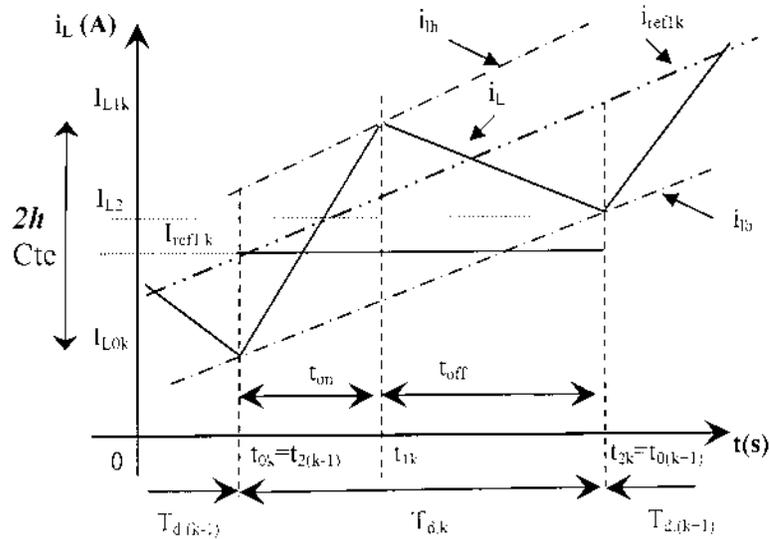


Figure 3.11: forme du courant dans l'inductance $i_L(t)$ en mode survolteur.

Dans ce mode de fonctionnement les limites hautes et basses du courant de référence et la bande d'hystérésis h , constante, sont liées par l'expression suivante:

$$\text{avec : } \begin{aligned} h &= I_{L1,k} - I_{ref1,k} = I_{ref1,k} - I_{L0,k} \quad ; \quad \text{et} \quad 2h = I_{L1,k} - I_{L0,k} \\ I_{L1,k} &= i_{jh,k}(t_{1k}) \quad ; \quad I_{L0,k} = i_{lb,k}(t_{0k}) \quad \text{et} \quad I_{ref1,k} = i_{ref1,k}(t_{0k}) \end{aligned} \quad (3.30)$$

On suppose, dans ce mode d'opération, que le courant de référence est constant pendant la période $T_{d,k}$ tel que $[I_{ref1,k} = i_{ref1,k}(t_{0k})]$

La puissance de sortie est commandable par la variation de l'amplitude du courant de référence $\hat{i}_{ref1,k}$.

Dans le but de simplifier les calculs on considère dans la suite le cas idéal caractérisé par les équations (3.16) et (3.17).

La solution des équations du système (3.16) caractérisant la séquence S1 dans l'intervalle $t_{0k} \leq t \leq t_{1k}$ (voir figure 3.11) est donnée par:

$$i_L(t) = I_{L0k} + \frac{V_{e,k}}{L}(t - t_{0k}) \quad (3.31)$$

avec : $I_{L1k} = i_L(t_{1k}) = I_{L0k} + \frac{V_{e,k}}{L}(t_{1k} - t_{0k}) = I_{ref1,k} + h$ (3.32)

et

$$v_{C_o}(t) = V_{C_o} \exp\left(-\frac{t - t_{0k}}{R.C_o}\right) \quad (3.33)$$

avec : $V_{C_o,1} = v_{C_o}(t_{1k}) = V_{C_o} \exp\left(-\frac{t_{1k} - t_{0k}}{R.C_o}\right)$ (3.34)

En supposant que la tension $v_{C_o}(t)$ est constante sur le $k^{ème}$ cycle d'échantillonnage $t_{1k} \leq t \leq t_{2k}$, égale à V_{C_o} , et en solutionnant l'équation en courant dans le système d'équations (3.7), on détermine l'expression du courant dans l'inductance L :

$$i_L(t) = I_{L0k} + \frac{V_{e,k}}{L}(t - t_{1k}) - \frac{V_{C_o}}{L}(t - t_{1k}) \quad (3.35)$$

avec : $I_{L2k} = i_L(t_{2k}) = I_{L0k} + \frac{V_{e,k}}{L}(t_{2k} - t_{1k}) - \frac{V_{C_o}}{L}(t_{2k} - t_{1k}) = I_{ref1k} - h$ (3.36)

On montre facilement, en supposant que $i_L(t)$ est constant dans l'intervalle de temps $t_{1k} \leq t \leq t_{2k}$, que la solution de l'équation en tension dans le système d'équation (3.7) peut s'exprimer par:

$$v_{C_o}(t) = I_{L1k} \cdot \frac{t - t_{1k}}{R.C_o} + V_{C_o,1} \exp\left(-\frac{t - t_{1k}}{R.C_o}\right) + \frac{V_{e,k} - V_{C_o,1}}{2.L.C_o} \cdot (t - t_{1k})^2 \quad (3.37)$$

La valeur moyenne du courant redressé à d'entrée pendant la période de commutation $T_{d,k}$ est donnée par:

$$I_{e,moy.S} = \frac{1}{T_{d,k}} \left[\int_{t_{0k}}^{t_{1k}} i_L \cdot dt + \int_{t_{1k}}^{t_{2k}} i_L \cdot dt \right] = I_{ref1,k} = \frac{2.P_e}{\hat{V}_e^2} \cdot V_{e,k} \quad (3.38)$$

Des équations (3.32), (3.36) et (3.38), on détermine l'expression suivante:

$$\frac{2.P_e}{\hat{V}_e^2} \cdot V_{e,k} = I_{L0k} \cdot \frac{t_{2k} - t_{0k}}{T_{d,k}} + \frac{1}{2.L.T_{d,k}} \cdot [V_{e,k} \cdot (t_{2k} - t_{0k})^2 - V_{C_o} (t_{2k} - t_{1k})^2] \quad (3.39)$$

Pour maintenir un courant ininterrompu (MCC) dans l'inductance $i_L(t)$, il faut que la condition suivante doit être vérifiée: $(t_{2k} - t_{0k}) = T_{d,k}$.

avec $(t_{2k} - t_{1k}) = (1 - \alpha_s) T_{d,k}$

En prenant comme origine $t_{0k} = 0$ et en remplaçant t_{2k} par $T_{d,k}$ et $(t_{2k} - t_{1k})$ par son expression, ci-dessus, dans l'équation (3.39), cette équation devient:

$$\frac{2 \cdot P_e}{\hat{V}_e^2} \cdot V_{e,k} = I_{L0k} + \frac{T_{d,k}}{2 \cdot L} \cdot [V_{e,k} - V_{C_o} (1 - \alpha_s)^2] \quad (3.40)$$

après transformation on aura :

$$\alpha_s^2 - 2 \cdot \alpha_s + \left[1 - \left(\frac{2 \cdot L}{V_{C_o} \cdot T_{d,k}} \cdot I_{L0k} + \frac{V_{e,k}}{V_{C_o}} \cdot \left[1 - \frac{4 \cdot P_e \cdot L}{\hat{V}_e^2 \cdot T_{d,k}} \right] \right) \right] = 0 \quad (3.41)$$

$$\text{Équation du second degré de la forme : } \alpha_s^2 - 2 \cdot \alpha_s + (1 - A) = 0 \quad (3.42)$$

$$\text{avec : } A = \left(\frac{2 \cdot L}{V_{C_o} \cdot T_{d,k}} \cdot I_{L0k} + \frac{V_{e,k}}{V_{C_o}} \cdot \left[1 - \frac{4 \cdot P_e \cdot L}{\hat{V}_e^2 \cdot T_{d,k}} \right] \right)$$

L'équation (3.41) nous permet d'établir la relation entre la puissance d'entrée P_e et le rapport cyclique α_s de l'interrupteur Q_D , pendant le $k^{\text{ème}}$ cycle de commutation.

On peut déterminer le rapport cyclique α_s en fonction de la bande d'hystérésis h .

En remplaçant dans l'équation (3.40) le premier membre par $I_{ref1,k}$, d'après (3.38), et I_{L0k} par son expression, d'après (3.30), on aura l'expression suivante :

$$I_{ref1,k} = I_{ref1,k} - h + \frac{T_{d,k}}{2 \cdot L} \cdot [V_{e,k} - V_{C_o} (1 - \alpha_s)^2] \quad (3.43)$$

$$\text{Après simplification on aura : } h = \frac{T_{d,k}}{2 \cdot L} \cdot [V_{e,k} - V_{C_o} (1 - \alpha_s)^2] \quad (3.44)$$

$$\text{Finalement on aura : } (1 - \alpha_s)^2 = \frac{1}{V_{C_o}} \cdot \left[V_{e,k} - \frac{2 \cdot L}{T_{d,k}} \cdot h \right] \quad (3.45)$$

Cette équation donne l'évolution du rapport cyclique en fonction de la tension d'entrée :

$$\alpha_s = f(V_{e,k}). \text{ Avec } h \text{ constante et } T_{d,k} \text{ variable.}$$

L'équation (3.45) constitue la relation de base de la stratégie de commande pour le mode de fonctionnement survolteur. Une fois qu'on définit l'amplitude constante de l'hystérésis h du

courant, la valeur du rapport cyclique α_S sera calculée à partir de l'équation (3.45) pour chaque période de commutation $T_{d,k}$. La connaissance de la durée de l'ouverture et de la fermeture des interrupteurs dans le cycle k est nécessaire pour le calcul de la période de commutation suivante du cycle $(k+1)$:

$$T_{d(k-1)} = (t_{2k} - t_{0k}) \quad (3.46)$$

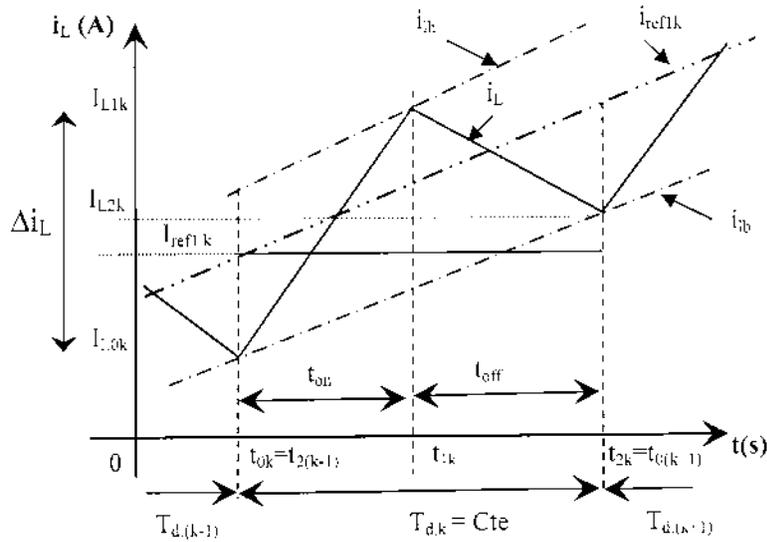
Après avoir fixé la puissance de sortie P_o et calculer le rapport cyclique correspondant à chaque période de commutation de l'équation (3.45), on détermine alors les deux limites haute et basse du courant de référence pour le mode survolteur I_{L1k} et $I_{L0(k+1)}$ dans les cycles k et $(k+1)$ respectivement.

3.4.2 - Calcul du rapport cyclique en mode Dévolteur (α_D)

Le problème principal du dévolteur est que lorsque la tension d'entrée devient inférieure à la tension de sortie, la distorsion du courant absorbé du réseau augmente, ce qui a une conséquence directe sur la détérioration du facteur de puissance.

Dès lors, une stratégie de commande doit être conçue spécialement pour ce mode d'opération, pour bien assurer un courant d'entrée moyen sinusoïdal. Cette stratégie permet de calculer le rapport cyclique α_D de l'interrupteur Q_D (voir figure 3.12) dans chaque période de commutation $T_{d,k}$, qui est constante dans ce mode, de manière à ce que le courant moyen d'entrée soit proportionnel à la tension instantanée d'alimentation. Ce courant moyen, $I_{e,moy,D}$, calculé pendant la période de commutation $T_{d,k}$ est donné par:

$$\begin{aligned} I_{e,moy,D} &= \frac{1}{T_{d,k}} \left[\int_{t_{0k}}^{t_{1k}} \left[I_{L0,k} + \frac{V_{e,k} - V_{C_o}}{L} \cdot (t - t_{0,k}) \right] dt \right] \\ &= \frac{1}{T_{d,k}} \left[I_{L0,k} (t_{1k} - t_{0,k}) + \frac{V_{e,k} - V_{C_o}}{2.L} \cdot (t_{1k} - t_{0,k})^2 \right] \end{aligned} \quad (3.47)$$


 Figure 3.12: Evolution du courant dans l'inductance $i_L(t)$ en mode Dévolteur.

Afin que le courant dans l'inductance soit toujours continu ou ininterrompu, les conditions suivantes doivent être vérifiées:

$$T_{d,k} = (t_{2k} - t_{0k}),$$

et
$$(t_{1k} - t_{0k}) = \alpha_D \cdot T_{d,k}$$

où $T_{d,k}$ est la période de découpage de l'interrupteur Q_D , constante, en mode de fonctionnement dévolteur.

En prenant comme origine $t_{0k}=0$ et en remplaçant dans l'équation (3.47), on aura :

$$I_{e,moy,D} = \frac{1}{T_{d,k}} \left[I_{L0,k} \cdot t_{1k} + \frac{V_{e,k} - V_{C_0}}{2 \cdot L} \cdot t_{1k}^2 \right] = \alpha_D \cdot I_{L0,k} + \frac{V_{e,k} - V_{C_0}}{2 \cdot L} \cdot \alpha_D^2 \cdot T_{d,k} \quad (3.48)$$

Pour imposer un courant d'entrée moyen sinusoïdal, défini par l'équation suivante (3.49), le rapport cyclique dans ce mode est calculé dans chaque période de commutation et est ainsi appliqué à l'interrupteur Q_D .

$$I_{e,moy,D} = \hat{i}_{ref1,k} \cdot \sin(\omega_0 \cdot t) \Big|_{t=t_{0k}} \quad (3.49)$$

En supposant un fonctionnement à facteur de puissance unitaire ($FP=1$) avec un courant dans l'inductance ininterrompu, la valeur crête du courant de référence est donnée par:

$$\frac{\hat{i}_{ref1,k} \cdot \hat{v}_e}{2} = P_e \quad \text{alors} \quad \hat{i}_{ref1,k} = \frac{2 \cdot P_e}{\hat{v}_e} \quad (3.50)$$

Des équations (3.49) et (3.50), on peut évaluer le courant moyen $I_{e,moy,D}$ par :

$$I_{e,moy,D} = \frac{2.P_e}{\hat{V}_e} \cdot \frac{V_{e,k}}{\hat{V}_e} \quad (3.51)$$

En substituant (3.48) dans (3.51), on trouve:

$$\frac{2.P_e}{\hat{V}_e} \cdot \frac{V_{e,k}}{\hat{V}_e} = \alpha_D \cdot I_{L0,k} + \frac{V_{e,k} - V_{C_0}}{2.L} \cdot \alpha_D^2 \cdot T_{d,k} \quad (3.52)$$

Après toutes transformations on aura :

$$\alpha_D^2 + \left(\frac{2.L}{(V_{e,k} - V_{C_0}) \cdot T_{d,k}} \cdot I_{L0,k} \right) \cdot \alpha_D - \left(\frac{4.P_e.L}{\hat{V}_e^2 \cdot T_{d,k}} \cdot \frac{V_{e,k}}{V_{e,k} - V_{C_0}} \right) = 0 \quad (3.53)$$

équation de la forme : $a.\alpha_D^2 + b.\alpha_D - c = 0$

C'est une équation du second degré qui admet comme solutions :

$$\alpha_{D(1,2)} = \frac{-b \pm \sqrt{b^2 - 4a.c}}{2.a}; \quad (3.54)$$

avec : $b^2 - 4a.c = \left(\frac{2.L}{(V_{e,k} - V_{C_0}) \cdot T_{d,k}} \cdot I_{L0,k} \right)^2 - \left(\frac{16.P_e.L}{\hat{V}_e^2 \cdot T_{d,k}} \cdot \frac{V_{e,k}}{V_{e,k} - V_{C_0}} \right)$

La solution à retenir doit vérifiée la condition $0 \leq \alpha_D \leq 1$. Cette solution est donnée par :

$$\alpha_D = \frac{- \left(\frac{2.L}{(V_{e,k} - V_{C_0}) \cdot T_{d,k}} \cdot I_{L0,k} \right) + \sqrt{\left(\frac{2.L}{(V_{e,k} - V_{C_0}) \cdot T_{d,k}} \cdot I_{L0,k} \right)^2 + \left(\frac{16.P_e.L}{\hat{V}_e^2 \cdot T_{d,k}} \cdot \frac{V_{e,k}}{V_{e,k} - V_{C_0}} \right)}}{2} \quad (3.55)$$

C'est une expression qui dépend de la valeur moyenne $V_{e,k}$ de la tension redressée, qui est une fonction du temps, sur la période considérée $T_{d,k}$ de la tension maximale \hat{V}_e du réseau, de la tension de sortie considérée V_{C_0} , de la puissance d'entrée P_e ($\approx P_0$), de l'inductance L et de la valeur du courant ($I_{L0,k}$) dans L au début de la période $T_{d,k}$.

Cette loi de commande appliquée à l'interrupteur Q_D nous permet d'obtenir un facteur de puissance très amélioré, à condition que la tension de sortie soit la plus faible possible.

La figure 3.13 montre l'évolution de α_D en fonction de la tension d'entrée redressée. On constate que α_D augmente avec l'augmentation de la tension $V_{e,k}$.

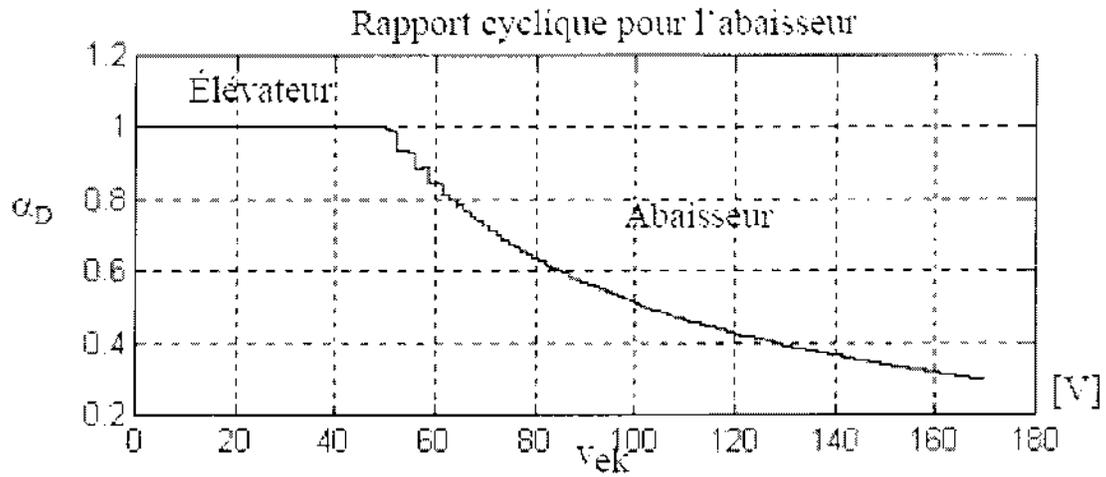


Figure 3.13 : Evolution de α_D en fonction de la tension d'entrée redressée.

La figure 3.14 montre la fonction non linéaire du rapport cyclique α_D de l'interrupteur Q_D .

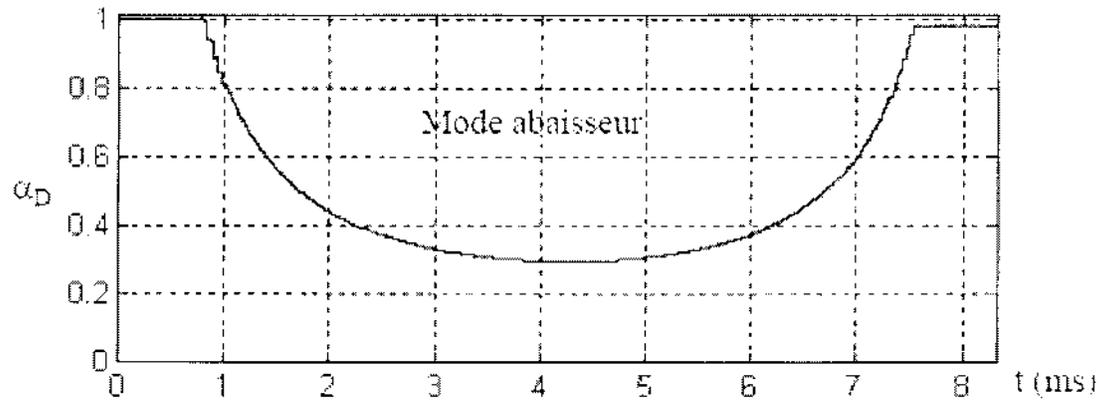


Figure 3.14 : Evolution de α_D en fonction du temps.

En connaissant le rapport cyclique α_D de l'interrupteur Q_D et la puissance de sortie, qui est supposée approximativement égale à la puissance d'entrée P_e (aux pertes près), on peut calculer les deux limites haute et basse du courant de référence $I_{L0.k}$ et $I_{L1.k}$, respectivement (voir figure 3.12).

$$\text{on a : } \alpha_D \cdot I_{L0.k} + \left(\frac{I_{L1.k} - I_{L0.k}}{2} \right) \cdot \alpha_D = I_{ref1.k} \quad (3.56)$$

$$\text{et } I_{L1.k} = \frac{2}{\alpha_D} \cdot I_{ref1.k} - I_{L0.k} \quad (3.57)$$

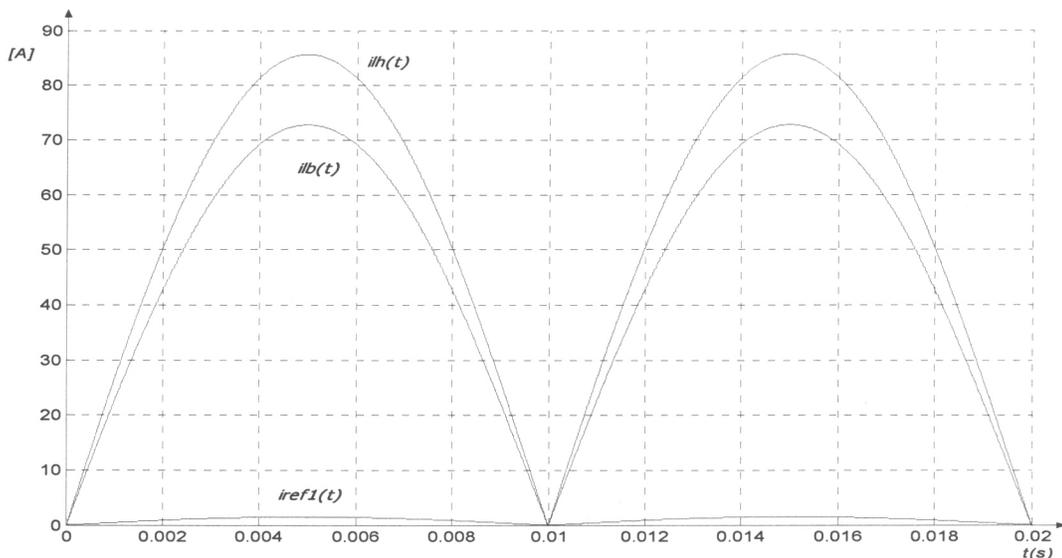
$$I_{L0.k} = I_{L1.k} - \Delta I_L \quad (3.58)$$

Des équations (3.54) (3.56) (3.57) et (3.28) on obtient :

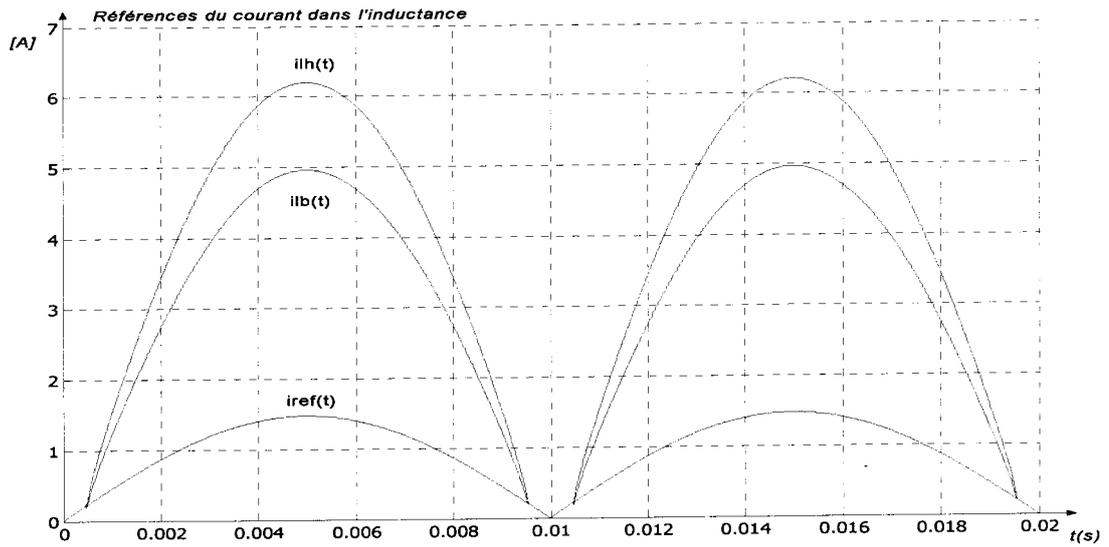
$$\Delta I_L = (1 - \alpha_D) \cdot \frac{V_{Co}}{L} \cdot T_{d.k} = \frac{\alpha_D \cdot (1 - \alpha_D)}{L \cdot F_{d.k}} \cdot V_{e.k} \quad (3.59)$$

L'équation (3.59) montre la variation de l'hystérésis du courant dans l'inductance L en fonction de α_D de l'interrupteur Q_D , $T_{d.k}$ et V_{Co} pour le mode de fonctionnement en dévolteur.

Les figures 3.15 (a) et (b) montrent les formes d'ondes typiques des références, haute $i_{lh}(t)$ basse $i_{lb}(t)$, du courant en mode de fonctionnement dévolteur.



(a) cas 1 : pour $V_o = 3V$ et $I_o = 80A$



(b) cas 2 : pour $V_o = 48V$ et $I_o = 5A$

Figure 3.15 : Courant de référence du courant dans L pour deux cas.

3.5 - ANALYSE DU FACTEUR DE PUISSANCE

La figure 3.16 illustre les formes de la tension redressée et du courant redressé avec un certain temps mort (θ_i) introduit au démarrage de la tension redressée de référence.

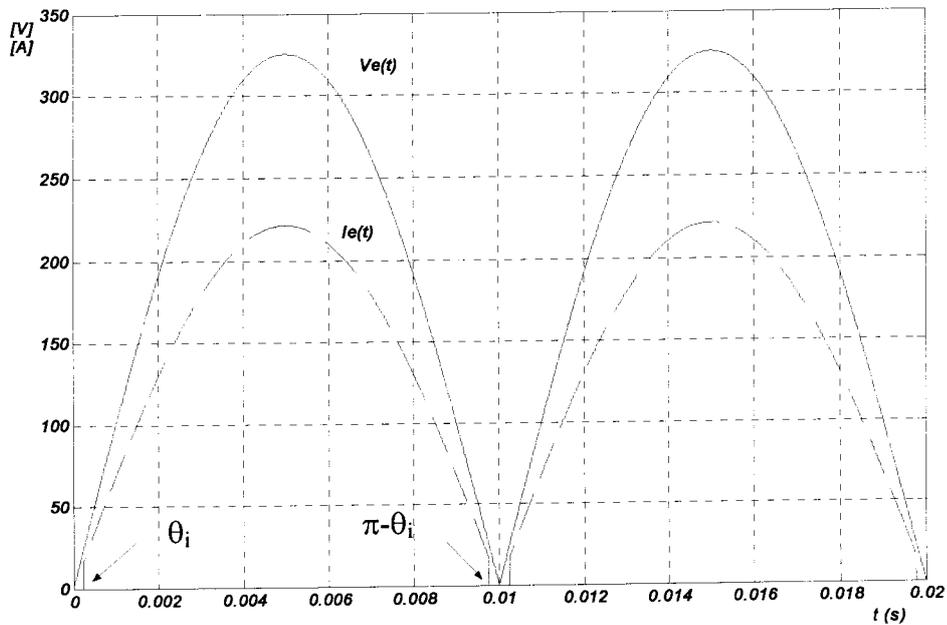


Figure 3.16 : Formes de la tension et du courant redressés

A partir des équations (3.1) et (3.2) on définit les expressions des puissances moyennes d'entrée (P_e) et de sortie (P_o) :

$$P_e = \frac{\hat{v}_e \cdot \hat{i}_e}{\pi} \cdot \left(\frac{\pi}{2} - \theta_i - \frac{\sin(2 \cdot \theta_i)}{2} \right) \quad (3.60)$$

et la composante continue de la puissance moyenne de sortie est donnée par :

$$P_o = V_o \cdot I_o = \frac{V_o^2}{R} \quad (3.61)$$

En supposant un rendement du système très élevé (proche de l'unité $\cong 100\%$), on peut dire que la puissance absorbée est totalement dissipée dans la charge, on aura : $P_e = P_o$.

Dans le cas idéal, la tension aux bornes de la capacité est égale à la tension de sortie imposée V_o . Sous ces hypothèses, l'équation (3.60) devient :

$$P_e = \frac{\hat{v}_e \cdot \hat{i}_e}{\pi} \cdot \left(\frac{\pi}{2} - \theta_i - \frac{\sin(2 \cdot \theta_i)}{2} \right) = V_o \cdot I_o \quad (3.62)$$

De cette équation on déduit l'expression de la valeur maximale du courant d'entrée :

$$\hat{i}_e = I_{e,max} = \frac{\pi \cdot \frac{V_o}{\hat{v}_e} \cdot I_o}{\left(\frac{\pi}{2} - \theta_i - \frac{\sin(2 \cdot \theta_i)}{2} \right)} \quad (3.63)$$

Cette expression montre que la valeur maximale du courant de référence est fonction de la puissance de sortie P_o .

- Si $\theta_i = 0$ on aura :

$$I_{e,max} = 2 \cdot \frac{V_o^2}{\hat{v}_e \cdot R} \quad (3.64)$$

De l'équation (3.1) on calcul la valeur efficace du courant d'entrée $I_{e,eff}$:

$$I_{e,eff} = \sqrt{\frac{I_{e,max}^2}{\pi} \cdot \left(\frac{\pi}{2} - \theta_i - \frac{\sin(2 \cdot \theta_i)}{2} \right)} \quad (3.65)$$

L'expression du facteur de puissance FP est donnée par la formule suivante :

$$FP = \frac{\frac{1}{T_r} \int_0^{T_r} i_e(t) \cdot v_e(t) \cdot dt}{I_{e,eff} \cdot V_{e,eff}} \quad (3.66)$$

donc :

$$FP = \left(\frac{I_{e1,eff}}{I_{e,eff}} \right) \cdot \cos(\theta_i) = k_d \cdot k_\theta \quad (3.67)$$

où k_d et k_θ sont respectivement les facteurs de distorsion et de déplacement de l'harmonique fondamental.

Le facteur de distorsion représente les harmoniques contenus dans le courant de la source, $I_{e,eff}$ et $V_{e,eff}$ représentent, respectivement, les valeurs efficaces du courant et de la tension de ligne, θ_i est le déphasage entre $v_i(t)$ et le fondamental du courant de ligne $i_i(t)$ et T , la période de la tension redressée $v_e(t)$.

En utilisant les équations (3.1) (3.2) et (3.66), on obtient l'expression suivante du facteur de puissance en fonction du temps mort θ_i :

$$FP = \sqrt{\frac{2}{\pi} \cdot \left(\frac{\pi}{2} - \theta_i + \frac{\sin(2\theta_i)}{2} \right)} \quad (3.68)$$

On note que l'angle maximum $\hat{\theta}_i$ est au dessous de 3 degrés dans les deux cas de fonctionnement.

Le fondamental du courant de ligne est exprimée par :

$$I_{e1,eff} = \frac{\sqrt{2}}{\pi} \cdot \hat{i}_e^2 \cdot \left(\frac{\pi}{2} - \theta_i + \frac{\sin(2\theta_i)}{2} \right) \quad (3.69)$$

Pour un courant d'entrée idéalisé, l'expression de la Distorsion Totale des Harmonique **DTH** est donnée par :

$$DTH_i = \sqrt{\frac{\frac{\pi}{2}}{\left(\frac{\pi}{2} - \theta_i + \frac{\sin(2\theta_i)}{2} \right)}} - 1 \quad (3.70)$$

3.5 - METHODE DE SIMULATION

Le programme de simulation du convertisseur CDSFPU, utilise une méthode de résolution numérique afin de résoudre les équations matricielles dynamiques. La résolution numérique des équations d'états (3.16), (3.17), (3.28), et (3.29) décrivant toutes les séquences d'opération du convertisseur, dans le cas idéal, est basée sur la méthode de Runge-Kutta.

Les grandeurs que l'on désire observer seront calculées et stockées lors du déroulement du programme. Les grandeurs observées sont la tension aux bornes du condensateur de sortie, le courant dans l'inductance, les courants et les tensions au niveau des interrupteurs et, enfin le courant d'entrée. La mise en équations du comportement du convertisseur montre que les grandeurs peuvent être déterminées si le vecteur d'état x et son vecteur dérivé sont connus. Le vecteur d'état x est constitué du courant $i_L(t)$ et de la tension $v_{co}(t)$. La fréquence de fonctionnement F_e est imposée par les équations (3.45) et (3.53) donnant les rapports cycliques appliqués aux différents interrupteurs.

Comme le montre l'analyse théorique, on suppose que le convertisseur fonctionne en mode de conduction continu MCC et avec des éléments et des interrupteurs idéaux.

Dans le but d'assurer une transition adéquate d'une séquence à une autre, les valeurs initiales des variables d'états dans chaque début de séquence représentent les conditions finales des variables d'états dans la séquence précédente. Les valeurs maximales du courant dans l'inductance L , obtenues par simulation dans les deux cas considérés, sont:

$$I_{L1,max} = 87.19 \text{ A pour le premier cas de fonctionnement } (V_{o1} = 3V ; I_{o1} = 80A)$$

$$I_{L2,max} = 6.44 \text{ A pour le deuxième cas de fonctionnement } (V_{o2} = 48V ; I_{o2} = 5A)$$

Les contraintes sur les interrupteurs sont résumées dans le tableau suivant :

	Q_D	D_D	Q_S	D_S
$V_{max} \text{ (V)}$	325			
$I_{max} \text{ (A)}$	87.19	87.19	6.44	87.19

Tableau 3.3 : contraintes sur les interrupteurs.

À partir de l'équation (3.6), sachant que $i_L(t) = i_{cc}(t) + i_R(t)$ on peut alors déterminer la valeur du condensateur de filtrage C_o placé à la sortie du convertisseur. Soit :

$$C_o = I_{C_o} \cdot \frac{dt}{dV_{C_o}} = I_o \cdot \frac{\Delta t}{\Delta V_o} \tag{3.71}$$

La valeur du condensateur doit être maximale pour couvrir la phase de récupération de l'énergie (phase où la charge est isolée de la source en mode élévateur). Pour satisfaire cette condition il faut que ΔV_o , crête à crête, soit la plus petite et $\Delta t = t_{off}$ soit la plus grande pendant le fonctionnement du convertisseur.

Pour les valeurs imposées par le cahier des charges :

- taux d'ondulation de tension $(\Delta V_o / V_o) = 10\%$, donc $(\Delta V_{o1} = 0.6V$ et $\Delta V_{o2} = 9.6V)$
- fréquence de découpage $F_d = 100$ kHz et pour une variation de temps de $(\Delta t = T_d/2)$

on aura la valeur du condensateur :

$$C_{o1} = 666,67 \mu F ; C_{o2} = 2.6 \mu F, \text{ donc } C_o = C_{o1} = 666,67 \mu F.$$

Il faut choisir une valeur normalisée soit $C_{o,n} = 650 \mu F$.

La résistance de charge est déterminée à partir des données à la sortie soit :

$$R_{o1} = \frac{V_{o1}}{I_{o1}} = \frac{V_{o1}^2}{P_o} = \frac{3}{80} = 37.5 m\Omega ; \text{ et } R_{o2} = 9.6 \Omega$$

Pour déterminer la valeur de l'inductance L du convertisseur, on impose une ondulation du courant dans l'inductance de $(\Delta I_L / I_L) = 10\%$. On a effectué une série de simulations d'optimisation et on est arrivé à une valeur minimale de l'inductance de $L = 5 \mu H$. La valeur de L doit être majorée de 20% pour satisfaire les exigences du cahier de charge.

L'étude analytique du convertisseur proposé nous a permis de définir une stratégie de commande à travers laquelle on a déterminé les rapports cycliques gouvernant les interrupteurs du convertisseur dans les deux modes de fonctionnement survolteur et dévolteur.

Pour mettre en évidence la stratégie de commande proposée, on traitera deux exemples pratiques du convertisseur CDSFPU en adoptant les approches, déjà considérées, qui permettent un prédimensionnement du convertisseur et afin de prouver, pour les deux cas de charges différentes, la validité de l'étude théorique détaillée dans ce chapitre.

Deux tensions de charge sont simulées afin de démontrer la validité de la loi de commande pour une large gamme de tensions de sortie.

Les deux cas des charges sont définis comme suit:

Cas 1: $V_{o1} = 3V$, $I_{o1} = 80$ A, tension efficace d'entrée = 230 V.

Cas 2: $V_{o2} = 48$ V, $I_{o2} = 5$ A, tension efficace d'entrée = 230 V.

On présentera dans le chapitre suivant, après un prédimensionnement du CDSFPU, les résultats de simulation pour ces deux applications différentes à bas voltage et à haut courant pour une même puissance de 240 W.

CHAPITRE . IV .

CHAPITRE 4

DIMENSIONNEMENT DU CDSFPU ET RESULTATS DE SIMULATION

L'objectif est de concevoir, à partir de la connaissance d'un cahier des charges, la synthèse de la structure d'un convertisseur statique.

4.1- DEFINITION DU CAHIER DES CHARGES

La définition du cahier des charges est l'étape fondamentale du processus de conception. Elle permet au concepteur du produit de définir les exigences de l'utilisateur final qui seront traduits en besoins et contraintes sur le produit à concevoir. Les besoins expriment généralement des exigences qualitatives qui décrivent les fonctionnalités que doit assurer le dispositif conçu, alors que les contraintes sont des critères quantitatifs qui fixent les limites que doit respecter le système pendant son fonctionnement.

Chaque cahier des charges peut être défini à priori, mais peut aussi être remis en cause pendant le processus de conception en cas d'échec dans la recherche de la structure ou d'impossibilité à respecter tous les critères. Dans ce cas il est nécessaire de modifier ou de relâcher des contraintes ou des besoins.

Il s'agit ici de synthétiser un convertisseur statique à partir des exigences suivantes: Le convertisseur doit fournir une tension continue V_0 constante à partir du réseau monophasé (230 V, 50 Hz) en tenant compte des exigences qualitatives suivantes :

- le facteur de puissance le plus proche possible de l'unité,
- le taux d'harmoniques rejetées sur le secteur doit être réduit,
- le rendement doit être élevé, et
- le convertisseur doit être le plus léger possible.

Dans cet exemple, les contraintes concernent la nature et les valeurs des tensions de la source d'alimentation et de la charge ; alors que les besoins sont exprimés par les autres exigences fonctionnelles.

4.1.1.- Analyse du cahier des charges :

Il s'agit d'extraire du cahier des charges les données nécessaires au traitement du problème. En effet, le concepteur a besoin de transformer la première version du cahier des charges en un cahier de charges "exploitable", plus réaliste et adapté à son approche et à sa méthodologie.

Un convertisseur statique est un montage utilisant des interrupteurs à semi-conducteurs permettant, par une commande convenable, de régler un transfert d'énergie entre un générateur et un récepteur.

Le problème de la synthèse d'un convertisseur statique se pose donc de la manière suivante. On désire effectuer un certain type de conversion d'énergie entre une source d'entrée et une source de sortie définies par le cahier des charges ; pour cela, il faut déterminer :

- la structure du convertisseur, c'est-à-dire le nombre et la place des interrupteurs ainsi que la présence ou non d'un ou plusieurs éléments de stockage (inductance ou condensateur) ;
 - les caractéristiques statiques et les caractéristiques de commutation des interrupteurs.
- On en déduit alors le schéma du convertisseur (cf. figure 3.3, Chap. 3).

• Cahier des charges :

Dans cet exemple, on donnera le processus de choix et de calcul des différents éléments constituant le convertisseur choisit ainsi que les contraintes sur les interrupteurs statiques lorsque le convertisseur fonctionne en mode *dévolteur* et en mode de conduction continue MCC.

Note sur la tension efficace du réseau $V_{r,eff}$:

La norme CEI 6100 (ou Norme Européenne NE 50 160) [13] précise que:

$$V_{r,eff} = 230 \text{ V} \pm 10\%$$

$$\text{soit } V_{r,eff,min} = 207 \text{ V} \quad \text{et} \quad V_{r,eff,max} = 253 \text{ V}$$

Avec les creux de tension de -15% on aura : $V_{r,eff,min} \cong 195 \text{ V}$

Le convertisseur proposé fonctionne soit en mode survolteur soit en mode dévolteur suivant la valeur de la tension de sortie V_o , supposée constante, par rapport à la tension redressée du réseau $v_e(t)$. Sur chaque période de commutation considérée $T_{d,k}$ le convertisseur, dans son propre mode de fonctionnement, se comporte comme un

convertisseur CC/CC. Sur chaque demi période du réseau T_r on a donc une succession de convertisseurs CC/CC type survolteurs (si $v_e(t) \leq V_o$) et type dévolteurs (si $v_e(t) \geq V_o$) (voir figure 3.11 chap. 3). La tension d'entrée du convertisseur, sur la période de découpage $T_{d,k}$, est assimilée à sa valeur moyenne :

$$v_e(t)|_{T_{d,k}} = V_{e,k} = \frac{1}{2} \cdot [v_e(t) + v_e(t + T_{d,k})] \quad (4.1)$$

Comme le but du travail est la conception du convertisseur pour des applications à bas voltage et à haut courant alors l'importance sera donnée plus au fonctionnement du convertisseur en mode dévolteur qui représente la majorité du fonctionnement du convertisseur. Le mode survolteur n'intervient dans le fonctionnement que pendant un faible temps lorsque la tension d'entrée est inférieure à la tension de sortie.

Nous allons donner le prédimensionnement du convertisseur sur une période de commutation $T_{d,k}$ pour les deux modes de fonctionnement dévolteur et survolteur en conduction continue pour le cahier des charges suivant :

- On suppose tous les éléments parfaits (cas idéal).
- Tension d'entrée : $v_{e,k}(t_{0,k}) = V_{e,max} \cdot \sin(\omega_r \cdot t_{0,k}) = V_o$
- Puissance de sortie constante: $P_o = 240 \text{ W}$.
- Fréquence de découpage : $F_d = 100 \text{ kHz}$.
- Ondulation relative de la tension de sortie $(\Delta V_o/V_o) = 10 \%$.
- Ondulation relative du courant de sortie $(\Delta I_o/I_o) = 10 \%$.
- Ondulation relative du courant dans l'inductance $(\Delta I_L/I_L) = 10 \%$.

Pour les deux cas de charges suivants :

	Cas 1	Cas 2
$V_o (V)$	3	48
$I_o (A)$	80	5
$R (ohm)$	0.0375	9.6
$\Delta V_o(pic-pic) (V)$	0.6	9.6
$\Delta I_o(pic-pic) (A)$	16	1

Pour chaque cas il faut dimensionner tous les éléments.

4.2- CALCUL ET CHOIX DES COMPOSANTS :

- calcul des paramètres communs :

- Courant maximum : en négligeant les pertes on aura pour la tension min:

$$I_{e,\max} = \frac{P_o}{2.V_{e,\min}} = \frac{240}{2.(\sqrt{2}.207)} \approx 0.41 \text{ A}$$

- Temps limite pour lequel les tensions d'entrée et de sortie sont égales :

$$\text{si } V_{e,k}(t_{0,k}) = V_{e,\max} \cdot \sin(\omega_r \cdot t_{0,k}) = V_o$$

$$\text{alors } t_{0,k} = \frac{1}{\omega_r} \cdot \text{arc sin} \left(\frac{V_o}{V_{e,\max}} \right) \quad (4.2)$$

- Valeur moyenne sur la période considérée :

$$\text{pour } T_{d,k} = \frac{1}{F_d} = 10. \mu\text{s} \text{ on aura :}$$

- Mode Dévolteur : $V_{e1,k} = \frac{1}{2} \cdot [V_o + V_{e,\max} \cdot \sin[\omega_r \cdot (t_{0,k} + T_{d,k})]] \quad (4.3)$

- Mode Survolteur : $V_{e2,k} = \frac{1}{2} \cdot [V_o + V_{e,\max} \cdot \sin[\omega_r \cdot (t_{0,k} - T_{d,k})]] \quad (4.4)$

- Rapport cyclique et courant d'entrée:

- Mode dévolteur : $\alpha_{D,k} = \frac{V_o}{V_{e1,k}} \quad (4.5)$

$$\text{donc } I_{e1,k} = \frac{I_o}{\alpha_{D,k}} \quad (4.6)$$

- Mode survolteur : $\alpha_{S,k} = 1 - \frac{V_{e2,k}}{V_o} \quad (4.7)$

$$\text{donc } I_{e2,k} = (1 - \alpha_{S,k}) \cdot I_o \quad (4.8)$$

- Temps de conduction $t_{\text{cn},k}$ et de blocage $t_{\text{off},k}$ des interrupteurs :

- Mode dévolteur : $t_{\text{on},k} = \alpha_{D,k} \cdot T_{d,k}$
 $t_{\text{off},k} = (1 - \alpha_{D,k}) \cdot T_{d,k} \quad (4.9)$

- Mode survolteur : $t_{\text{on},k} = \alpha_{S,k} \cdot T_{d,k}$
 $t_{\text{off},k} = (1 - \alpha_{S,k}) \cdot T_{d,k} \quad (4.10)$

4.2.1.- Calcul des éléments passifs L et C_o :

a) Calcul de l'inductance L :

Le courant minimum en mode de conduction continu MCC peut être nul durant le temps de conduction t_{on,k}. Par conséquent il existe une valeur minimale de l'inductance L_{min} qui assure ce mode MCC, donnée par la formule suivante, en prenant I_{L,min} = 0, tel que:

$$I_{L,\min} = I_{L,\text{moy}} - \frac{\Delta I_L}{2} = \frac{V_o}{R} - \frac{(1 - \alpha_D) V_o}{2 L_{\min}} \cdot T_{d,k} = 0$$

$$\text{donc } L_{\min} \geq \frac{(1 - \alpha_D)}{2} \cdot R \cdot T_{d,k} \quad (4.11)$$

Pour satisfaire les exigences du cahier des charges, cas pratiques, il faut que la valeur de L_{min} soit majorée de 20%, donc :

$$L_{\min} = (1.2) \cdot \frac{(1 - \alpha_D)}{2} \cdot R \cdot T_{d,k}$$

A partir de l'ondulation crête à crête du courant on peut obtenir l'expression de l'ondulation du courant dans l'inductance en % tel que :

$$\Delta I_L \% = \frac{\Delta I_L}{I_{L,\text{moy}}} \cdot 100 = \frac{(1 - \alpha_D) \cdot R}{L_{\min}} \cdot T_{d,k} \cdot 100 \quad (4.12)$$

b) Calcul du condensateur C_o :

On calcul la capacité maximale C_{o,max} d'après la formule suivante :

$$C_{o,\max} = I_{C_o} \cdot \frac{\Delta t}{\Delta V_o} = \frac{(1 - \alpha_D)}{8 \cdot L_{\min} \cdot \left(\frac{\Delta V_o}{V_o} \right)} \cdot T_{d,k}^2 \quad (4.13)$$

Toujours pour satisfaire les exigences du cahier des charges, dans les cas pratiques, il faut multiplier la valeur du condensateur par un facteur de surdimensionnement allant de 10 à 1000. Dans notre cas on choisit le facteur minimum de 10 et on choisit la valeur maximale entre les deux cas considérés. Il faut toujours prendre une valeur normalisée.

Dans les alimentations à découpage (ou SMPS) on utilise les condensateurs de puissance multicouches céramiques pour le filtrage de sortie haute fréquence. Ces éléments permettent, par rapport aux technologies électrochimiques, d'avoir de faibles valeurs de résistance et d'inductance équivalente série sans avoir à choisir des valeurs énormes de capacités. Il est alors nécessaire de surdimensionné (10 à 1000) sa capacité par rapport à sa

valeur théorique pour obtenir une résistance équivalente série RES (ESR: *Equivalent Series Resistance*) suffisamment faible donnée par:

$$ESR \leq \frac{\Delta V_o}{\Delta i_L} ; \text{ ou } ESR \leq \frac{\Delta V_e}{I_o}$$

On peut aussi utiliser les condensateurs électrolytiques aluminium ou tantale (mais de prix élevé) :

- électrolyte liquide gélifié "acide sulfurique" (800V, -40° ... 175°C, 100 μΩm.); ou
- électrolyte organique solide "polymère" (5V ou < 0, -55°...125°C, ρ=0.01...0.03 Ωm.)

Dans le cas du filtrage HF ($F_d > 20\text{kHz}$) à faible ou à très faible ESR, On choisi les capacités électrolytiques liquide pour leur tension 600V.

Pour que V_o soit quasi constante il faut que C_o soit très grande. Soit on fixe C_o et on calcul L ou l'inverse. Dans ce cas on calcul C_o et pour déterminer la valeur de l'inductance L on effectue une série de simulations d'optimisation.

Les résultats de tous ces calculs sont regroupés dans le tableau suivant :

	Cas 1 (3V, 80A)		Cas 2 (48V, 5A)	
	Dévolteur	Survolteur	Dévolteur	Survolteur
$t_{0,k}$ (μs)	29.4		471,5	
$V_{e(1,2),k}$ (V)	3.5	2.5	48,5	47.49
$\alpha_{(D,S),k}$	0.85	0.17	0.989	0.01
$I_{e(1,2),k}$ (A)	93.6	66.4	5,05	4.95
$t_{on,k}$ (μs)	8.545	1.7	9,896	0.1
$t_{off,k}$ (μs)	1.455	8.3	0.104	9.9
L_{min} (μH)	0.033	0.187	0,06	57
C_o (μF)	666.67		2.5	
C_o (μF)	650 (valeur normalisée)			

Tableau 4.1 : valeurs récapitulatives sur la période $T_{d,k}$.

La puissance fournie varie sinusoïdalement de 0 à $(V_{Max} \cdot I_{Max})$ autour d'une valeur moyenne $(V_{Max} \cdot I_{Max} / 2)$. En admettant le dispositif sans pertes, cette puissance moyenne correspond à celle consommée par la charge.

Pour que cette puissance consommée soit continue, le condensateur de stockage C_o doit cycliquement absorber puis restituer l'écart avec la puissance fournie par le redresseur. La capacité de stockage nécessaire au maintien de la tension V_o devra tenir compte de ces variations de charge à 100Hz en vue de son dimensionnement.

4.3- RESULTATS DE SIMULATION

Les résultats des simulations représentés dans les figures suivantes sont obtenus à l'aide d'un programme de simulation développé sous le logiciel MATLAB. Les matrices d'états décrivant les séquences de fonctionnement de la topologie étudiée CDSFPU (cas idéal) sont résolues par l'algorithme de Runj-Kutta.

Les paramètres utilisés dans la simulation sont tirés à partir des exemples pratiques. Les performances du convertisseur sont mesurées en fonction de la tension d'entrée (230V $\pm 20\%$; 50 Hz) pour les deux applications considérées à la sortie

Cas 1 : $V_{o1} = 3V$, $I_{o1} = 80 A$ (bas voltage haut courant) et

Cas 2 : $V_{o2} = 48V$, $I_{o2} = 5 A$

Pour une même puissance de sortie $P_o = 240W$.

Les résultats obtenus confirment bien les résultats de l'analyse théorique présentée avec les lois de commande propre à chaque mode de fonctionnement en particulier le mode dévolteur. Pour les deux tensions de charge testées avec le convertisseur proposé, le facteur de puissance est toujours maintenu proche de l'unité. La tension de sortie du convertisseur peut être variée dans une large plage et le fonctionnement à facteur de puissance unitaire peut être maintenu quel que soit le mode de fonctionnement choisi. Il est à remarquer que le convertisseur fonctionne tant en mode Survolteur (Boost) qu'en mode Dévolteur (Buck) pour toute la gamme de la tension $v_e(t)$.

Les figures (4.1 à 4.10) illustrent les résultats de la simulation pour les deux tensions de charge différentes du convertisseur CDSFPU.

Les figures 4.1 (a, b) et 4.6 (a, b) montrent les formes d'ondes du courant d'entrée, ainsi que les tensions d'entrée et de sortie du convertisseur pour les deux cas 1 et 2 respectivement. On constate que le courant est quasi sinusoïdal. Le facteur de déplacement calculé pour le cas 1 est de 0.9986 et pour le cas 2, il est de 0.999 dans les deux cas FP est unitaire.

Le courant $i_L(t)$ dans l'inductance confinée entre les deux références $i_{ih}(t)$ et $i_{ib}(t)$ est représenté dans les figures 4.2 (a, b, c) dans le cas 1 et 4.7 (a, b, c) dans le cas 2. Ce courant de l'inductance reflète bien la stratégie de commande appliquée.

Les courants dans les interrupteurs QD et QS sont représentés dans les figures 4.3 (a, b), 4.4 (a, b) et figure 4.7 (a, b) 4.8 (a,b) respectivement.

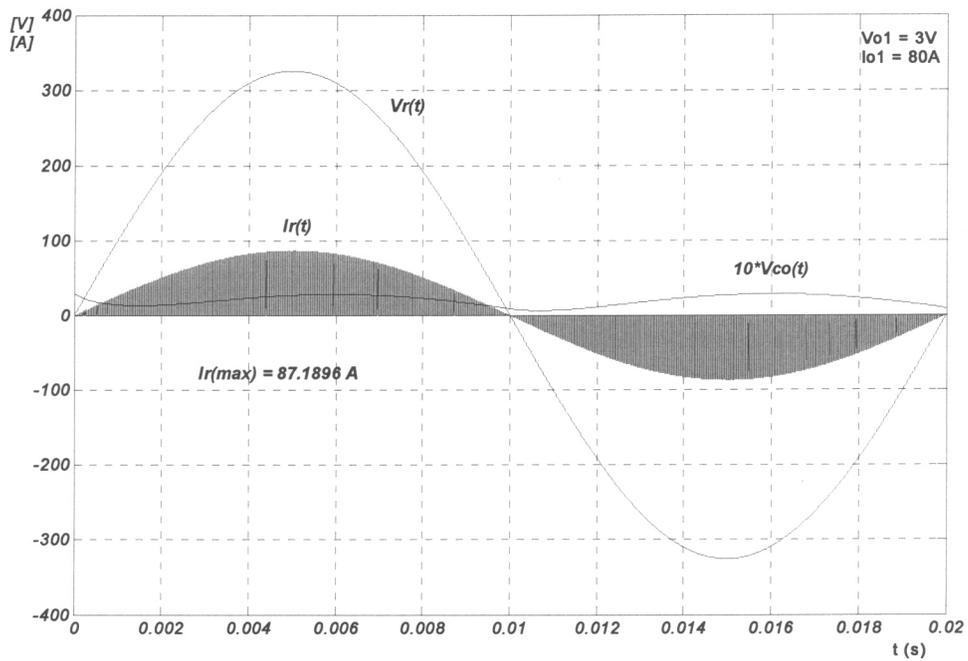
Les spectres d'harmonique du courant d'entrée pour les deux cas examinés sont donnés dans les figures 4.5 (a, b) et 4.10 (a, b).

Dans le premier cas on remarque que les harmoniques d'ordre supérieur à 6 sont atténuées (<0.5%) et les harmoniques d'ordre inférieure à 6 sont dans les normes < 1.6%.

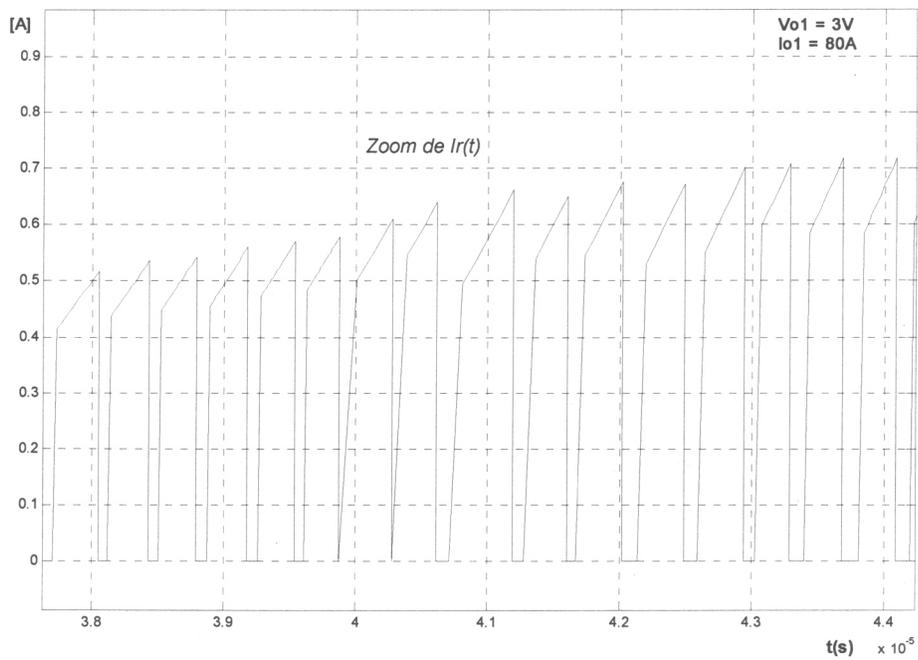
On a dans ce cas un facteur de distorsion $k_c = 0.9997$ et une distorsion totale des harmoniques DTH = 2.32% avec un facteur de puissance quasi unitaire FP= 0.987.

Dans le deuxième cas on remarque que les harmoniques pair sont éliminées et les harmoniques impaire sont très atténuées (<0.8%). Le taux de distorsion harmonique du courant d'entrée (THD) est de 0.13%. Le facteur de puissance est de FP = 0.996.

Cas 1 : $V_{o1} = 3V$, $I_{o1} = 80A$

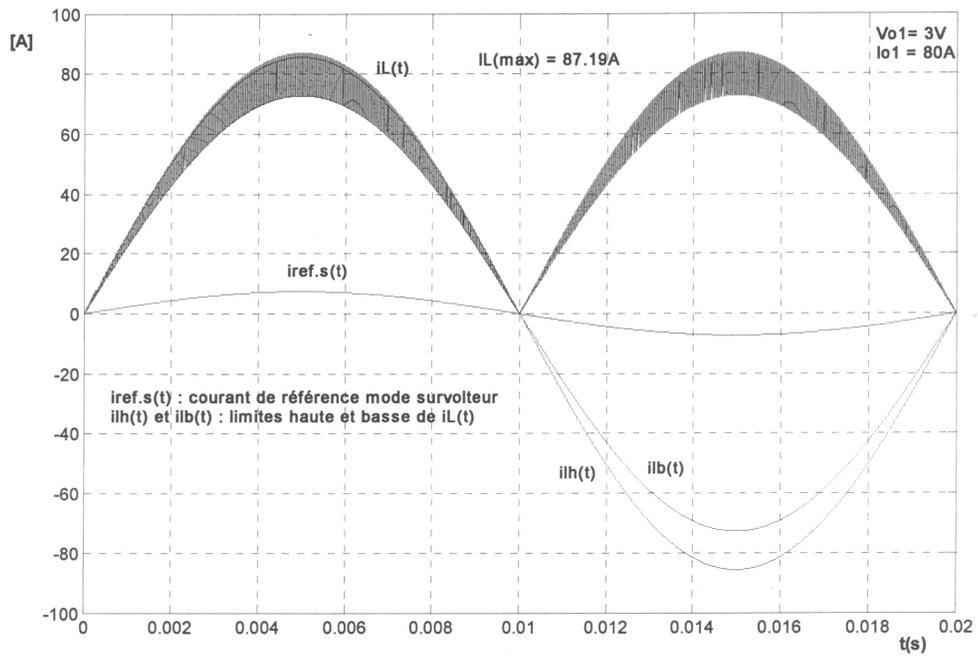


(a) tension $v_r(t)$, courant $i_r(t)$ et tension $v_{co}(t)$

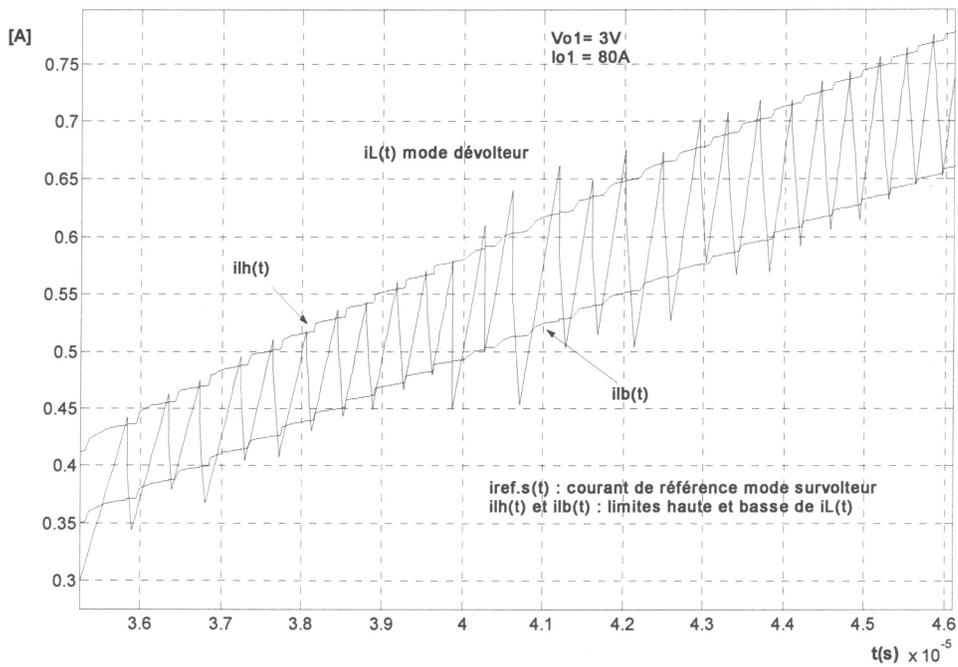


(b) zoom de $i_r(t)$

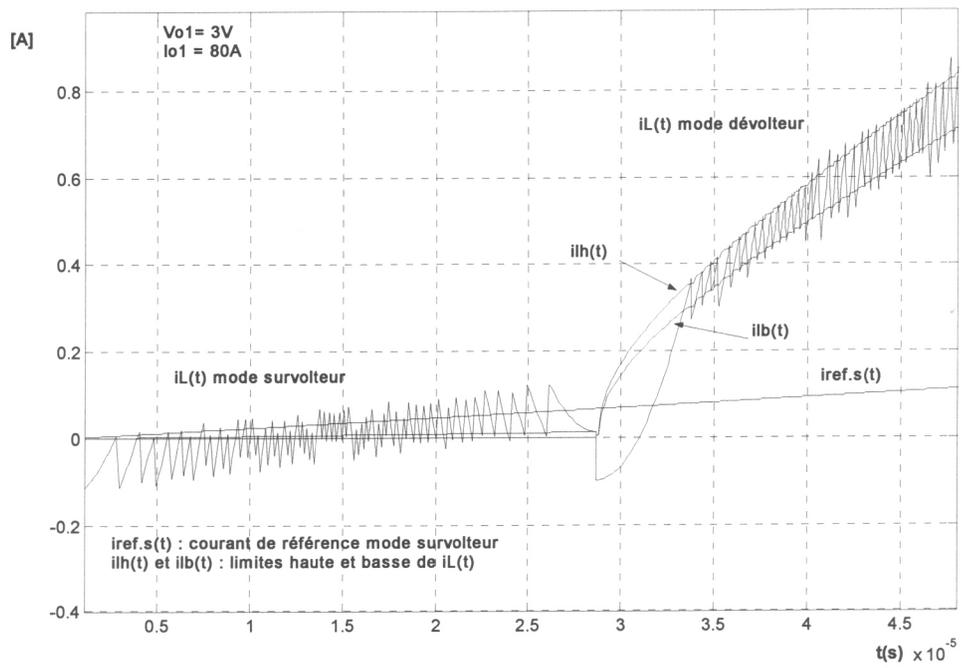
Figure 4.1 : Tension d'entrée, tension de sortie et courant d'entrée $i_r(t)$.



(a) courant $i_L(t)$ et ses référence.

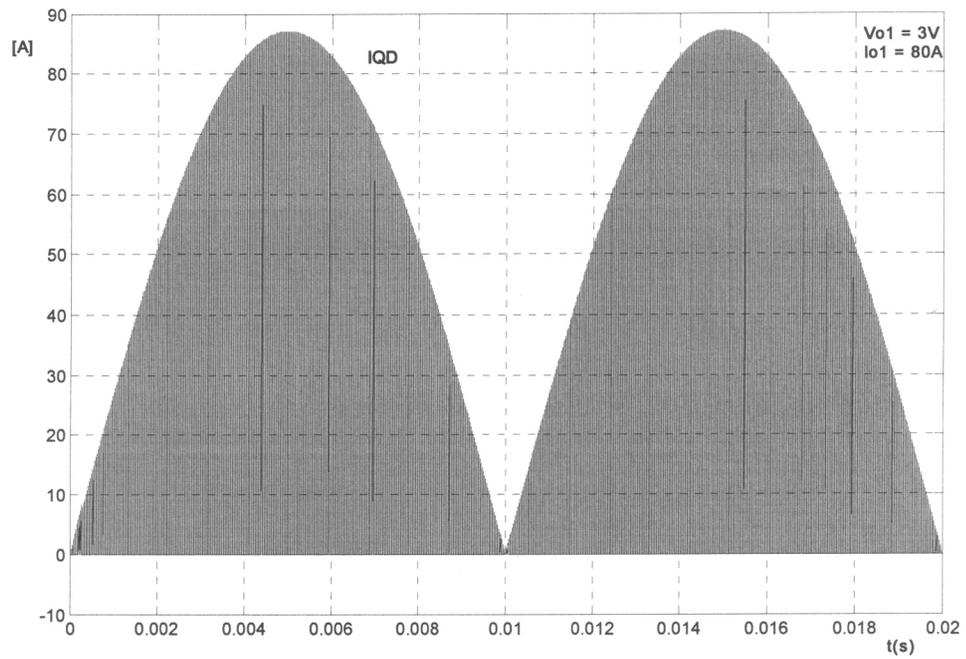


(b) $i_L(t)$ en mode Dévolteur

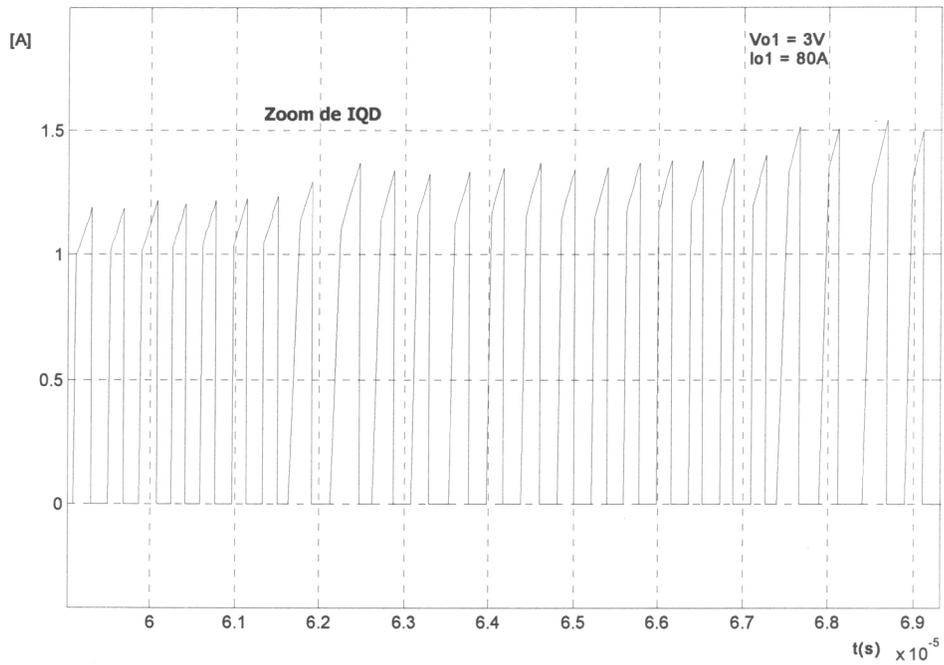


(c) $i_L(t)$ en mode survolteur

Figure 4.2 : courant dans l'inductance et ses références dans les deux modes.

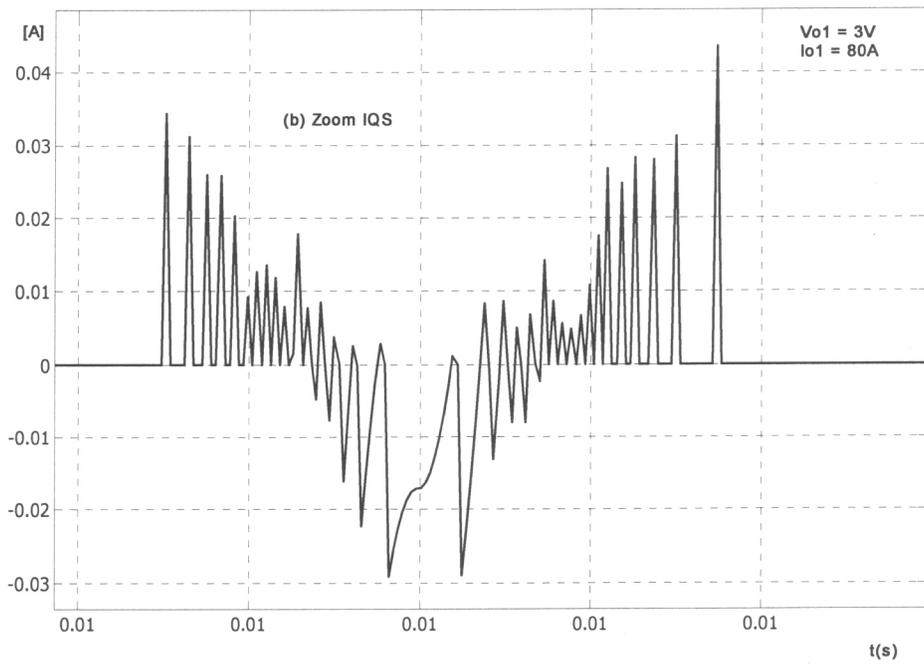
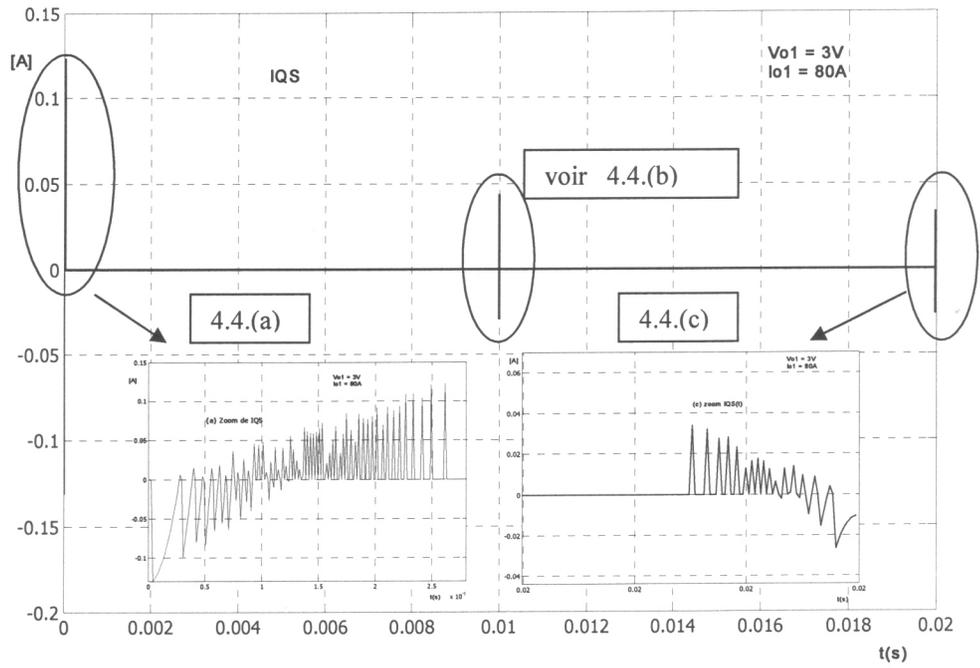


(b) courant dans l'interrupteur Q_D pour dévolteur



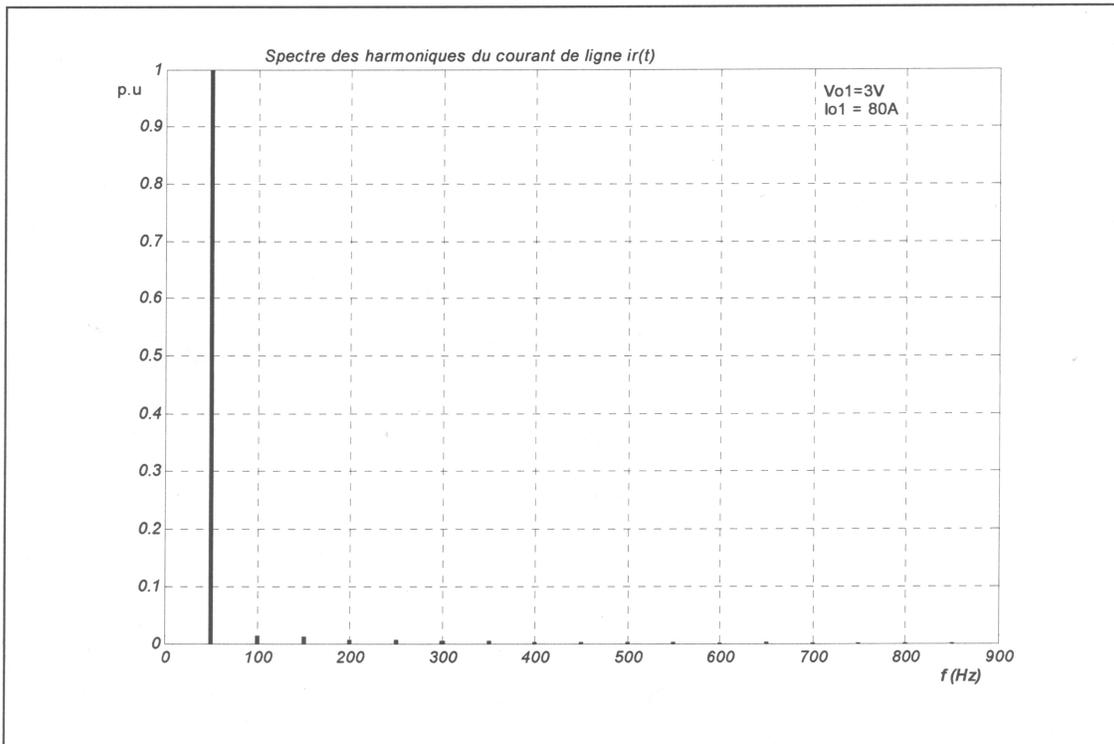
(b) zoom du courant $i_{QD}(t)$

Figure 4.3 : courant dans l'interrupteur Q_D pour dévolteur.

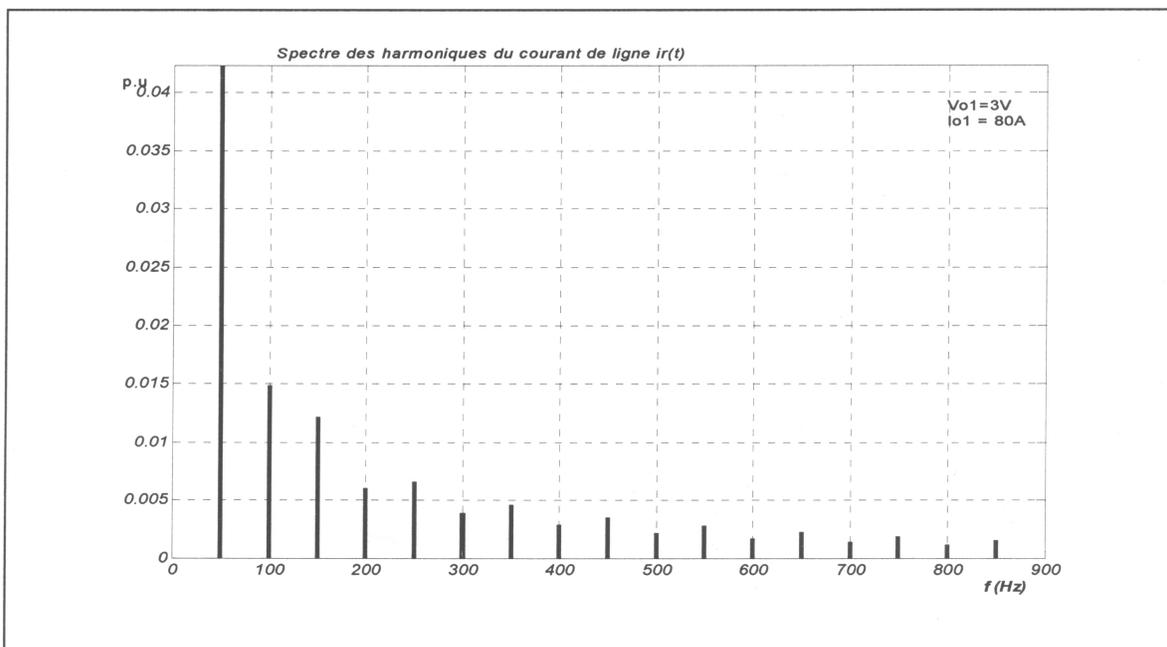


(b) zoom $i_{Q_S}(t)$

Figure 4.4 : Zoom du courant dans l'interrupteur Q_S pour survolteur.



(a)



(b) Zoom des harmoniques de $i_r(t)$

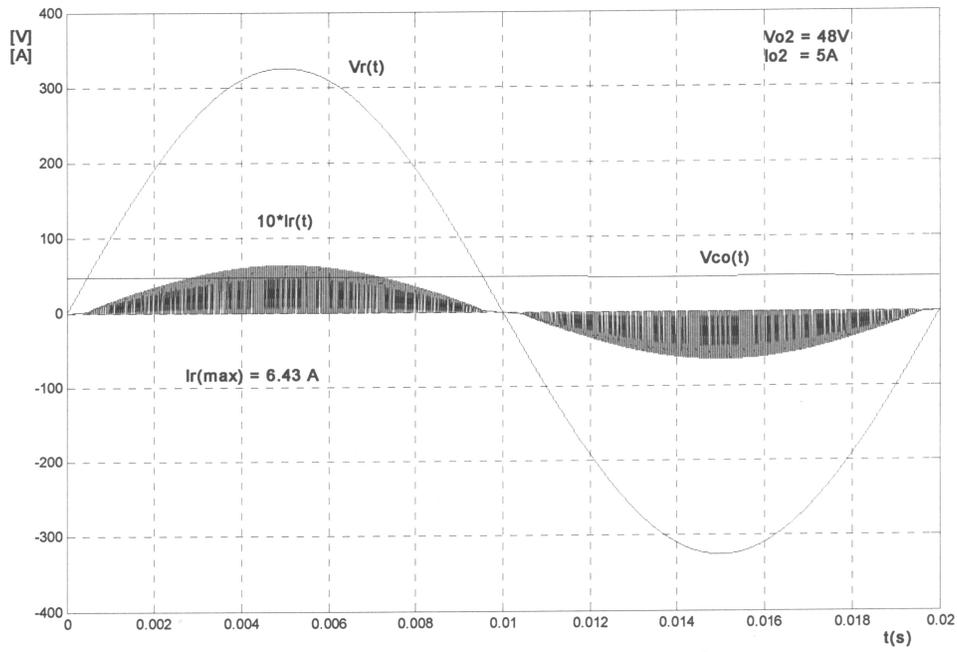
Figure 4.5 : Spectre des harmoniques du courant absorbé du réseau $i_r(t)$

On remarque que les harmoniques d'ordre supérieure sont atténuées et les harmoniques d'ordre inférieure sont dans les normes $< 1.6\%$.

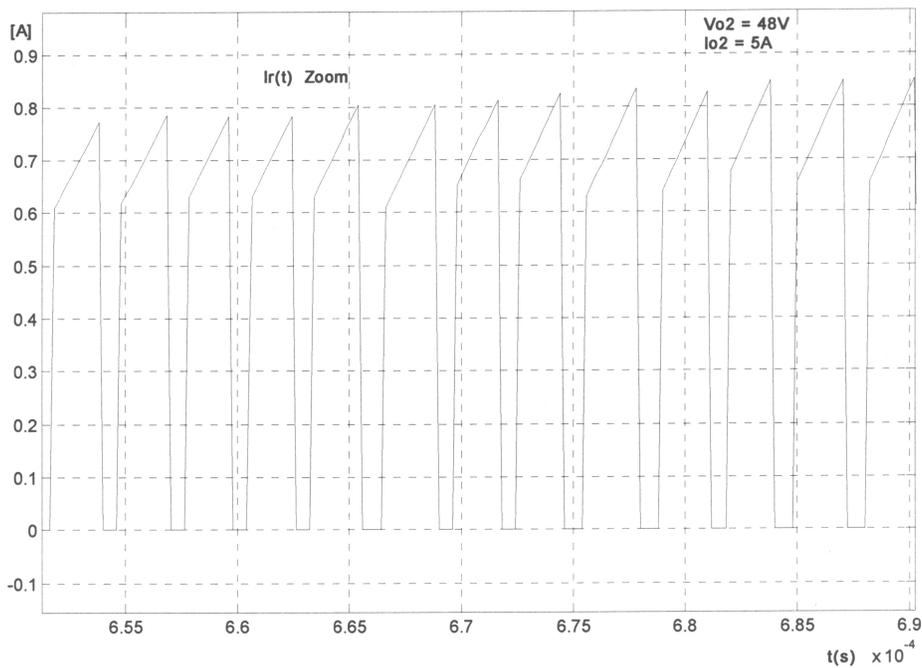
L'existence de ces harmoniques est due au dimensionnement du filtre d'entrée.

Facteur de distorsion $k_d = 0.9997$ et DTH = 2.33% avec un FP = 0.989.

Cas 2 : $V_{o2} = 48V$ et $I_{o2} = 5A$

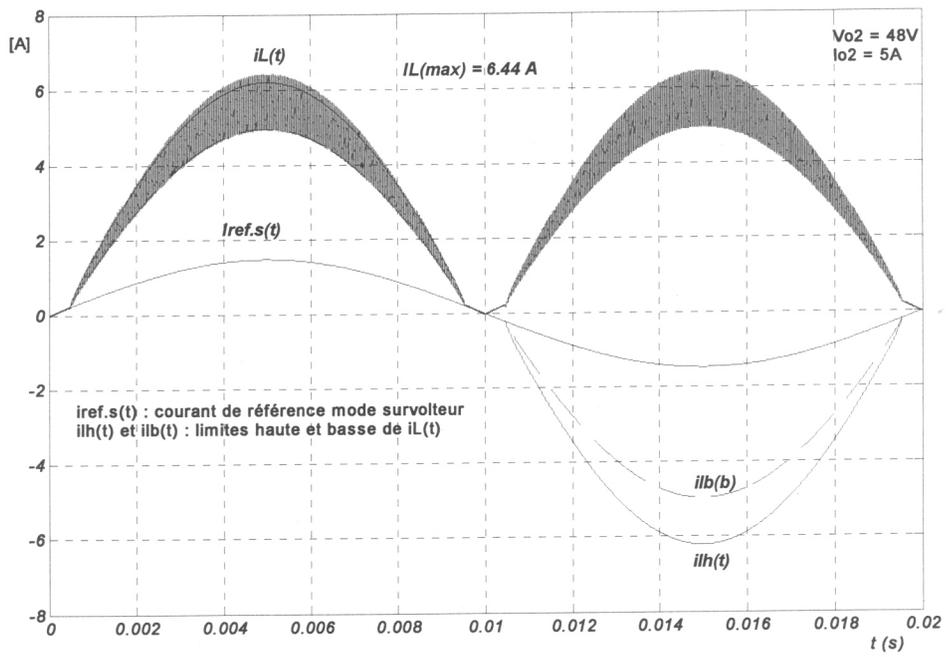


(a) tension $v_r(t)$, courant $i_r(t)$ et tension $v_{co}(t)$

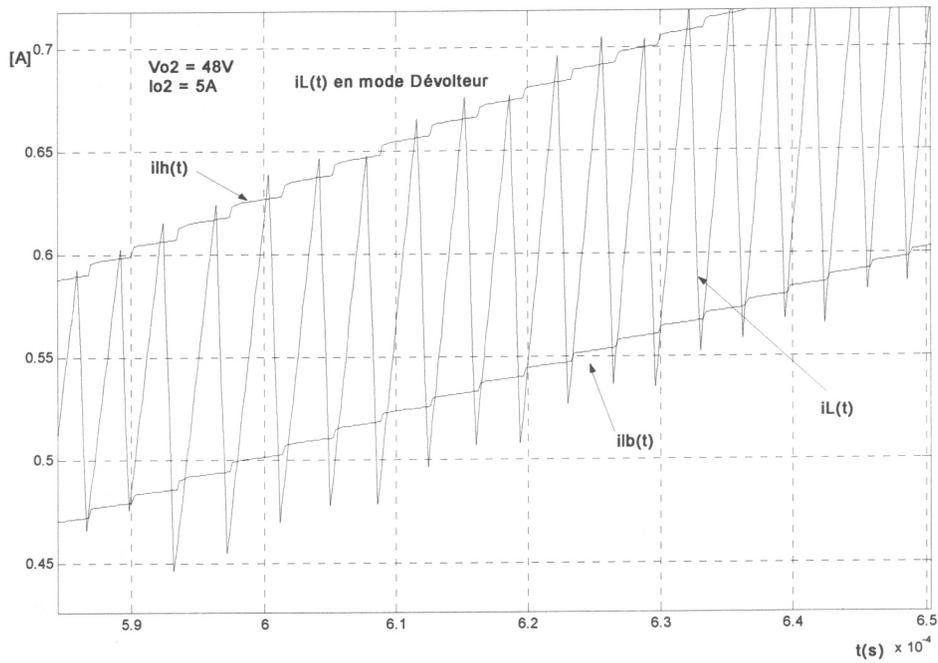


(b) zoom de $i_r(t)$

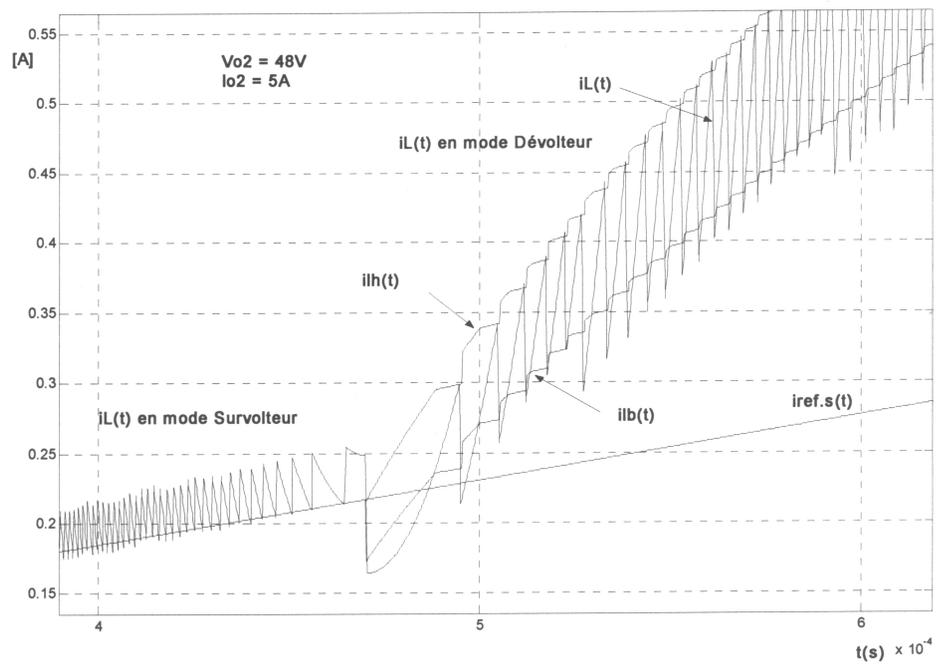
Figure 4.6 : Tension d'entrée, tension de sortie et courant d'entrée $i_r(t)$.



(a) courant $i_L(t)$ et ses référence dans les deux modes.

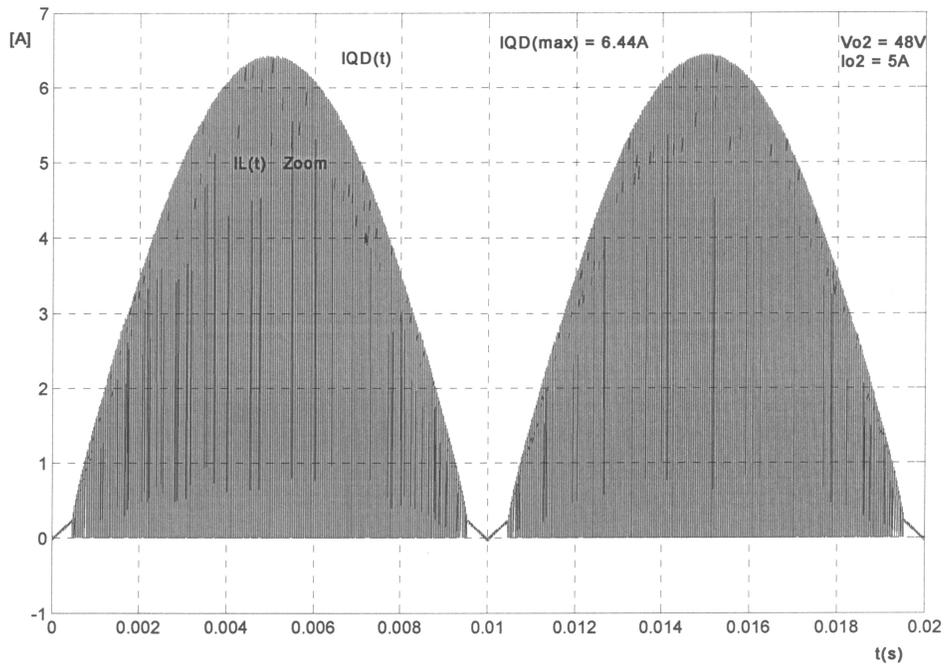


(b) $i_L(t)$ en mode Dévolteur

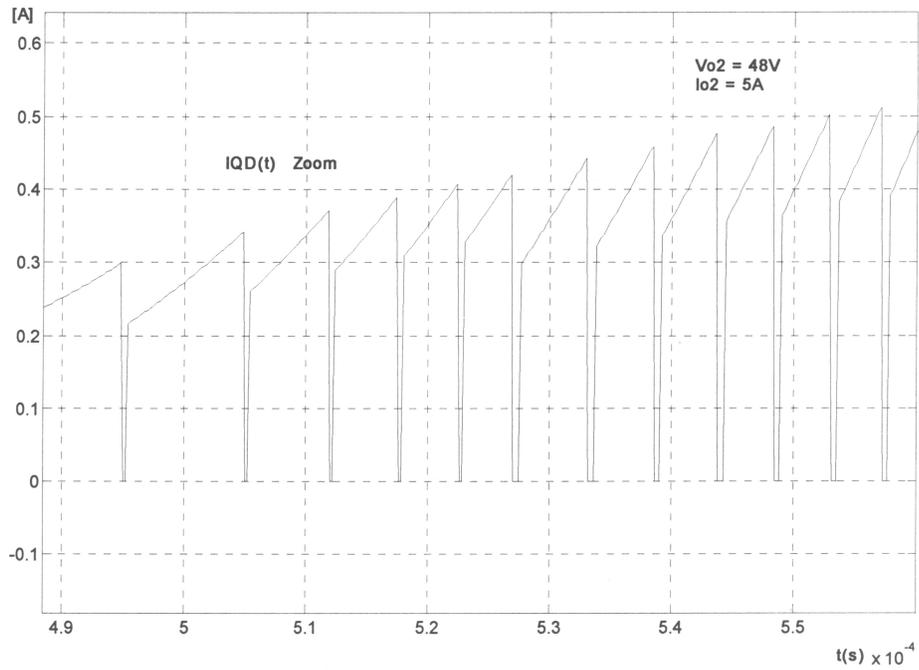


(c) $i_L(t)$ en mode survolteur

Figure 4.7 : courant dans l'inductance et ses références dans les deux modes.

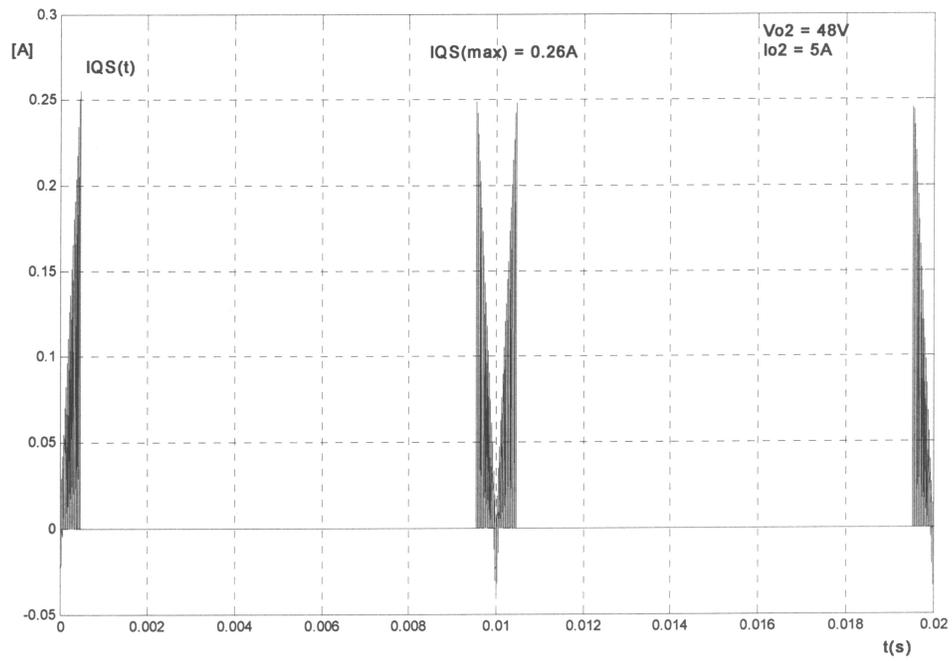


(a) courant dans l'interrupteur pour dévolteur Q_D

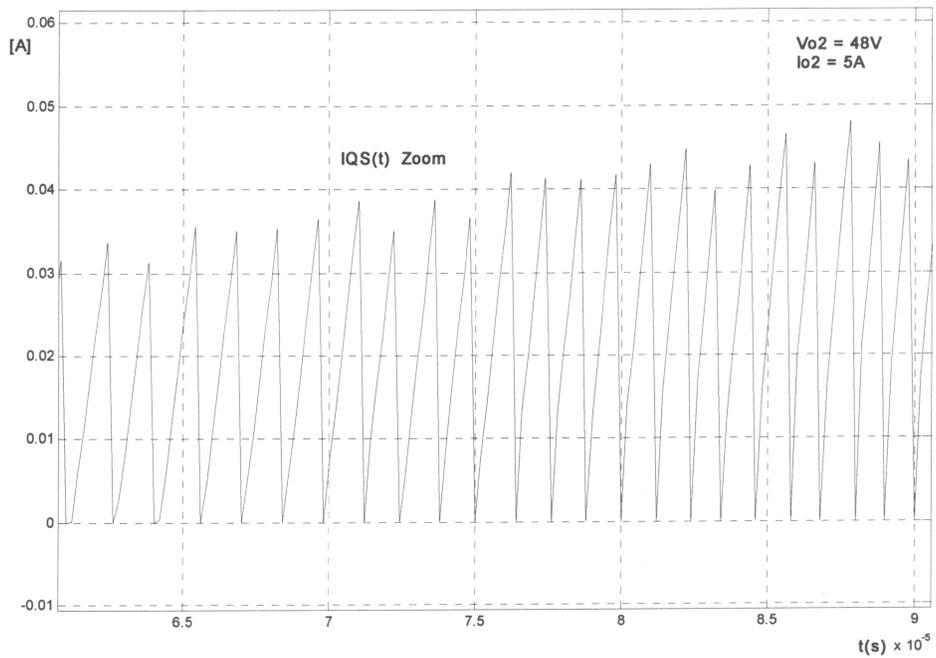


(b) zoom du courant $i_{QD}(t)$

Figure 4.8 : courant dans l'interrupteur Q_D pour dévolteur.

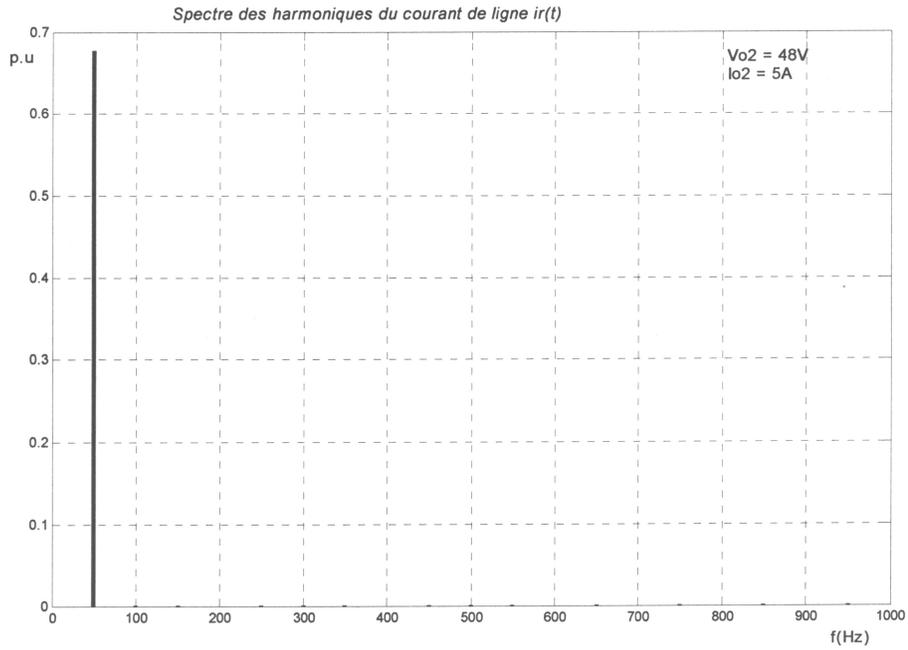


(a) courant dans l'interrupteur Q_5 pour survolteur.

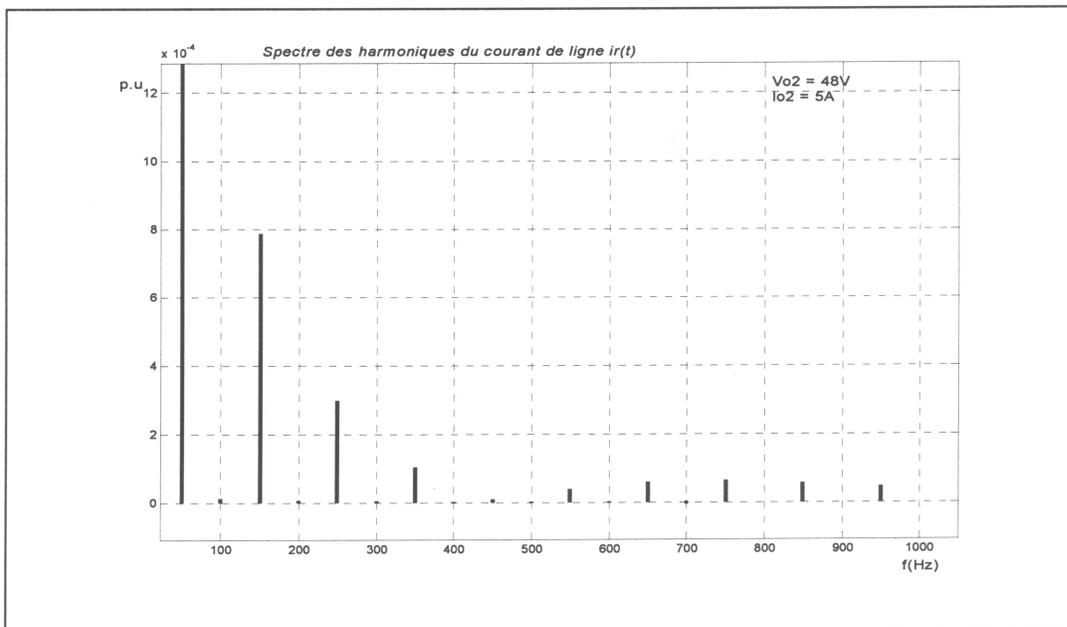


(b) zoom $i_{Q_5}(t)$

Figure 4.9 : courant dans l'interrupteur Q_5 pour survolteur.



(a)



(b) Zoom des harmoniques de $i_r(t)$

Figure 4.10 : spectre des harmoniques du courant absorbé du réseau $i_r(t)$

On remarque que les harmoniques d'ordre pair sont éliminées et les harmoniques impaires sont très atténuées $< 0.08\%$. Toutes les harmoniques sont donc atténuées et sont dans les normes $< 1.6\%$.

L'existence de ces harmoniques est due au dimensionnement du filtre d'entrée.

Facteur de distorsion $k_d = 0.9997$ et DTH = 0.13% avec un FP = 0.996 .

CONCLUSION

CONCLUSION

Le travail de recherche consigné dans cette thèse a été développé selon deux axes: d'une part l'étude analytique du convertisseur au moyen de schémas équivalents et équations différentielles caractéristiques, d'autre part la simulation par développement d'un programme sous Matlab, l'accent étant mis en particulier sur la détermination des lois de commande de chaque interrupteur.

Dans ce travail nous avons élaboré et analyser une nouvelle stratégie de commande appliquée au convertisseur CA/CC dévolteur-survolteur en cascade à facteur de puissance unitaire. L'étude analytique présentée dans ce travail nous a conduit à une topologie récente très simple à réaliser et nous a permit de définir la nouvelle loi de commande du convertisseur ainsi que les contraintes sur les différents composants actifs et passifs.

La nouvelle stratégie de commande appliquée au convertisseur abaisseur-élévateur en cascade permet d'obtenir un courant quasi sinusoïdal en phase avec la tension du réseau par conséquent. Elle permet aussi d'éliminer la majorité des harmoniques de courant dans le réseau d'alimentation. Il en résulte un haut degré de correction du facteur de puissance.

En simulant la technique proposée de correction du facteur de puissance, on a éliminé les harmoniques d'ordre inférieur et supérieur tout en respectant les normes exigées dans ce domaine, et on a obtenu un facteur de puissance d'entrée quasi unitaire (>0.99) pour deux applications de puissance de 240 W.

Dans cette stratégie, les modes de fonctionnement en dévolteur et en survolteur sont utilisés dans chaque demi-cycle afin d'assurer une tension de sortie régulée autour de la valeur désirée. Le fonctionnement à des fréquences élevées de cette topologie, avec sa stratégie de commande, permet de déterminer la valeur optimale de l'inductance du filtre. Par contre la valeur du condensateur de sortie demeure élevée donc aucune amélioration de la vitesse de la boucle de régulation de la tension de sortie n'est enregistrée.

L'étude théorique et les équations de conception présentées dans ce travail ont permis d'adapter le convertisseur en sorte qu'il fonctionne dans une large plage de puissance de sortie particulièrement pour les bas voltages et hauts courants.

La fréquence de fonctionnement de ce convertisseur est limitée à cause des pertes dues à la commutation des interrupteurs.

Le convertisseur proposé est un bon candidat pour la conversion du courant de ligne dans les systèmes de distribution de l'énergie. Aussi sa connexion en triphasé est possible par la connexion de trois phases en couplage triangle.

En guise de conclusion finale, nous voudrions exprimer notre fascination devant la puissance et la précision des outils que nous avons eu la chance d'utiliser. L'essentiel de notre travail a en effet été réalisé par simulation sous Matlab. D'autres logiciels peuvent aussi être utilisés tel que Pspice, POWER 4-5-6, Simpolrer ... etc. Ces logiciels, en version complète, permettent de simuler le convertisseur dans le cas réel.

Bien évidemment notre travail, s'il a résolu certaines questions, en a également fait naître beaucoup d'autres. De nombreuses pistes (recommandations) peuvent donc être envisagées si l'on désire poursuivre dans cet axe de recherche.

Un nombre de facteur est à améliorer sur une alimentation. A l'avenir, elles seront encore plus compactes, plus stables, plus réactives, avec une durée de vie améliorée, avec une gestion numérique au lieu d'analogique, dotées d'un rendement encore plus élevé, plus intelligentes quand on est à faible charge pour limiter les pertes, etc.

La poursuite de ce travail, pour une éventuelle réalisation pratique, permettra de résoudre les problèmes soulevés théoriquement et son exploitation sera très bénéfique.

BIBLIOGRAPHIE

Bibliographie

- [01] J. Chen, D. Maksimovic, and R. W. Erickson; « Analysis and Design of a Low-Stress Buck-Boost Converter in Universal-Input PFC Applications »; *IEEE Trans. on Power Elec.*, Vol. 21, N° 2, March 2006.
- [02] F. Costa ; A. Cunière ; « Extension de la plage de fonctionnement à rendement élevé des alimentations à découpage » ; JEEA 2007; Energie et développement durable, 14-15 mars 2007 ; pp 47-56.
- [03] S.I. Motegi and A. Maeda; « A New Single-Phase High-Power-Factor Converter with Buck and Buck-Boost Hybrid Operation »; *Denki Gakkai Ronbunshi, Vol. 118-D, No. 4, April 1998, pp. 468.473.* 'Electrical Engineering in Japan', Vol. 131, No. 3, 2000.
- [04] G. Spiazzi, P. Tenti, P. Mattavelli ; « HIGH-QUALITY RECTIFIERS WITH HIGH-FREQUENCY INSULATION - AN OVERVIEW » ; University of Padova, Via Gradenigo 6/a, 35131 Padova – ITALY.
- [05] T. Ernö, Michael Frisch; « Active Power Factor Correction – Principle of Operation »; AN40902; Tyco Electronics / Power Systems, Sept. 2004.
- [06] B. Singh, & allies ; « A Review of Single-Phase Improved Power Quality AC-DC Converters » ; IEEE Trans. on Ind. Elec., VOL. 50, NO. 5, Oct. 2003; pp.962-981.
- [07] V. Fernão Pires and José Fernando A. Silva; « Single-Stage Three-Phase Buck–Boost Type AC–DC Converter With High Power Factor »; IEEE Trans. Power Ectronics, VOL. 16, NO. 6, Nov. 2001; pp. 784-793.
- [08] E H Ismail and R Erickson; « Single-Switch 3Ø PWM Low Harmonic rectifiers » ; IEEE Trans. On Power Elec.; Vol. 11; No. 2; Mar. 1996; pp. 338-346.
- [09] M.C. Ghanem ; K. Al-Haddad and G. Roy; « A New Control Strategy to Achieve Sinusoidal Line Current in a Cascade Buck-Boost Converter» ; *IEEE-Trans. on Ind. Appl.*; Vol. 43, No 3, pp 441-449 ; Jun 1996.
- [10] R. Red, and L. Balogh, « Power Factor Correction in Bridge and Voltage-Doubler Rectifier Circuits with Inductors and Capacitors », *IEEE APEC'95 Conf. Rec.*, pp.466-472, 1995.
- [11] Y. Jiang, F.C. Lee, "Single-Stage Single-Phase Parallel Power Factor Correction Scheme," *IEEE PESC '94 Conf. Rec.*, pp. 1 145- 1 15 1, June 1994.
- [12] L. Dixon, Jr., "High Power Factor Pre-regulators for Off-Line Power Supplies", Unitrode Power Supply Design Seminar SEM-800, 1991.
- [13] K. Smedley (PI) and C. Qiao (GSR); « Develop a single phase Power Factor Correction Control chip » ; *Final Report 1997-1998* for MICRO Project 97-161, Linfinity Inc.
- [14] Chi K. Tse and Martin H. L. Chow, « Theoretical Study of Switching Power Converters with Power Factor Correction and Output Regulation»;IEEE Trans. On Circuits and Syst.-I, Fundamental Theory and Appl., Vol. 47, No. 7, pp. 1047-1055, July 2000.
- [15] A. Pandey, B. Singh and D P Kothari, « Comparative Evaluation of Single-phase Unity Power Factor ac-dc Boost Converter Topologies », *IE (I) Journal-EL*, Vol. 85, Sept. 2004, pp. 102-109.
- [16] D. Maksimović; "Design of the Clamped-Current High-Power-Factor Boost rectifier"; IEEE Transactions on Industry applications, Vol. 31, NO. 5, Sept/Oct. 1995.

-
- [17] W. Shepherd, P. Zand, "Energy Flow and Power Factor in Nonsinusoidal Circuits", Cambridge University press 1979.
- [18] F. FOREST; « Electronique de Puissance Basse Tension, Haut Rendement pour les Applications Portables »; *Journées Electrotechniques du Club EEA 21-22 mars 2002 – Cachan* ; ISBN 2-909968-10-3.
- [19] J. P. Noon, "Designing High Power Factor Off-Line Power Supplies", Unitrode Power Supply Design Seminar SEM-800, 1993.
- [20] R. Zane and D. Maksimovi; « A Mixed-Signal ASIC Power-Factor-Correction (PFC) Controller for High Frequency Switching Rectifiers »; National Science Foundation No. ECS-9703449; 1998.
- [21] E. F. Magnus & allies; "Tool for Conducted EM1 and Filter Design"; *IEEE 2003*, pp 2326-2331.
- [22] R. Morrison and Michael G. Egan; « A New Modulation Strategy for a Buck-Boost Input AC/DC Converter » ; *IEEE-Trans. on Ind. Appl.*, Vol. 16, N° 1, Jan. 2001.
- [23] S. Kerai, G. Meki, A. Fodil et K. Ghaffour ; « Calcul du Convertisseur AC-DC avec Correction de Facteur de Puissance » ; Université Abou Bakr Belkaïd, Telemcen; 2003.
- [24] Martin H. L. Chow, Yim-Shu Lee, and Chi K. Tse, « Single-Stage Single-Switch Isolated PFC Regulator with Unity Power Factor, Fast Transient Response, and Low-Voltage Stress » ; *IEEE-Trans. on Ind. Appl.*; Vol. 15, No. 1, Jan. 2000.
- [25] Kwang-Hwa Liu, Yung-Lin Lin, "Current Waveform Distortion in Power Factor Correction Circuits Employing Discontinuous-Mode Boost Converter", *IEEE-APEC*, pp. 825-829, 1989.
- [26] J. Chen, D. Maksimovic, and R. W. Erickson; « A New Low-Stress Buck-Boost Converter for Universal-Input PFC Applications »; Philips Research, Briarcliff Manor, NY, *COPEC Publications* 2000.
- [27] M. H. Kheraluwala, A. R. Schnore, and R. L. Steigerwald, "Performance Characterization of a High Power Factor Power Supply With a Single Power Stage", *IEEE-IAS*, 1992, pp.659-665.
- [28] M. Benmeddour, M. Boumehraz et M.C. Ghanem, « Facteur de Puissance Unitaire par Commande à Hystérésis Variable dans la Cascade Dévolteur Survolteur », *Courrier du Savoir N°08, Juin 2007*, pp.133-142.
- [29] C. Zhou and M. M. Jovanovic, "Design Trade-offs in Continuous Current-Mode Controlled Boost Power-Factor Correction Circuits", *HFPC- May 1992 Proceedings*, pp.209-219.
- [30] J. Chen, R. W. Erickson, and D. Maksimovic; « Averaged Switch Modeling of Boundary Conduction Mode Dc-to-Dc Converters »; *IEEE IECON'01 Conf. of the IEEE Ind. Elec. Society*, pp. 844-849, 2001.
- [31] D. Maksimović, Y. Jang and R. W. Erickson; « Nonlinear-Carrier Control High-Power-Factor Boost rectifiers »; *IEEE Trans. on Power Elec.*, Vol. 11, NO. 4, pp. 578-584, *Jul. 1996*.
- [32] B. Shusterman et Gedaly Levin; « Analysis of EMC characteristics of DC-DC regulators with different power conversion methods »; *IEEE 1998*.
- [33] A.F. Witulski and R.W. Erickson; «Steady-State Analysis of the Series Resonant Converter»; *IEEE Trans. on Aerospace and Elec. syst.*; Vol. AES-21, N° 6, *Nov. 1985*.
-

-
- [34] R. W. Erickson et alliés; "A Nonlinear Resonant Switch"; *IEEE 1989*, pp 43-50.
- [35] R. Liu and C.Q. Lee ; « Power factor Consideration in Resonant Converters », *IEEE? IECON V2? PP 889-894, 1992*.
- [36] D Maksimovic; « Design of the Zero-Voltage-Switching Quasi-Square-Wave Resonant Switch » ; *IEEE PESC'93, 1993*.
- [37] F. S. Dos Reis, J. Sebaatian and J. Uceda, "Characterization of Conducted Noise Generation for Sepic, Cuk and Boost Converters Working as Power Factor Preregulators", *IEEE, 1993*, pp.965-970.
- [38] M. Benmeddour, A Moussi et M.C. Ghanem « *Étude d'un Convertisseur à Résonance Série Parallèle CA/CC à Facteur de Puissance Unitaire CRSPFPU* », *SNGE 95, Dec. 5-6, Biskra*.
- [39] J. Goren, and B. Curchic, "Single Stage Series Resonant Power Factor Correctors", *IEEE MELEC'96 Conf. Rec.*, pp. 242-247, *October 1996*.
- [40] A. Lazaro, JA. Cobos, A. Barrado and E. Olias, « Design of A Zero-Current-Switched Quasi-Resonant SEPIC Used as Power Factor Pre-Regulator with Voltage Follower Control », *IEEE INTELEC'96 Conf. Rec.*, pp. 271 -278, *1996*.
- [41] F. Lin Luo and Hong Ye; « *Advanced DC-DC CONVERTERS* »; CRC Press LLC; *2003*.
- [42] Y.M. Jiang, F.C. Lee, "A new control scheme for Buch+Boost power factor correction circuit," *Proceedings of the Virginia Power Electronics Seminar, 1993*, pp. 189-193.
- [43] M. Ortúzar, J. Dixon and J. Moreno, « Design, Construction and Performance of a Buck-Boost Converter for an Ultracapacitor-Based Auxiliary Energy System for Electric Vehicles », *IEEE 2003*, pp. 2889-2894.
- [44] Y.Jiang, F.C.Lee, "A New Control Scheme for Buck-Boost Power Factor Correction Circuit", *Virginia Power Electronics Center (VPEC Seminar), 1993*.
- [45] C. Chabert, A. Rufer, « *Optimisation Des Convertisseurs De Puissance Embarqués: Adaptation Des Cellules A Lien Alternatif MF Et Commutation Douce* », *EPF 2000 : 8^{ème} Colloque Electronique de Puissance du Futur, Lille, France, 29 Nov.-1 Déc. 2000*.
- [46] F. Lin, D. Y. Chen, "Reduction of Power Supply EMI Emission by Switching Frequency Modulation", *IEEE-PESC, 1993*, pp. 127-133.
- [47] Henri FOCH & alliés; « *Éléments constitutifs et synthèse des convertisseurs statiques* »; *Techniques de l'Ingénieur 2000, traité Génie électrique -D 3 152*.
- [48] B. Arbetter and D. Maksimović; « DC-DC Converter with Fast Transient Response and High Efficiency for Low-Voltage Microprocessor Loads »; *University of Colorado, Optical and Digital Electronics (CAMPmode)*.
- [49] A. Soto et allies, « Optimum Control Design of PWM-Buck Topologies to Minimize Output impedance », *IEEE 2002*.
- [50] Yiqing Zhao; « Single Phase Power Factor Correction Circuit with wide output voltage range »; *These, Faculty of the Virginia Polytechnic Institute; 1998*.

ملخص:

نقدّم في هذه الأطروحة تحليلاً نظرياً مفصلاً مع نتائج محاكاة طريقة جديدة للحصول على تيار تغذية غير مشوه (مماثل لتيار جيبي) ما يضمن الحصول على معامل استطاعة وحدوي (FP=1) باستخدام ترتيب كهربائي تسلسلي لرافع وخافض للتوتر (dévolteur+survolteur) في تطبيقات بتوتر منخفض و تيار مرتفع.

استعمال الترتيب المقترح يمكننا من الحصول على تيار جيبي و مطابق طورياً مع توتر الشبكة بواسطة إستراتيجية تحكم بسيطة و بديلة للتدفيد ميدانياً تسمى "التحكم بتخلفية متغيرة".

مقارنة توتر الشبكة المقوم مع التوتر الحاصل عند مخرج الترتيب يسمح بتصنيف كيفية تشغيل الترتيب إما رافع أو خافض للجهد. وفي كل صنف تشغيل للترتيب يتم تحديد مراجع إشارات التحكم بكل دقة. توليد إشارة التحكم للقداح المناسب، في كل حالة، يحدد بالمقارنة اللحظية للتيار المقاس مع التيارات المرجعية. استعمال هذه التقنية يمكننا من تقادي تواجد التيارات المشوهة (harmoniques) ذات ذبذبات منخفضة و بالتالي يتم تحسين عامل الاستطاعة إلى قيمة تفوق 99%. خلال هذا العرض نقدم تحليلاً نظرياً كاملاً للترتيب مع نتائج محاكاة لتطبيق باستطاعة (240 W) في مجال واسع من التوتر. و تثبت النتائج المحصلة مدى فعالية إستراتيجية التحكم الجديدة.

Résumé :

Dans cette thèse nous présentons une analyse théorique détaillée et la simulation d'une nouvelle méthode pour obtenir un courant de ligne non déformé par conséquent un facteur de puissance unitaire **FPU** à l'aide d'une structure dévolteur-survolteur en cascade à bas voltage et à haut courant. En utilisant la configuration proposée, un courant non déformé et en phase avec la tension du réseau est accompli à l'aide d'une nouvelle stratégie de commande '**commande à hystérésis variable**' simple à implémenter. La comparaison entre la tension redressée du réseau et la tension de sortie du convertisseur permet de sélectionner le mode de fonctionnement du convertisseur en dévolteur ou en survolteur. Dans chaque mode de fonctionnement, les références de commande sont bien déterminées. La génération du signal de commande de l'interrupteur propre au mode de fonctionnement est défini par la comparaison instantanée du courant mesuré et de ses références. A l'aide de cette technique, les harmoniques du courant aux basses fréquences sont éliminées et le facteur de puissance est amélioré à plus de 0.99. L'analyse complète ainsi que les résultats de simulation pour une application de 240 W sont présentés pour une large gamme de tension. Ces résultats prouvent l'efficacité de la nouvelle stratégie de commande.

Abstract

In this thesis we presents a detailed theoretical analysis and simulation results of a new method to get a non deformed input current therefore a unity power factor UPF with a cascaded buck-boost converter of low voltage and high current. Using the proposed configuration, a not deformed current and in phase with the manes voltage is accomplished, while using a new and simple to implement control strategy "variable hysteric command". Comparison between the rectified input voltage and output voltage is used to select the instantaneous operating mode of the converter. Off-line references are calculated then compared to measured currents to generate the gating signals of the appropriate switches. Low order harmonics in the input current are eliminated and the input power factor is improved to be over 0.99. Full theoretical analysis, simulation results for a 240 W application are presented for a wide range voltage. These results demonstrate the superiority of the new control strategy.