

الجمهورية الجزائرية الديمقراطية الشعبية
République Algérienne Démocratique et Populaire
وزارة التعليم العالي و البحث العلمي
Ministère de l'Enseignement supérieur et de la Recherche Scientifique



Université Mohamed Khider-Biskra
Faculté des Sciences et des Sciences de l'ingénieur
Département de Génie Electrique
Filière: Électronique
Option : signaux et Communication.

Réf:.....

Mémoire de Fin d'Études
En vue de l'obtention du Diplôme
Master en Électronique
Option : signaux et Communication.

Thème

Modélisation de Circuits Analogiques Application Au Circuit Convoyeur De Courant

Présenté par :
CHERGUI Abdelhakim

Soutenu le : 01 Juin 2015

Devant le jury composé de :

HMAIZIA.Z

M.C.A

Président

DHIABI Fathi

M.A.B

Encadreur

DJAALAL.N

M.A.A

Examinatrice

Année universitaire : 2014/ 2015

الجمهورية الجزائرية الديمقراطية الشعبية
République Algérienne Démocratique et Populaire
وزارة التعليم العالي و البحث العلمي
Ministère de l'Enseignement supérieur et de la Recherche Scientifique



Université Mohamed Khider-Biskra
Faculté des Sciences et des Sciences de l'ingénieur
Département de Génie Electrique
Filière: Électronique
Option : signaux et Communication.

Mémoire de Fin d'Études
Pour l'obtention du Diplôme
Master en Électronique
Option : signaux et Communication.

Thème :

Modélisation de Circuits Analogiques : Application Au Circuit Convoyeur De Courant

Présenté par :
CHERGUI Abdel Hakim

Avis favorable de l'encadreur :
Mr DHIABI Fathi.

Avis favorable du président du jury
HMAIZIA.Z

Cachet et signature

بِسْمِ اللَّهِ الرَّحْمَنِ الرَّحِيمِ

Dédicaces

Je dédie ce modeste travail à :

Ma mère,

Mon père,

Mes sœurs,

Mes frères

Ma petite famille

Tous mes amis.

CHERGUI Abdel Hakim

Remerciements

Je souhaite remercier ici tous ceux qui m'ont permis de mener à son terme ce projet.
Plus particulièrement à :

Mon encadreur : Mr.DHIABI Fathi,

Pour l'encadrement scientifique rigoureux et les conseils prodigués dans le cadre de ce travail. Qu'il trouve ici l'expression de mon immense gratitude.

A tous les membres de jury HEMAIZIA Zohra, DJAALAL Nedjwa pour avoir accepté de jurer ce travail.

Mes sincères remerciements vont également :

A Monsieur : GHADBAN Hatem Chef de département Génie Electrique,

A Monsieur : OUAFI Abdelkrim Adjoint chef de département chargé de la pédagogie

A Messieurs BAARIR.Z-E et KHELIFA A, Docteurs à l'Université Mohamed Khider à Biskra, et à toute l'équipe enseignante pour la qualité de l'enseignement qui nous a été dispensé.

A Monsieur BEKHOUCHE Khaled, Docteur à l'Université Mohamed Khider , pour les éclaircissements apportés dans le cadre de ce travail et pour son aide technique.

A Monsieur, REZIG Adel, Enseignant à l'université de BISKRA.

A Monsieur, BENYAHIA Abdelraouf, Docteur à l'université de PARIS.

A Monsieur, BENYAHIA Brahim, Enseignant à l'université de BATNA.

A Monsieur DARNOUNI Slimen pour son aide et les sages conseils prodigués dans le cadre et en dehors de ce travail.

A Mme MESSAIE, enseignante au département d'électronique à l'université de SETIF, pour sa simplicité et pour la précieuse documentation mise à notre disposition.

À mes camarades de promotion pour le soutien et les échanges constants au cours de l'année.

A tous ceux qui de près ou de loin ont contribué à la réalisation de cette modeste oeuvre et que je n'ai pas pu nommer, qu'ils me pardonnent cette omission et qu'ils trouvent ici l'expression de mon infinie reconnaissance.

Modélisation de Circuits Analogiques : Application Au Circuit Convoyeur De Courant

Résumé :

La conception des circuits intégrés nécessite une simulation pour gagner du temps et réduire les coûts de développement, mais la complexité des circuits rend les simulations difficiles ou souvent impossibles. Pour trouver des solutions à ce genre de problèmes et faciliter les simulations, nous avons proposé des modèles équivalents pour simplifier les circuits compliqués par la méthode de modélisation.

L'objectif de ce travail consiste en premier lieu, à concevoir un circuit convoyeur de courant avec ses générations implémenté en technologie CMOS à base de miroir de courant, en second lieu, à appliquer le modèle de circuit convoyeur de courant seconde génération positif à l'amplificateur de courant et au filtrage mode courant, dans un premier temps avec PSPICE-ORCAD et ensuite par VHDL-AMS

Une comparaison entre les résultats de simulation pour les deux applications soit par SPICE-ORCAD ou VHDL-AMS a montré que les résultats sont les mêmes quelque soit l'outil de simulation, mais il faut cependant reconnaître au VHDL-AMS son originalité.

Mots clés : Modélisation, Modélisation comportemental, simulation, CMOS, Miroir de courant, Convoyeur de courant, SPICE- ORCAD, VHDL-AMS,

نمذجة لدارة تماثلية: تطبيق على دارة محول التيار

ملخص:

إن تصميم الدارات المندمجة يلزمه عملية محاكاة و ذلك لتجنب التكلفة العالية للإنتاج و ربح الوقت في التصنيع , إلا إن تعقيد الدارات الكهربائية يعيق عمليات المحاكاة و قد تصبح مستحيلة, و لأجاد حل لهذه الأنواع من المشاكل ولتسهيل عمليات المحاكاة قمنا بتبسيط الدارة المعقدة وذلك بوضع نماذج هيئة مكافئة لها .

الهدف من هذا العمل هو: أولاً تصميم دارة محول التيار بمختلف أجيالها باستعمال مرآة التيار بتقنية (CMOS), ثانياً قمنا بتصميم نموذج هيئة لدارة محول التيار الموجب من الجيل الثاني و الذي يسهل علينا عمليات المحاكاة وكذلك قمنا بتوظيف هذا النموذج في بعض التطبيقات مثل: (مضخم التيار و دارة تصفية التيار) مستعملين في البداية برنامج المحاكاة (PSPICE-ORCAD) ثم برنامج (VHDL-AMS). وفي الأخير بعد مقارنة بين نتائج برنامجي المحاكاة تبين لنا تقارب كبير مهما كانت عملية المحاكاة, إلا أن (VHDL-AMS) له مميزات خاصة.

كلمات مفتاحية: النمذجة , نمذجة الهيئة, المحاكاة, مرآة التيار, دارة محول التيار

CMOS, PSPICE-ORCAD, VHDL-AMS

Table des matières

Résumé.....	i
Table des matières.....	ii
Liste des figures.....	iv
Liste des tableaux	vi
Introduction Générale	1
CHAPITRE I : Modélisation et simulation des circuits analogiques	
Introduction	3
I-1 La Modélisation	3
I-1.1 L'objectif de la modélisation	4
I-1.2 Méthodologie de modélisation des circuits analogique.....	4
I-1.3 Exemples analogiques et digitaux	4
I-1.4 Modèles et primitives	5
I-1.4.1 Modèle	5
I-1.4.2 Primitives	5
I-1.5 Techniques de modélisation	6
I-1.5.1 Modélisation structurelle	6
I-1.5.2 Macromodélisation	6
I-1.5.3 Modélisation comportementale	7
I-2 La simulation électrique	7
I-2.1 Simulation logique	8
I-2.2 Simulation analogique	8
I-2.2.1 L'analyse temporelle (transient analysis)	8
I-2.2.2 L'analyse DC (direct current)	9
I-2.2.3 L'analyse AC (alternative current)	10
I-2.3 Simulation mixte logique-analogique	10
I-3 Langage de simulation	12
I-3.1 Langage de programmation orientée objet	12
I-3.2 Langage de modélisation numérique	12
I-3.3 Langage mathématique formel explicite	12
I-3.4 Langage de modélisation implicite dédiée à l'électronique	12
I-3.5 Langage de modélisation analogique multi-domaines	13
I-3.6 Langage de modélisation mixte multi-domaines	13
I-3.7 ORCAD PSPICE	14
I-3.7.1 Histoire et généralité	14
I-3.7.2 Avantage de PSPICE	14
I-3.7.3 Limitation de PSPICE	14
I-3.7.4 Le logiciel de simulation	15
I-3.7.5 L'interface graphique	16
I-3.7.6 La création de circuit en mode texte (NetListe)	18
I-3.8 VHDL-AMS	19
I-3.8.1 Histoire de VHDL-AMS	19
I-3.8.2 Avantage de VHDL-AMS	19
I-3.8.3 Limite de VHDL-AMS	20

I-3.8.4 Le logiciel de simulation (Simplorer)	21
I-3.8.5 L'interface graphique	22
I-3.8.6 La création de modèles en mode texte	23
Conclusion.....	25
CHAPITRE II : Les Circuits Convoyeurs de Courant à base de technologie MOS	
Introduction	26
II-1 Le transistor à technologie CMOS	26
II.1.1 le transistor MOS	26
II.1.2 la structure du transistor MOS	27
II.1.3 les éléments parasites du transistor MOS	28
II.1.4 les caractéristiques du transistor MOS	28
II.1.4.1. les régions d'opération du transistor MOS	28
II.1.4.2. la tension d'Early	29
II.1.4.3. Transconductance	30
II.1.5.Modèle aux petits signaux	30
II.1.6.transistor connecté en diode	31
II-2 Les miroir de courant a base de transistor MOS	32
II.2.1 miroir de courant simple	32
II.2.2 Le montage Wilson	34
II.2.3 Le montage cascode	35
II.2.4 Wide swing miroir de courant	36
II-3 Les Circuits Convoyeurs de Courant a base de transistor MOS	37
II-3-1 Convoyeurs de courant de la première génération CCI.....	38
II-3-1-1 Structure des circuits CCI+ classe A	39
II-3-1-2 Structure des circuits CCI+ classe AB	40
II-3-2 Convoyeurs de courant de la deuxième génération CCII	41
II-3-2-1 Structure des circuits CCII+ classe A	42
II-3-2-2 Structure des circuits CCII+ classe AB	43
II-3-2-3 Structure des circuits CCII-	44
II-3-3 Les convoyeurs de courant de la troisième génération CCIII	45
II-3-4 Avantages des circuits convoyeurs de courant par rapport aux amplificateurs..	46
Opérationnel	
Conclusion	46
CHAPITRE III : Simulations et Applications des Convoyeurs de Courant	
Introduction	47
III-1.Simulation des cellules élémentaires	47
III-1.1.Simulation de transistor MOS	47
III-1.1.1.Caractéristiques de sortie	48
III-1.1.2.Caractéristiques de transfert	48
III-1.2.Simulation de miroir de courant	49
III-1.2.1.Miroir de courant simple avec transistor PMOS	49
III-1.2.2.Miroir de courant simple avec transistor NMOS.....	50
III-1.2.3.Miroir de courant avec transistors PMOS et NMOS.....	51

III-2. Simulation de convoyeur de courant	52
III-2.1. Création du modèle CCII+	52
III-2.1.1. Création du modèle CCII+ par PSPICE	52
III-2.1.2. Création du modèle CCII+ par VHDL-AMS	53
III-2.2 L'égalité des tensions.....	54
III-2.2.1. L'égalité des tensions ($V_x = V_y$) par PSPICE.....	54
III-2.2.2. L'égalité des tensions ($V_x = V_y$) par VHDL-AMS	55
III-2.3 L'égalité des courants	56
III-2.3.1. L'égalité des courants ($I_x=I_z$) par PSPICE.....	56
III-2.3.2. L'égalité des courants ($I_x=I_z$) par VHDL-AMS	57
III-2.4. Le temps de réponse de convoyeur de courant.....	58
III-2.4.1. Le temps de réponse de convoyeur de courant par PSPICE.....	58
III-2.4.2. Le temps de réponse de convoyeur de courant par VHDL-AMS.....	59
III-3. Exemples d'applications de convoyeur de courant	60
III-3.1. Circuit amplificateur en mode courant	60
III-3.1.1 Circuit amplificateur en mode courant par PSPICE.....	60
III-3.1.2 Circuit amplificateur en mode courant par VHDL-AMS	61
III-3.2. Circuit de filtrage universel	62
III-3.2.1 Circuit de filtrage universel par PSPICE.....	63
III-3.2.2 Circuit de filtrage universel par VHDL-AMS	64
III-3.3 Application du Circuit de filtrage	65
III-3.3.1 Application du Circuit de filtrage universel par PSPICE.....	65
III-3.3.2 Application du Circuit de filtrage universel par VHDL-AMS	66
III-4. Comparaison entre PSPIE et VHDL-AMS	67
III-4.1 La simulation du modèle CCII+ par PSPICE-ORCAD	67
III-4.2 La simulation du modèle CCII+ par VHDL-AMS.....	67
Conclusion	68
Conclusion général	69
Bibliographie	71

Liste des figures

CHAPITRE I

Figure I.1: Réponse temporelle d'un additionneur (extrait).....	9
Figure I.2: Courbes de transfert DC $i_d = f(u_{ds}, u_{gs})$ d'un transistor MOS.....	9
Figure I.3: Gain et phase d'un amplificateur	10
Figure I.4: Exemple d'interface analogique-logique.....	11
Figure I.5: Vue schématique d'un circuit et résultat dans PSICE	16
Figure I.6: Editeur de schémas (Schematics).....	17
Figure I.7: Simulateur PSpice A/D.....	17
Figure I.8: Module de visualisation (PROBE).....	18
Figure I.9: Exemple de netlist SPICE	18
Figure I.10 : Vue schématique d'un circuit multi-domaines dans Simplorer	21

Figure I.11 : Quelques aspects de l'interface graphique utilisateur	22
Figure I.12: Exemples de symboles extraits des bibliothèques standard de Simplorers	23
Figure I.13: Interface de conception textuelle des modèles	24
Figure I.14: Modèle de résistance, capacité, inductance par VHDL-AMS	25

CHAPITRE II

Figure II.1 : le transistor MOS.....	27
Figure II.2 : Structure 3D de transistor NMOC	27
Figure II.3 : Les éléments parasites du transistor MOS.....	28
Figure II.4 : Caractéristique I-V de transistor MOS.....	28
Figure II.5 : les circuits équivalents du MOS en petits signaux.....	30
Figure II.6 : Transistor connecté en diode.....	31
Figure II.7 : Le schéma de principe d'un miroir de courant	32
Figure II.8 : Un miroir de courant simple, schéma et symbole	33
Figure II.9 : Le montage de WILSON	34
Figure II.10: Le montage cascode	35
Figure II.11 : Le montage Wide swing	36
Figure II.12: Le montage Wide swing miroir de courant	36
Figure II.13 : Représentation symbolique du circuit convoyeur de courant.....	37
Figure II.14: Représentation symbolique de la première génération du circuit convoyeur de courant	38
Figure II.15: Circuit convoyeur de courant CCI simple classe A	39
Figure II.16 :Circuit convoyeur de courant CCI class AB.....	40
Figure II.17 : Représentation symbolique de la seconde génération du circuit	41
convoyeur de courant	
Figure II.18 : Convoyeur de courant deuxième génération CCII simple classe A	42
Figure II.19 : Convoyeur de courant CCII class AB	43
Figure II.20 : Convoyeur de courant deuxième génération CCII-	44
Figure II.21 : Circuit convoyeur de courant de la troisième génération	45

CHAPITRE III

Figure III.1: Circuit de simulation de transistor MOSFET.....	47
Figure III.2 : Caractéristiques de sortie.....	48
Figure III.3 : Caractéristiques de transfert.....	48
Figure III.4 : Circuit de simulation de miroir de courant simple (PMOS).....	49
Figure III.5 : Egalité du courant positif.....	49
Figure III.6 : circuit de simulation de miroir de courant (NMOS).....	50
Figure III.7 : égalité du courant négatif.....	50
Figure III.8 : circuit de simulation de miroir de courant NMOS et PMOS.....	51
Figure III.9 : égalité du courants positif et négatif	51
Figure III.10 : les étapes de création le modèle de CCII+ par PSPICE-ORCAD.....	52
Figure III.11 : les étapes de création le modèle de CCII+ par VHDL-AMS	53
Figure III.12 : Circuit de simulation CCII+ (Vx , Vy).....	54
Figure III.13 : résultat de simulation $V_x=f(V_y)$	54
Figure III.14: schéma de circuit et résultats des simulations de CCII+ ($V_x=V_y$).....	55
Figure III.15: circuit de simulation CCII+ (Ix , Iz).....	56
Figure III.16: résultat de simulation $I_z=f(I_x)$	56

Figure III.17: schéma de circuit et résultats des simulations de CCII+ ($I_x=I_z$).....	57
Figure III.18: le temps de réponse de CCII+ à base de transistor bipolaire.....	58
Figure III.19: circuit de simulation de la réponse de CCII+.....	58
Figure III.20 : le temps de réponse de CCII+ à base de transistor MOS.....	58
Figure III.21 : schéma de circuit et résultat de la réponse de CCII+.....	59
Figure III.22 : Circuit amplificateur de courant réalisé à partir d'un CCII+.....	60
Figure III.23 : le courant d'entrée I_e et de sortie I_{Rz} amplifier	60
Figure III.24 : circuit et résultats des simulations de circuit amplificateur de courant..	61
Figure III.25 : circuit de filtrage universel passe (bas, bande, haut).....	63
Figure III.26 : la sortie passe (bas, bande, haut) de filtre universel	63
Figure III.27 : schéma de circuit et résultats des simulations de filtre universel.....	64
Figure III.28 : circuit de filtrage universel, 3 courants d'entrée différentes fréquences	65
Figure III.29 : le courant d'entrée I_{in} et le courant de sortie passe bande I_{C_2}	65
Figure III.30 : circuit de filtrage universel, courants d'entrée différentes fréquences..	66

Liste des tableaux

CHAPITRE I

Tableau I.1 : simulation logique et analogique	10
--	----

CHAPITRE III

Tableau III.1 : 1 valeurs des éléments parasite de transistor MOS.....	48
Tableau III.2 : résultats théoriques et simulées de la fréquence centrale.....	64
Tableau III.3 : résultats simulées du signal de la sortie passe bande I_{C_2}	67

Introduction Générale

Introduction Générale :

L'évolution rapide des composants électroniques, que chacun peut apprécier l'augmentation de performance des microprocesseurs ainsi que la baisse du prix des ordinateurs, nécessite des moyens de test et de contrôle de plus en plus efficaces. En raison de la densité et de la complexité croissante des circuits électroniques, la simulation est devenue une étape incontournable du cycle de conception des circuits et des composants. La simulation permet une réduction des coûts de développement en évitant en partie la réalisation de prototypes relativement coûteux.

Comme tout système, un circuit électronique interagit avec son environnement immédiat, il peut ainsi soit générer des nuisances, soit voir son fonctionnement perturbé par un environnement bruyant. Ces interactions doivent être minimisées par la composition avec des paramètres qui évoluent souvent négativement au fil des avancées technologiques telle que la miniaturisation et l'intégration des composants et des systèmes, l'augmentation des fréquences de fonctionnement, la généralisation des systèmes radioélectriques.

La nécessité de maintenir la température des composants à des valeurs compatibles de la plage d'utilisation pour laquelle ils ont été conçus rend le problème du traitement de leur dissipation thermique incontournable et parfois délicat.

L'électronique moderne est basée sur un certain nombre de logiciels de conception : on parle de CAO (Conception Assistée par Ordinateur). Il inclut la saisie de schémas, le placement/routage, la modélisation. La conception de circuits intégrés complexes comprend des étapes intermédiaires, telles que la synthèse logique ou l'analyse des délais. Les composants électroniques programmables (microprocesseur, FPGA, DSP) déplacent davantage encore la conception dans le domaine informatique : ils apportent la flexibilité et la baisse des coûts.

Le but de notre travail s'inscrit dans cette stratégie globale qui concerne la modélisation des circuits analogiques par les simulateurs PSPICE-ORCAD et VHDL-AMS pour le circuit convoyeur de courant

Organisation du mémoire :

Le présent mémoire a pour objectifs principaux l'apport d'une contribution à la modélisation des circuits analogiques par les simulateurs PSPICE-ORCAD et VHDL-AMS pour le circuit convoyeur de courant

Après une introduction générale, le travail est structuré en trois chapitres :

Le premier présentera tout d'abord les principes et les méthodes de modélisation des circuits analogiques par un programme CAO (conception assistée par ordinateur), les procédures, les problèmes rencontrés lors d'une simulation. Ensuite nous détaillerons les différentes méthodes d'analyse des circuits analogiques (analyse temporelle, analyse DC et analyse AC). Nous poursuivrons par la présentation des deux logiciels de simulations utilisés à cet effet, à savoir le PSPICE-ORCAD et le VHDL-AMS, leurs avantages et la limite de chacun d'eux.

Le deuxième chapitre traite de la théorie et des propriétés du circuit convoyeur de courant sur la base de la technologie CMOS. Nous présenterons une brève description du transistor MOS et ses caractéristiques, Les différents types de miroirs de courant, Nous aborderons par la suite la conception du circuit convoyeur de courant de première, de seconde et de troisième génération.

Le troisième chapitre est consacré à la simulation et aux applications du circuit convoyeur de courant deuxième génération positif , et nous mettrons en œuvre les résultats obtenus pour démontrer l'intérêt de la simulation dans une démarche de conception en électronique, en utilisant PSPICE dans un premier temps, puis dans un deuxième temps le langage de description matérielle : VHDL-AMS, et ensuite nous établirons une comparaison entre les deux simulateurs,

Une conclusion générale avec quelques perspectives clôtureront ce mémoire.

CHAPITRE I :

Modélisation et simulation des circuits analogiques

Introduction :

Pour l'étude d'un circuit électronique et afin de gagner du temps et limiter le coût de réalisation, nous pouvons opter pour la création d'un modèle de circuit par modélisation qui sera étudié par simulation avec des langages spécifiques.

Ce chapitre est divisé en trois parties :

La première partie porte sur la description de la modélisation dont l'objectif principal est l'explication du mode opératoire et la création d'un modèle de composants à partir d'un schéma équivalent à base d'éléments discrets (*résistance, condensateur, bobine, diode, transistor....*).

Dans la deuxième partie nous présentons la simulation qui est une méthode largement employée dans l'industrie électronique et microélectronique en particulier. En effet, la complexité des calculs manuels qui caractérise la prise en considération des divers phénomènes physiques régissant le fonctionnement des dispositifs rend le recours à la simulation électrique une nécessité absolue voir inéluctable ; sachant que dans cette partie, nous abordons les différents types de simulation et leurs caractéristiques.

La troisième partie traite du choix du langage selon les applications étudiées, et prend en charge la description de (PSPICE-ORCAD et VHDL.AMS).

I-1 La Modélisation :

La validation d'un système électronique, qu'il soit intégré sur une puce ou réalisé sous forme de cartes, est encore essentiellement basée sur des logiciels de simulation. Ceux-ci font appel à des modèles des différents éléments utilisés, qui en décrivent le comportement, c'est à dire les relations entre les signaux présents sur les points d'entrée/sortie (E/S).

Ainsi, lors de la conception de circuits intégrés tels qu'un amplificateur opérationnel ou une porte logique, des modèles de composants (transistors, diodes, résistances, capacités,...) sont utilisés par un simulateur électrique, dit analogique (le programme *SPICE* est sans doute le plus connu). Ces modèles décrivent les relations macroscopiques entre tensions et courants des diverses bornes, sous forme d'équations différentielles. Il s'agit donc d'une représentation mathématique de phénomènes physiques auxquels obéissent les composants.

Il existe deux approches permettant d'obtenir des modèles plus ou moins précis d'un composant ou d'une fonction électronique :

L'approche physique consiste à utiliser les modèles créés par les concepteurs de circuit intégrés et de modifier uniquement les paramètres. Cette approche peut être définie à partir de paramètres électriques (calculés à partir de mesures statiques, dynamiques, fréquentielles) ou à partir de paramètres technologiques caractéristiques du processus de fabrication et de la géométrie du composant.

L'approche comportementale consiste à modéliser un composant ou un circuit par l'évolution de ses entrées/sorties en réponse à différents stimuli.

I-1.1 L'objectif de la modélisation :

Elle a pour but de caractériser par une fonction mathématique ou un modèle numérique les différents composants qui constituent le circuit. C'est la partie la plus délicate du processus puisque des modèles simplifiés diminuent la précision, tandis que des modèles élaborés consomment beaucoup en mémoire et en temps de calcul.

I-1.2 Méthodologie de modélisation des circuits analogiques :

La modélisation structurelle ne semble pas être adaptée à la simulation de systèmes analogiques complexes. Pour pouvoir simuler et synthétiser de tels systèmes, il est nécessaire de créer des bibliothèques de modèles comportementaux des fonctions élémentaires afin de réduire le temps de calcul.

Les modèles seront d'abord réalisés dans le cas du composant idéal, puis nous introduisons progressivement les influences de chaque paramètre sur le comportement du composant ou du circuit.

L'objectif est de modéliser les fonctions analogiques élémentaires et de les remplacer par leur modèle représentatif dans des simulateurs globaux. Créer une bibliothèque de fonction de base permettrait au concepteur de choisir, de manière rapide et précise, les modèles des différentes fonctions qui composent son circuit.

Il serait possible de concevoir des modèles très complets utilisables dans n'importe quelle zone de fonctionnement. Cependant, ces modèles très difficiles à mettre en œuvre consomment beaucoup de temps de calcul et ne représentent pas l'application de manière précise.

I-1.3 Exemples analogiques et digitaux :

Les modules numériques sont ainsi décrits par des équations booléennes, des tables de vérité ou des tables d'états en précisant les temps de propagation entre E/S. Les signaux manipulés ne sont plus électriques mais abstraits: des bits définis par des états logiques (0/1/indéterminé) ou des mots de bits ou même des fichiers de données peuvent être transmis entre modèles.

Un autre type de simulateur, dit digital, est ici utilisé: son fonctionnement est souvent dirigé par les évènements que constituent les changements d'état des signaux.

Dans le domaine analogique, les signaux restent des grandeurs électriques, fonctions continues du temps (ou de la fréquence). Les modèles comportementaux analogiques peuvent être représentés par un ensemble simplifié d'équations différentielles, des fonctions mathématiques non-linéaires ou linéaires par morceaux ou des tables de données. Notons que le terme de macromodélisation est couramment employé en analogique. Il désigne en fait une méthode particulière de modélisation comportementale qui consiste en une simplification du schéma et, essentiellement, en l'utilisation de sources idéales contrôlées, proposées par les simulateurs de type SPICE, pour exprimer des relations entre tensions et courants. Cette approche est cependant assez limitée aux primitives du simulateur, introduit des effets parasites et peut poser des difficultés de convergence.

I-1.4 Modèles et primitives :

I-1.4.1 Le modèle :

Le modèle d'un système est une représentation de son comportement à l'aide de laquelle le simulateur comprend et procède à des calculs. Un modèle doit être le plus fidèle et le plus exact possible, c'est le plus important critère de la modélisation. Mais écrire un modèle exact est la tâche la plus difficile.

I-1.4.2 Les primitives :

Tous les simulateurs analogiques proposent aux utilisateurs un jeu de composants de base permettant de décrire la topologie d'un circuit électrique.

Ces éléments de base sont appelés les primitives du simulateur.

Ces composants sont entre autre, les éléments actifs comme les diodes et les transistors (bipolaire, MOS, JFET), les éléments passifs comme les résistances, les capacités, les inductances, et les sources de courant et de tension; ce sont des éléments idéaux qui permettent d'exprimer facilement des relations mathématiques entre tensions et courants dans le domaine fréquentiel ou temporel.

Cependant, chaque simulateur possède sa propre syntaxe, ce qui freine l'utilisation de ces fonctions si le but est l'échange des macro-modèles.

I-1.5 Techniques de modélisation :

Nous pouvons distinguer principalement trois techniques de modélisation qui sont :

I-1.5.1 Modélisation structurelle :

La modélisation structurelle consiste à décrire le composant ou le circuit par sa structure, c'est à dire par les éléments qui le décrivent (capacité, résistance, diode, ...etc.).

Le modèle structurel s'aligne ainsi sur la bibliothèque du fondeur ou du fabricant de circuit intégré. Il prend en compte les paramètres technologiques utilisés en fabrication.

La modélisation structurelle utilise les sous circuits du simulateur et demande un temps d'analyse trop important lors de la simulation des systèmes complexes.

L'inconvénient vient de la taille des circuits. Certains circuits analogiques (amplificateur opérationnel) contiennent plusieurs centaines de transistors et autres composants ; ceci augmente considérablement le nombre de nœuds, et par la suite la taille de la matrice à traiter par le simulateur d'où le temps de calcul est grand.

I-1.5.2 Macromodélisation :

La macromodélisation consiste à décrire le comportement d'un circuit par l'utilisation des primitives d'un simulateur. Le but essentiel de la macromodélisation est de réduire la taille du circuit et ainsi réduire le temps de simulation. En outre, il faut prendre garde à ce que le nombre de nœuds imposé par le macro-modèle ne dépasse pas celui qu'impose le circuit à modéliser, sinon il n'aura aucun profit sur l'encombrement et la taille des matrices qui sont générées, alors les modèles obtenus par cette approche permettent de réduire considérablement les temps de simulations .

L'objectif principal de la macromodélisation est de remplacer un système électronique ou une partie de ce système (une fonction ou un dispositif actif) par un modèle afin de réduire significativement le temps requis par les nombreuses simulations électriques effectuées en phase de conception. Pour ce faire, un macro-modèle doit répondre à deux exigences conflictuelles: il doit être structurellement le plus simple possible et en même temps simuler le comportement du circuit avec le maximum de précision.

Les macro-modèles sont construits à partir d'un nombre réduit de composants. Les composants utilisés sont des composants primitifs du simulateur. Nous pouvons inclure des éléments passifs (résistance, capacité, ...etc.), des sources dépendante et indépendante de type courant ou de tension linéaire ou non, statique, temporelles ou fréquentielles qui sont intégrés dans le module ABM (Analog Behavioral Modeling) de PSPICE.

I-1.5.3 Modélisation comportementale :

La modélisation comportementale permet de réduire les temps de conception et de concevoir des circuits de plus grande qualité pour deux raisons essentielles :

La simulation comportementale d'un circuit complexe est beaucoup plus rapide qu'une simulation effectuée avec une description transistors: le concepteur peut donc mieux vérifier le fonctionnement du circuit,

La description comportementale de chaque bloc du circuit conduit à une définition très précise de ses spécifications, ce qui permet d'éviter des erreurs de conception et d'obtenir un circuit optimal.

Les langages de modélisation comportementale permettent de développer des modèles de systèmes électriques analogiques et mixtes (analogique et numérique) mais aussi de systèmes non électriques (mécanique, hydraulique, thermique) par l'utilisation d'une description textuelle. Contrairement à la méthode de description qu'est la macromodélisation qui utilise les primitives disponibles du simulateur, la modélisation comportementale consiste en quelque sorte à créer de nouvelle primitive.

L'étude d'un circuit analogique fait apparaître plusieurs niveaux fonctionnels. Le niveau le plus bas est le niveau transistor. Ensuite viennent des circuits que l'on peut nommer « blocs élémentaires » (miroir de courant, filtres, sources de tension ...etc) qui permettent de réaliser des fonctions plus élaborées (VCO, Amplificateurs) elles même à la base de circuits plus complexes (PLL, Echantillonneurs_Bloqueur, Filtre actifs ...etc).

Le circuit peut être modélisé au niveau le plus élevé par un système d'équations linéaire ou non linéaire donnant les relations entrées/sorties. Il est évident au fur et à mesure que l'on s'élève dans le niveau d'abstraction pour la modélisation, on perd des informations sur le comportement du circuit mais on gagne en temps de calcul de simulation.

Un compromis entre niveau de modélisation et précision doit donc être fait. Un nombre important d'outils de simulation offre un langage de modélisation comportementale.

I.2 La Simulation électrique :

Un des objectifs de la simulation est de vérifier la correcte fonctionnalité du système.

Dans le domaine électrique, la simulation permet la validation d'un circuit électrique quelle que soit sa nature numérique ou analogique ou les deux en même temps. Pour un circuit numérique, nous utilisons la logique discrète ('0', '1', 'X', etc.). Pour un circuit analogique, nous utilisons la propriété de temps continu pour décrire le comportement du circuit en utilisant des composantes de base (résistance, capacité, etc.).

Le simulateur est l'un des outils essentiels d'aide à la conception assistée par ordinateur (*computer-aided-design* : CAD) dans l'industrie d'aujourd'hui, pour atteindre les objectifs spécifiés le plus vite et plus efficacement possible. C'est pourquoi, le processus de la simulation demande quatre ensembles de données et de programmes :

- Le moyen pour décrire le système à simuler (Langage de description),
- La description du système (Modèle),
- La description des entrées et sorties (E/S) du système (Test Bench),
- Le mécanisme de simulation du système qui a été conçu (Simulateur).

I-2.1 Simulation logique :

La simulation logique est une technique de simulation rapide basée sur l'évaluation de fonctions logiques et la propagation d'événements dans le modèle. Les signaux ne peuvent prendre qu'un nombre fini d'états et le temps est représenté par une valeur discrète, un multiple entier d'une unité de base appelée *temps de résolution minimum* (MRT – *minimum resolvable time*). Un événement est un changement de valeur sur un signal.

I-2.2 Simulation analogique :

La simulation analogique est beaucoup plus complexe que la simulation logique et requiert ainsi plus de ressources (temps de calcul, mémoire). La simulation analogique implique la résolution d'équations différentielles et algébriques linéaires et non linéaires. Les solutions sont des tensions entre les nœuds du circuit et les courants dans les branches du circuit. Normalement seulement un sous-ensemble de toutes les tensions et de tous les courants est requis.

La simulation analogique permet plusieurs types d'analyses :

I-2.2.1 L'analyse temporelle : (*transient analysis*)

Calcule les réponses temporelles du circuit (tensions et courants en fonction du temps) relativement à un ensemble de stimuli (sources et conditions initiales). La Figure (I.1) illustre un extrait de la réponse temporelle d'un circuit additionneur. Les stimuli sont définis comme une forme d'onde pulsée périodique avec des temps de montée et de descente non nuls (en haut). La réponse est un ensemble de formes d'ondes dont seuls un certain nombre de points sont effectivement calculés par la résolution des équations du circuit. Les formes d'ondes affichées (telle que celle du bas) sont obtenues par interpolation linéaire entre les points calculés. Il faut noter que l'intervalle entre les points calculés n'est pas constant pour des raisons de précision qui seront expliquées plus loin.

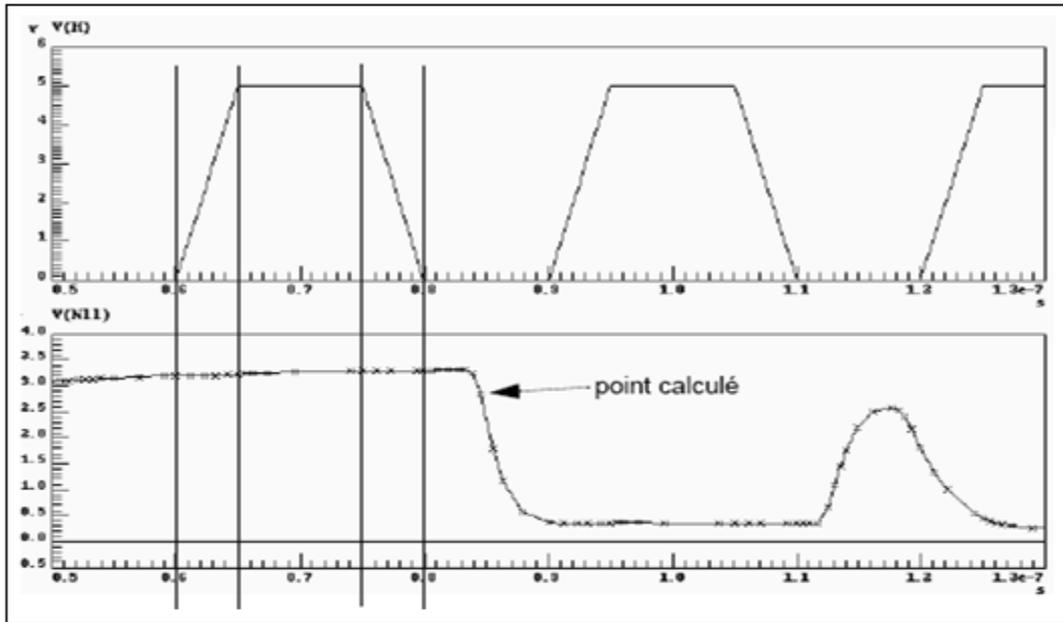


Figure I.1 : Réponse temporelle d'un additionneur (extrait)

I-2.2.2 L'analyse DC : (direct current)

Calcule l'état du circuit pour un ensemble de stimuli fixes après un temps infiniment long (*steady state*). L'analyse DC est utile pour calculer le point de repos, ou de polarisation, du circuit, des fonctions de transfert, la résistance d'entrée et de sortie du circuit, les sensibilités de variables de sortie en fonction de paramètres du circuit. La Figure (I.2) illustre un résultat possible de l'analyse DC. Il s'agit de la caractéristique de transfert $i_d = f(u_{ds}, u_{gs})$ d'un transistor MOS obtenue par plusieurs analyses du point de repos pour des variations des tensions u_{ds} et u_{gs} .

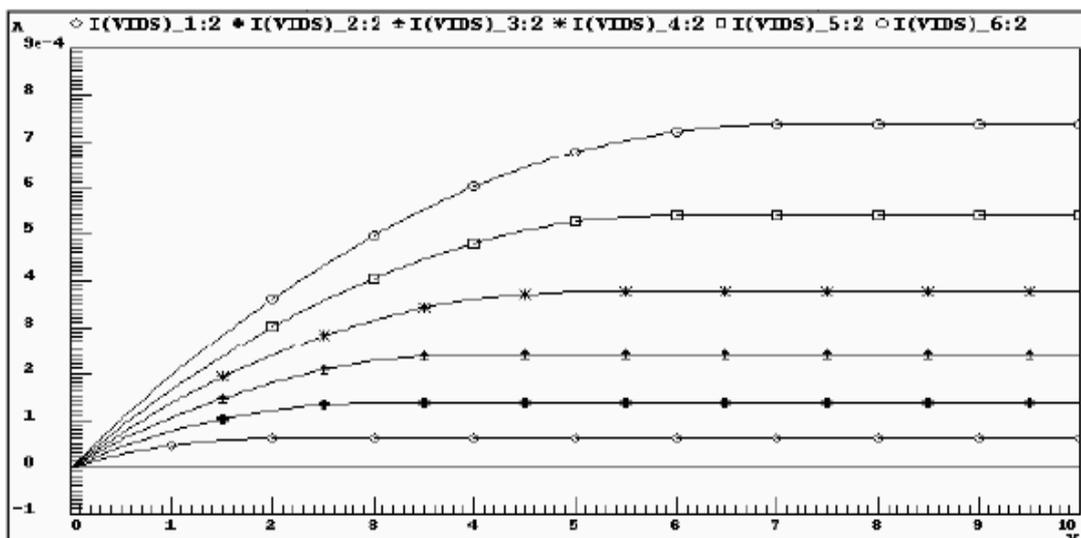


Figure I.2: Courbes de transfert DC $i_d = f(u_{ds}, u_{gs})$ d'un transistor MOS

I-2.2.3 L'analyse AC : (*alternative current*)

Calcule les réponses fréquentielles du circuit en régime de petits signaux sinusoïdaux appliqués autour du point de repos du circuit. L'analyse AC est utile pour calculer des fonctions de transfert (p. ex. gain en tension) en fonction de la fréquence et des conditions de polarisation du circuit. Elle est aussi utile pour analyser l'influence du bruit et déterminer les caractéristiques de distorsion du circuit. La figure (I.3) illustre un résultat possible de l'analyse AC. Il s'agit du calcul du gain en dB et de la phase d'un amplificateur.

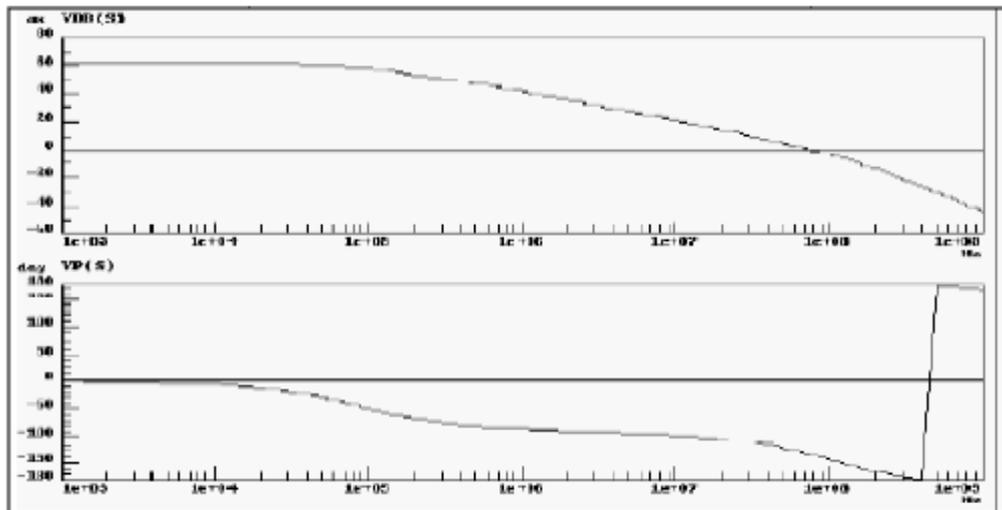


Figure I.3: Gain et phase d'un amplificateur

I-2.3 Simulation mixte logique –analogique

La Table I.1 récapitule les caractéristiques principales de la simulation logique et de la simulation analogique.

Caractéristique	Simulation logique	Simulation analogique
Variables/inconnues	Signaux logiques	Tensions, courants, etc.
Valeurs des inconnues	Quantifiées ('0', '1', 'X', 'Z', etc.)	Réelles
Calcul de l'état du circuit/modèle	Evaluation de fonctions logiques	Résolution d'équations différentielles algébriques non linéaires
Etat initial (t = 0)	Pas nécessairement un état stable	Etat stable (point de repos DC) requis
Itérations à un temps donné	Affectation de signaux avec délais nuls (délai delta)	Résolution de systèmes non linéaires
Représentation du temps	Discret, multiple du MRT	Réelle
Gestion du temps	Dirigée par événements	Continue avec pas d'intégration variable
Contrôle du pas temporel	Evénements sur les signaux	Erreur de troncature locale ou équivalent
Types d'analyses	Temporelle	Temporelle, DC, AC

Tableau I.1 simulation logique et analogique

Au vu de cette table, la simulation mixte logique-analogique doit résoudre les problèmes suivants:

- Conversions entre valeurs logiques et analogiques. Il s'agit de définir des conversions qui aient un sens physique et qui n'aboutissent pas à une perte de précision ou à des non convergences durant la simulation. Il faut noter que ces conversions ne sont que des artefacts de la simulation mixte et ne constituent pas des composants physiques dans le circuit,
 - Etat initial (à $t = 0$) du circuit/modèle. L'analyse temporelle en simulation analogique requiert le calcul d'un point de repos DC correspondant à une solution des équations du circuit. Si ce n'est pas le cas, la suite de l'analyse a de fortes chances de diverger ou au mieux d'être incorrecte. La simulation logique n'est pas aussi sévère car l'avancement du temps mettra le circuit dans le bon état,
 - Gestion du temps. Non seulement le temps est représenté différemment en simulation logique et en simulation analogique, mais il est géré selon des critères qui ne sont pas communs. Il s'agit donc de définir des points de synchronisation entre les deux échelles de temps de manière à prendre en compte correctement les interactions logiques-analogiques,
 - Support des analyses possibles en simulation analogique. Seule l'analyse temporelle est réellement applicable de manière commune aux deux modes. Il s'agit donc de définir l'état de la partie logique lorsque l'on veut procéder à une analyse DC ou AC de la partie analogique.
- Une manière simple est de considérer la partie logique comme stable, c'est-à-dire que les signaux logiques agissant à l'interface logique-analogique doivent être considérés comme des sources constantes (après conversion des valeurs logiques en valeurs analogiques). La Figure (I.4) présente un exemple d'interface analogique-logique capable de convertir une valeur analogique (tension ou courant) en une grandeur logique à trois états '0', '1' et 'X'. Le cycle d'hystérésis permet de prendre en compte du côté logique les transitions entre états stables.

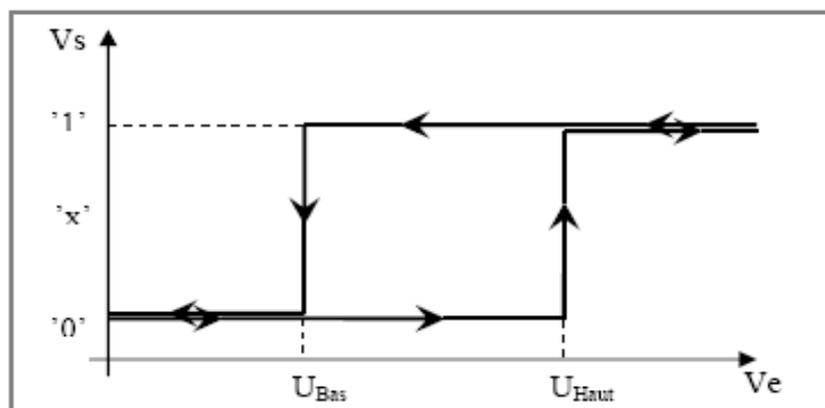


Figure I.4 : Exemple d'interface analogique-logique.

I-3 Langage de simulation :

Après avoir déterminé, grâce aux études des précédentes parties, les techniques et les niveaux de modélisation nécessaires, il nous a fallu déterminer le langage de modélisation le mieux adapté à nos besoins. Les langages susceptibles d'apporter une réponse aux problèmes de modélisation sont nombreux, mais peu répondent à nos attentes.

I-3.1 Langage de programmation orientée objet :

Ces langages tels C++, Visual Basic ou Java sont des langages évolués aux possibilités quasi-infinies du fait même qu'ils sont les briques de base pour la construction des applications. Les simulateurs en faisant partie, il est tout à fait possible d'utiliser ces langages à des fins de simulation.

Cependant, puisque des simulateurs performants existent déjà, et étant donné qu'il est souvent possible de faire interagir les HDL avec le langage C++, il n'apparaît pas nécessaire d'en faire usage en tant que simulateur. De plus, notre objectif étant la rationalisation de l'utilisation des simulateurs et non leur optimisation il n'est, d'une part, pas nécessaire et, d'autre part, pas dans nos capacités de créer un nouveau simulateur.

I-3.2 Langage de modélisation numérique :

On retrouve dans cette catégorie les langages comme VHDL *{IEEE 1076-2000}*, Verilog *{IEEE 1364-2001}*, System C, Spec C et System Verilog. Ces langages très efficaces sont aujourd'hui associés à des outils qui permettent, moyennant une utilisation appropriée, la synthèse numérique de dispositifs complexes et le co-design pour les plus évolués.

I-3.3 Langage mathématique formel explicite :

Un langage comme Matlab associé à Simulink permet de proposer aux utilisateurs une représentation graphique sous forme de boîtes noires pouvant être connectées les unes aux autres et pouvant avoir des fonctions de transfert très complexes grâce aux possibilités mathématiques très poussées de Matlab. Dans cette conception de la modélisation, la gestion des équations implicites au sein d'un circuit (lois de Kirchhoff aux nœuds du circuit) n'est pas assurée. De ce fait, la conception d'un système optoélectronique complet à l'aide de Matlab/Simulink n'est pas envisageable simplement.

I-3.4 Langage de modélisation implicite dédiée à l'électronique :

Dans cette famille incluant les langages comme SPICE, il n'est question que de modélisation électrique analogique. Il s'agit alors pour les concepteurs de modèles multi domaines de transférer l'ensemble de leur dispositif dans le domaine électrique par analogie. Cette démarche est courante, mais peu pratique lorsque l'on sait que d'autres logiciels permettent de travailler directement dans les différents domaines de la physique.

De plus, ce langage n'est pas capable d'assurer seul la modélisation des systèmes mixtes, ce qui n'est pas le cas de certains de ses concurrents.

I-3.5 Langage de modélisation analogique multi-domaines :

Cette famille contient deux langages aujourd'hui supplantés par leurs "successeurs" : HDLA (qui s'est trouvé redirigé vers VHDL-AMS) et Verilog-A (qui a dû également s'orienter vers une technologie de simulation mixte sous la concurrence de VHDL-AMS avec Verilog-AMS).

Il existe cependant dans cette famille de langages le MAST. A l'origine propriétaire de Analog, passé depuis dans le domaine public, c'est un langage aux bases solides. En effet, depuis sa création en 1986, ce langage de simulation multi-domaines, mais uniquement analogique, a su conquérir les industries n'ayant pas recours au numérique, comme en mécatronique ou en électronique de puissance.

Cependant, l'avènement des technologies numériques provoque de plus en plus d'incursions dans le domaine analogique (pour des structures de contrôle par exemple). De ce fait, les logiciels de simulation associés au langage MAST comme SABER incluent le support et l'interfaçage avec des langages comme VHDL.

Intéressant de devoir utiliser ce genre de langage propriétaire alors que certains sont conçus et normalisés pour les systèmes mixtes.

I-3.6 Langage de modélisation mixte multi-domaines :

On retrouve ici les langages Verilog-AMS et VHDL-AMS. Ces langages dont les bases numériques se trouvent environ 20 ans en arrière, ont bénéficié récemment (1998 pour Verilog-AMS et 1999 pour VHDL-AMS) d'extensions pour les signaux analogiques et mixtes (Analog and Mixed-Signal AMS). Comme leurs noms l'indiquent, ces langages permettent de traiter indifféremment des modélisations logiques, analogiques ou mixtes au sein d'un même composant ou système. Par ailleurs, la philosophie de conception de ces langages et leurs jeux d'instructions en font des langages intrinsèquement multi-domaines qui gèrent les équations implicites liées au fonctionnement d'un circuit.

I-3.7 OrCad PSPICE :

I-3.7.1 Histoire et généralité de OrCad PSPICE :

Le langage Spice (*Simulation Program with Integrated Circuit Emphasis*) est un outil important à l'heure actuelle en matière de simulation de circuits analogiques et numériques. Créé au début des années 1970 par D. OPPERSON et L.W.NAGEL à l'université de Berkeley, il constitue encore aujourd'hui l'outil de simulation en génie électrique. L'interface Schematics de OrCAD (la compagnie originale MicroSim inventeur du produit Spice a été acheté par OrCAD Incorporation) rend possible le dessin de circuits dans l'environnement Windows. Par contre, pour être en mesure de tirer le maximum de cet outil, il est primordial de bien maîtriser toutes les déclarations et les notions de ce produit d'OrCAD.

En fait, la compagnie OrCAD Incorporation fournit un ensemble d'outils appelé **PSPICE** qui permet de faire l'analyse des circuits électriques à l'aide d'un ordinateur personnel (finalement le nom PSPICE, venant de Pc Spice). PSPICE comprend le préprocesseur SCHEMATICS, le simulateur SPICE et le postprocesseur PROB.

I-3.7.2 Avantage de PSPICE :

Nous avons choisi PSPICE pour leurs avantages suivants :

- PSPICE est un logiciel de simulation le plus répandu dans l'industrie.
- Il est basé sur le standard industriel PSPICE et donne donc accès à la bibliothèque de modèles développées par les fabricants.
- La prise en main du logiciel est simple.
- C'est un logiciel très complet puisqu'il permet simuler tout les aspects des systèmes que l'on rencontre en électronique, électrotechnique, asservissement et mécanique.

I-3.7.3 Limitation de PSPICE

Le simulateur PSPICE est considéré en réalité comme un standard de fait qu'on s'en sert pour analyser des circuits. Très vite il devient l'outil le plus efficace d'aide à la conception. Pourtant, il comporte des limitations dans certains domaines :

a).Modélisation mixte :

Le simulateur PSPICE est à temps continu, donc le modèle conçu doit être à temps continu. On a vu la nécessité d'un langage qui permette d'écrire des modèles mixtes pour tenir compte des temps continu et discret à la fois. PSPICE ne peut pas supporter les représentations discrètes, et en conséquence, il n'est pas adapté pour la modélisation mixte, sauf au moyen d'une macro-modélisation lourde.

b).Modélisation comportementale :

La plupart du temps, c'est un avantage, d'une part, en terme de temps d'exécution et de mémoire demandée et d'autre part, pour simuler une partie d'un circuit dont le niveau de structure est très détaillé (structural) ou moins détaillé (comportemental). PSPICE décrit explicitement le structurel et décrit le comportemental implicitement pour un modèle analogique, en conséquence, le temps d'exécution est très long et il est très gourmand en mémoire pour le stockage des détails des composantes internes.

c).Transmission de données :

PSPICE ne supporte que des systèmes conservatifs comme par exemple les circuits électriques qui obéissent aux lois de Kirchhoff (loi des nœuds et loi des mailles). En ce qui concerne les flots de données (non-conservatif), une façon de les représenter utilise le temps discret, or cette représentation n'est pas supportée par PSPICE.

Transparence :

Il est souvent nécessaire de connaître le détail primitif du modèle qui n'est pas explicité par le langage, pour pouvoir effectuer une représentation précise du système. Les modèles qui sont bâtis dans SPCIE sont complexes et l'utilisateur ne peut pas contrôler les équations primitives qu'il contient, en conséquence, les modèles écrits en langage SPICE. En utilisant les modèles primitifs, c'est comme une boîte noire et il ne peut pas toujours décrire le comportement du système prévu.

I-3.7.4 Le logiciel de simulation :

Pour simuler le fonctionnement d'un circuit électrique, nous utilisons PSPICE fourni par ORCAD. Son exploitation nécessite plusieurs étapes :

- Une description du circuit, les composants qui le constituent et leurs interconnexions. Ceci fait l'objet d'un fichier texte xxxx.CIR qui est soit écrit par l'utilisateur grâce à un quelconque éditeur de texte, soit construit automatiquement par le logiciel à partir d'un schéma tracé sur l'écran.
- Une description des sources de tensions et courants qui sont reliées au circuit, alimentations et signaux d'excitation (STIMULI). Dans les versions DOS cette description est également contenue dans le fichier.CIR précédent.
- Le calcul de la réponse du circuit par le logiciel SPICE proprement dit. Plusieurs types de simulation sont possibles nous les décrirons plus loin.
- L'exploitation des résultats. Le temps des longs listings est révolu, les résultats sont présentés à l'écran sous forme de courbes multicolores.

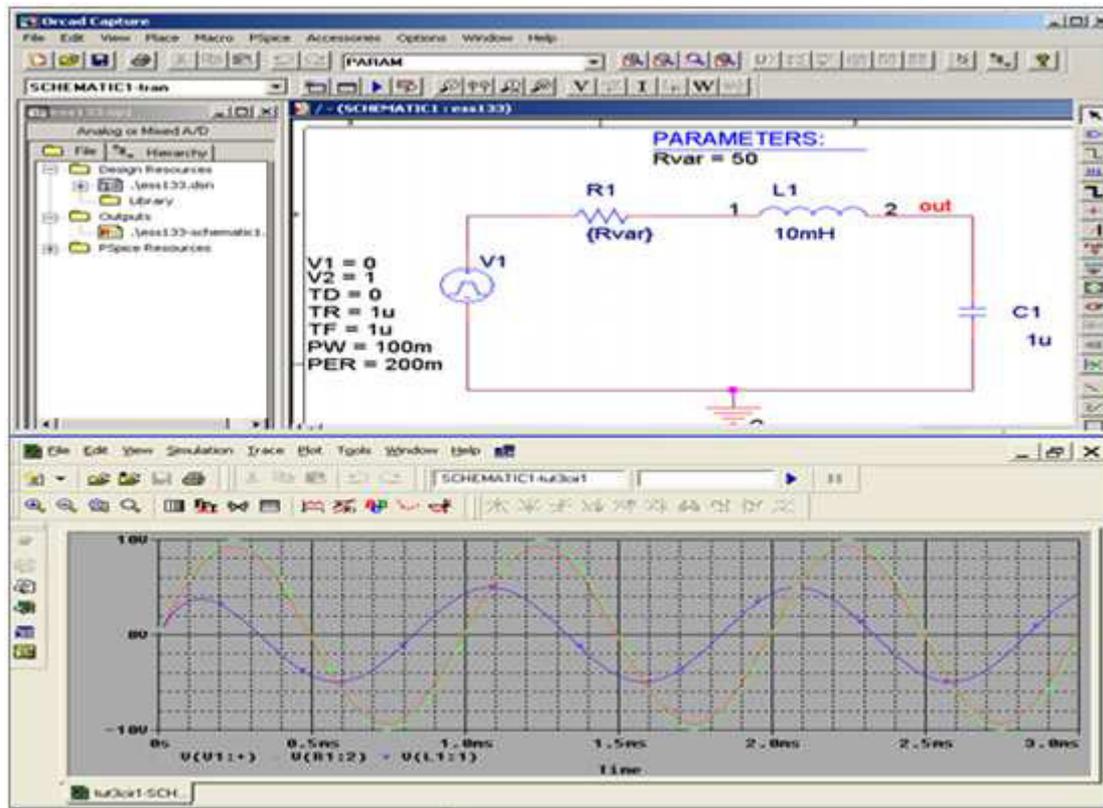


Figure :I.5 Vue schématique d'un circuit et résultat dans PSICE

I-3.7.5 L'interface graphique (Les modules de PSPICE) :

Le logiciel PSPICE comprend les modules suivants:

- L'éditeur de schéma *Schematics*.
- Le simulateur *PSpice A/D*.
- Le module d'affichage *PROBE*
- Une session de travail avec PSPICE se déroulera schématiquement de la façon suivante :
- Dessin du schéma correspondant au circuit à simuler à l'aide de *Schematics* et la Simulation avec *PSpice A/D* ensuite Visualisation et impression des résultats avec *PROBE*.

a).Editeur de schémas (Schematics) :

Ce module permet les opérations suivantes :

- Dessin et mise en page du schéma électrique.
- Test des connexions électriques.
- Génération d'un fichier ASCII décrivant le circuit électrique dans un format compatible avec le simulateur.

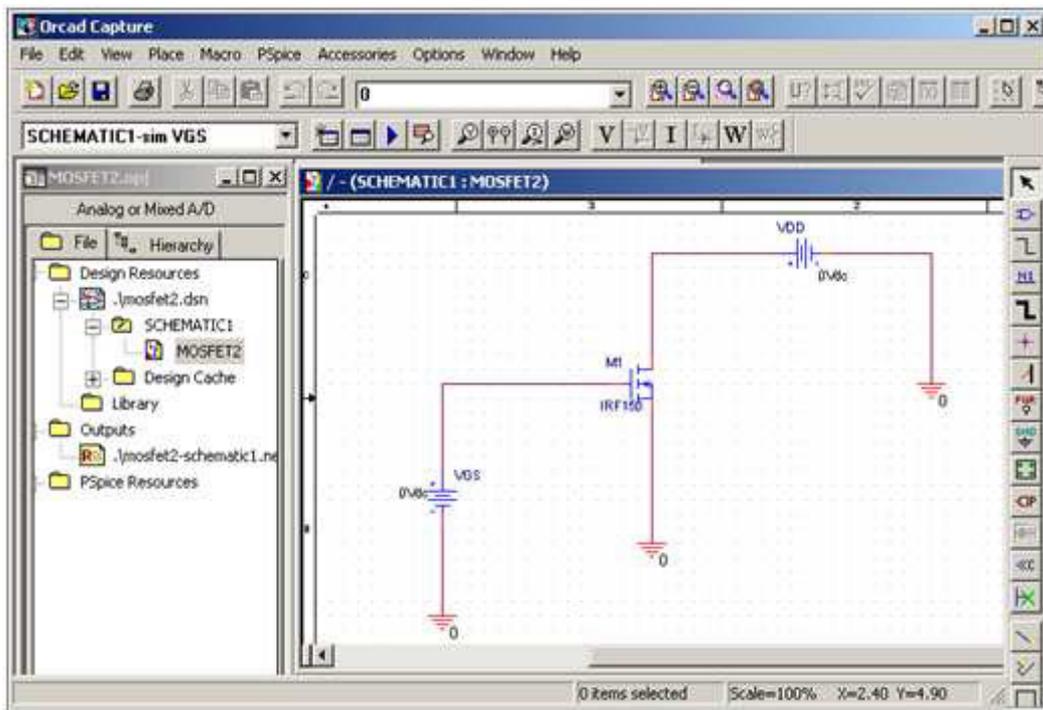


Figure I.6 Editeur de schémas (Schematics)

b). Simulateur PSpice A/D :

Ce module permet de simuler le fonctionnement du circuit et d'analyser son comportement suivant différents modes d'analyse. Le résultat de l'analyse est enregistré dans un fichier de format compatible avec le module de visualisation *PROBE*.

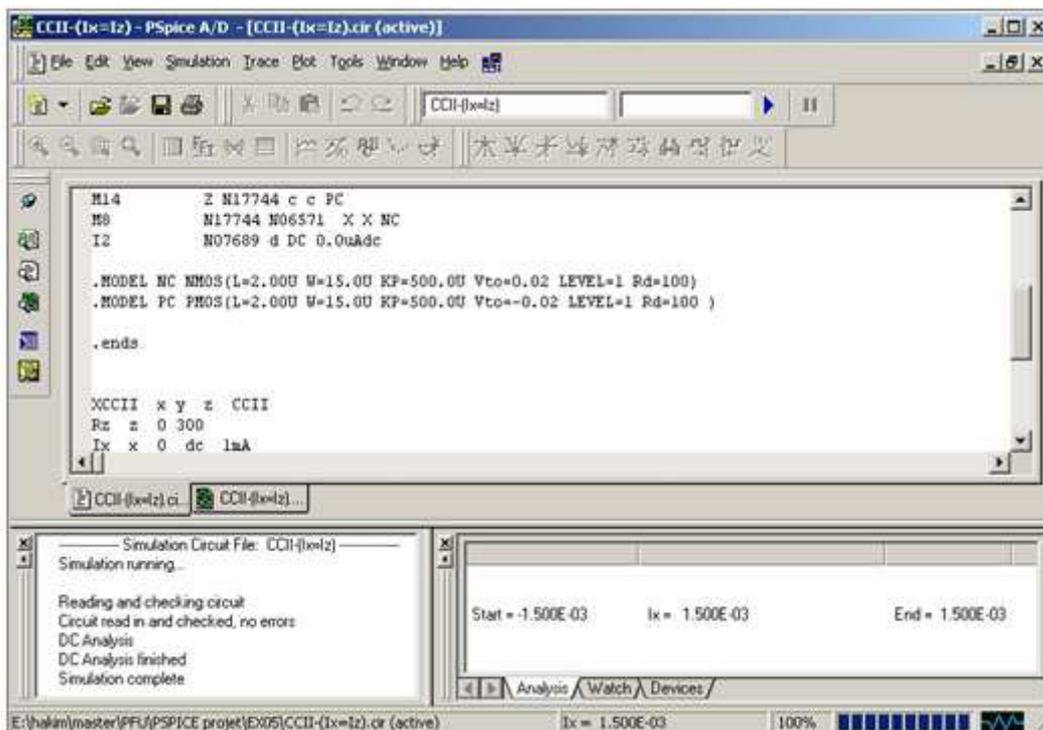


Figure I.7 Simulateur PSpice A/D

c). Module de visualisation (PROBE) :

Ce module permet de visualiser et d'imprimer les résultats calculés par *PSpice A/D*. Différentes fonctions (échelles logarithmiques, zoom, curseurs, analyse spectrale ...) facilitent l'interprétation des résultats.

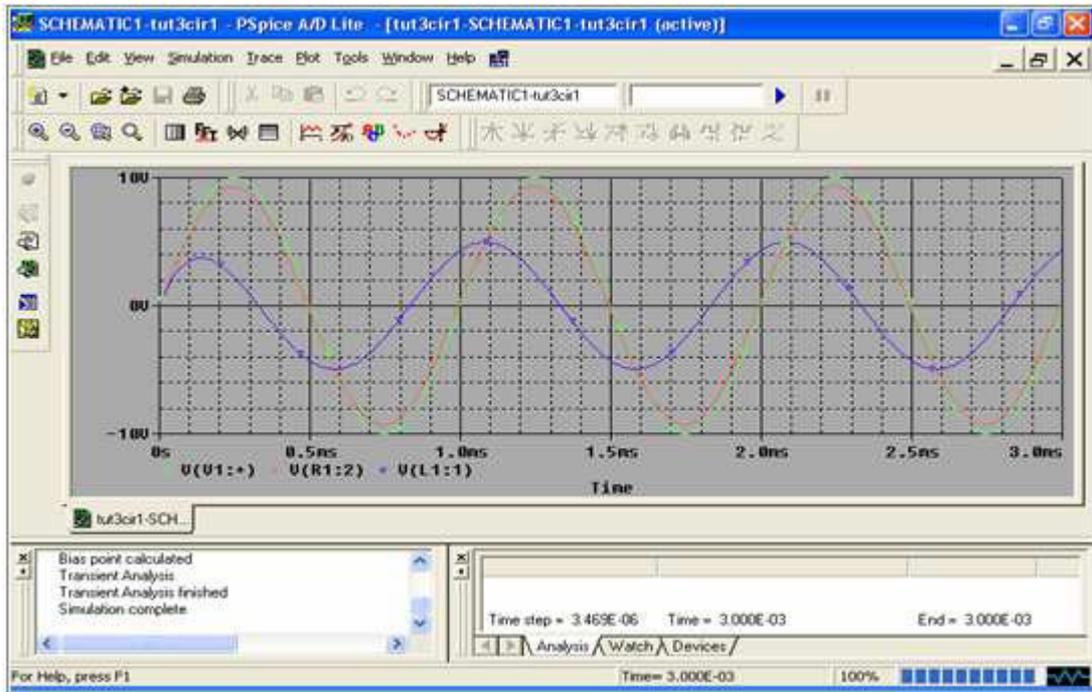


Figure I.8 Module de visualisation (PROBE)

I-3.7.6 La création de circuit en mode texte (NetList) :

Les NetLists SPICE sont les fichiers d'entrée du simulateur. Ils comportent la liste des composants avec (dans l'ordre) :

- Leur type et référence (*R3* est une résistance) ;
- Les nœuds auxquels ils sont reliés (deux pour une résistance, trois pour un transistor) ;
- La valeur dans les cas simples ;
- Éventuellement le modèle (jeu de paramètres utilisés) ;
- Éventuellement une liste de paramètres permettant d'altérer le modèle utilisé.

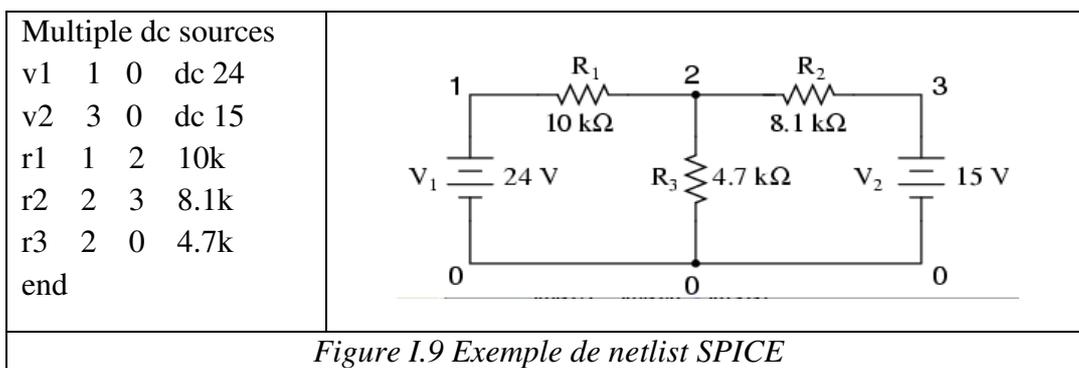


Figure I.9 Exemple de netlist SPICE

I-3.8 VHDL-AMS :

I-3.8.1 Histoire de VHDL-AMS :

Né en 1987 du langage ADA (1979), VHDL *{IEEE 1076-1987}* est à l'origine un langage de modélisation de systèmes numériques. Complété et enrichi en 1993 *{IEEE 1076-1993 et IEEE 1164-1993}* et en 2000 *{IEEE 1076-2000}*, ce langage est basé sur une simulation événementielle, et non temporelle, des systèmes.

Avec les extensions *{IEEE 1076.3-1997, IEEE 1076.4-1995 et 1076.6-1999}* de VHDL et les outils qui y sont progressivement associés, les concepteurs de modèles arrivent jusqu'à la synthèse logique de circuits numériques à partir de simples morceaux de code, écrits de manière adéquate, décrivant les fonctions d'un système.

Alors que dans le même temps, d'autres langages, tels MAST(1986) et SPICE (1970), permettent de gérer des modélisations principalement analogiques, notamment dans les domaines de la mécanique et de l'électronique de puissance, il n'existe pas de langage permettant de modéliser les systèmes mixtes (numériques et analogiques) qui émergent avec l'apparition de l'électronique numérique de commande. Après une réflexion d'une dizaine d'années associant chercheurs et industrielles, une extension dans le domaine analogique et mixte de VHDL est présentée en 1999.

I-3.8.2 Avantage de VHDL-AMS :

Lorsque VHDL-AMS a été créé, il existait de nombreux langages de conception propriétaires pour chaque fondeur ou fournisseur. Ceci était un obstacle à la communication entre domaines scientifiques et posait de graves problèmes aux sociétés lorsqu'un intervenant de la chaîne venait à disparaître ou à être remplacé, car le portage des modèles était alors très délicat et nécessitait de nombreuses heures de travail supplémentaires.

VHDL-AMS est quant à lui un produit non propriétaire et normalisé par l'IEEE qui tend à être reconnu par le plus grand nombre. L'utilisation généralisée de ce langage facilite la communication entre les différents domaines scientifiques grâce à son approche multi domaines native qui permet aussi bien à un électronicien qu'à un mécanicien ou même un chimiste de modéliser la partie d'un dispositif qui le concerne directement sans problèmes de dialogue avec les autres parties.

La grande force de ce langage est de permettre la simulation mixte en autorisant aussi bien les modélisations à temps continu (analogiques) qu'à événements discrets (logiques) ou mélangeant les deux. A cette flexibilité d'emploi s'ajoute la possibilité pour les concepteurs d'aborder leurs modèles à différents niveaux d'abstraction. En effet, VHDL-AMS propose des mécanismes permettant de gérer aussi bien les abstractions comportementales (c'est la

fonction réalisée par le système qui est modélisée et non sa physique), que les abstractions structurelles (le système est divisé en sous-ensembles qui peuvent eux-mêmes être modélisés au moyen de différentes abstractions, ...) ou bien de type work-flow (enchaînement de blocs fonctionnels dont les entrées n'ont pas d'influence sur les sorties des blocs précédents). Les modèles créés avec VHDL-AMS peuvent donc aussi bien être descriptifs que prédictifs.

Deux autres caractéristiques de VHDL-AMS, dont chacune est partagée avec quelques autres langages, sont le traitement des équations implicites (c'est-à-dire des équations où l'inconnue ne se trouve pas forcément dans le membre de gauche) et à travers celles-ci, l'utilisation des lois de Kirchhoff généralisées, fondement des relations implicites entre les différents nœuds d'un système.

I-3.8.3 Limite de VHDL-AMS :

VHDL-AMS n'est cependant pas à même de proposer des instructions répondant à tous les besoins des concepteurs de modèles. Par exemple, l'utilisation des dérivations spatiales n'est pas prévue par le langage, ce qui rend délicat les modélisations géométriques. Seules les dérivations temporelles sont acceptées par VHDL-AMS.

Par ailleurs, même si le langage est à même de supporter des palliatifs à ses manques grâce à ses possibilités d'interfaçage avec d'autres langages (notamment le C/C++), la forme de ces interfaces n'est pas standardisée. De ce fait, les modèles ayant recours à des langages extérieurs à VHDL-AMS ne sont généralement pas portables.

Même si VHDL-AMS laisse à l'utilisateur la possibilité de définir ses propres natures, il n'offre pas d'alternative possible à la sémantique de connexion faisant intervenir les lois de Kirchhoff généralisées. Cela devient un handicap lorsque l'on veut traiter d'autres systèmes de relations physiques. Il n'est, par exemple, pas possible de traiter la propagation des ondes électromagnétiques au moyen des terminaux, car les règles associées à cette propagation ne vérifient pas les lois de Kirchhoff.

Enfin, le fait que les simulateurs actuels soient basés sur des extensions et des modifications d'anciens simulateurs, et pas encore sur de nouvelles techniques de simulation spécifiques, implique des limitations dans les possibilités de simulation qui empêchent l'implémentation de certaines instructions du langage. C'est le cas de l'instruction PROCEDURAL qui pourrait nous permettre de simuler un bloc d'instructions séquentielles à chaque ASP par exemple. La méthode de résolution matricielle des simulateurs empêche quant à elle d'implémenter une instruction comme DISCONNECT qui permettrait de retirer un élément du système, ce qui modifierait dans le même temps la structure de la matrice de calcul. Or cette opération ne peut être refaite en cours de simulation.

I-3.8.5 Le logiciel de simulation (Simplorer) :

L'offre logicielle dans ce domaine est très importante, mais également très variée. Outre la concurrence qui fait naître des outils similaires, l'évolution dans l'utilisation du langage lui-même a fait émerger plusieurs philosophies de conception. Nous avons donc dû choisir parmi tout cela le simulateur le plus adapté à nos besoins.

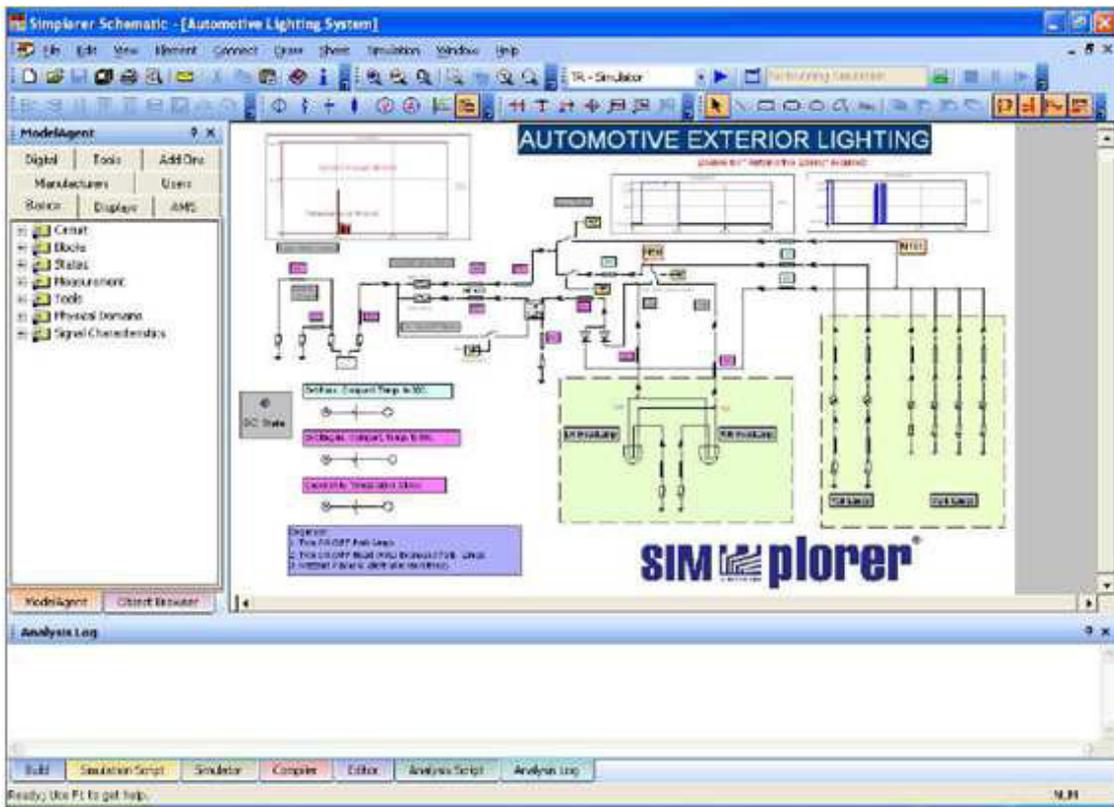


Figure I.10 : Vue schématique d'un circuit multi-domaines dans Simplorer

Ce simulateur appartenant à la dernière génération utilise un noyau de simulation VHDL-AMS issu du simulateur hAMster, disponible jusqu'alors gratuitement sur Internet. Ce logiciel supporte l'interfaçage entre les langages et logiciels tels que VHDL, VHDL-AMS, C, Simulink, Mathcad, et la suite de logiciels dédiés à la conception et à la simulation des systèmes électromagnétiques d'Ansoft. De plus, Simplorer utilise un langage propriétaire (SML) et qui lui permet d'utiliser une bibliothèque de primitives propres faisant intervenir des clones des modèles SPICE les plus utilisés et d'autoriser certains réseaux de Petri.

Son interface intuitive et riche en couleurs laisse une grande marge de manœuvre tant au concepteur pour l'écriture des modèles et le dessin des symboles associés, qu'à l'utilisateur qui peut mettre facilement en avant les différents blocs de son schéma et y incorporer

directement les résultats de simulation qu'il souhaite afficher, rendant ainsi la feuille de schéma utilisable directement pour un rapport écrit.

I-3.8.6 L'interface graphique :

L'interface graphique de Simplorer comporte plusieurs parties telles que les gestionnaires de symboles et de bibliothèques, ainsi que les interfaces de pré/post-traitements. Nous ne présenterons cependant ici Figure (I.11) que l'interface des feuilles de schémas permettant de connecter et de faire interagir les différents éléments d'un système :

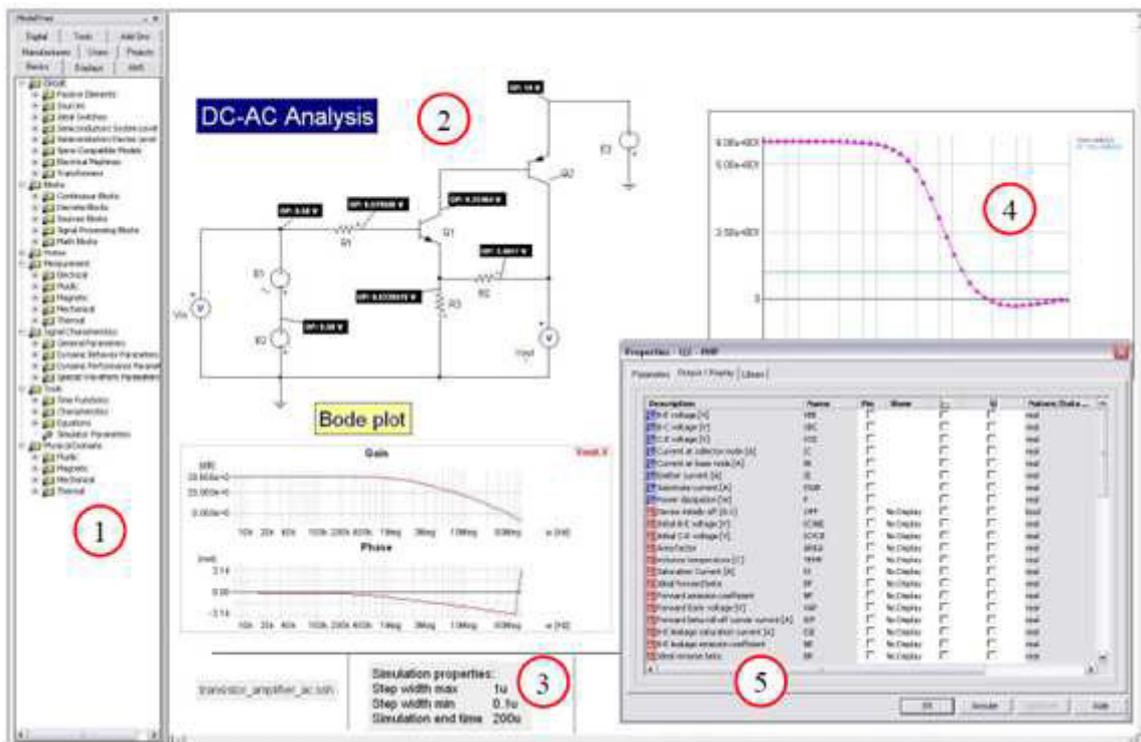


Figure I.11 - Quelques aspects de l'interface graphique utilisateur

Cette GUI (Graphical User Interface) met à portée de souris l'ensemble des composants disponibles dans les bibliothèques standard et importées, ainsi que dans celle propre au projet (work) Figure (I.11.1). L'ensemble de ces éléments est instanciable par simple "drag & drop" sur la feuille de schéma Figure (I.11.2).

Ils peuvent ensuite être paramétrés selon différents aspects (couleurs, entrées/sorties, sélection des données pour le post-traitement,) Figure (I.11.5).

Le logiciel offre également la possibilité d'afficher, au sein même de la feuille de schéma, différentes informations ou résultats de simulation comme les paramètres passés au simulateur Figure (I.11.3) ou des résultats de simulation bruts tels que les évolutions temporelles ou fréquentielles des signaux Figure (I.11.4).

Dans un environnement graphique comme celui de Simplorer, la représentation des composants devient un enjeu majeur de la compréhension par le plus grand nombre d'utilisateurs possible. Les gestionnaires de modèles et de symboles permettent en cela de leur associer des représentations graphiques, statiques, symboliques et explicites.

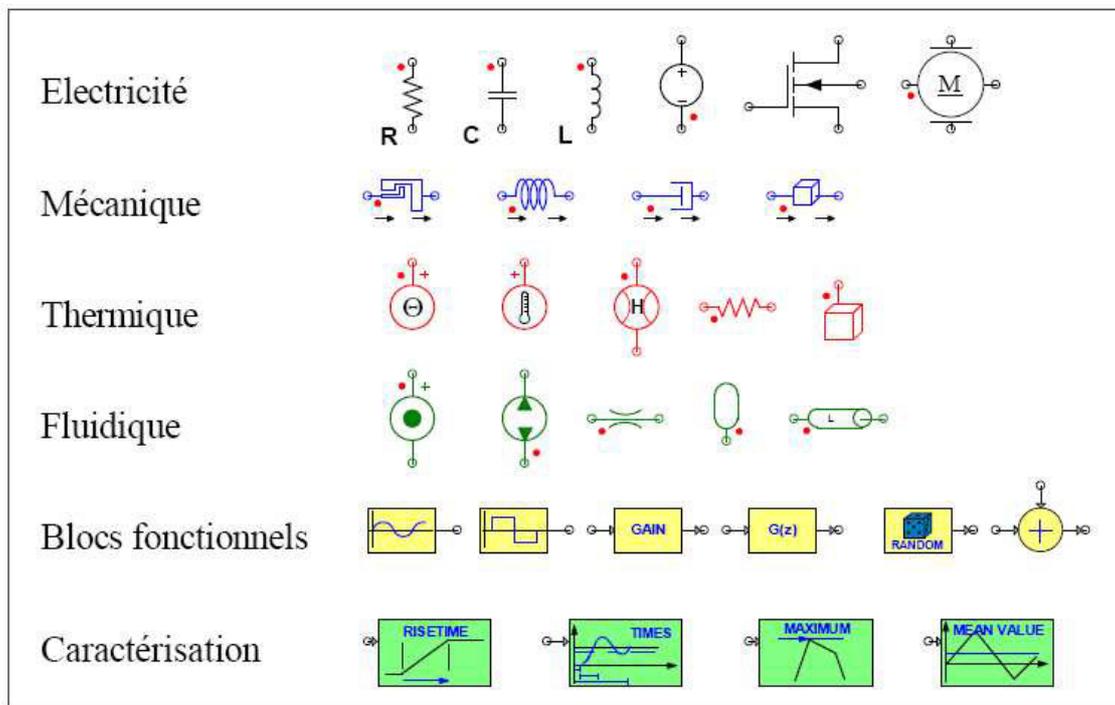


Figure.1.12 - Exemples de symboles extraits des bibliothèques standard de Simplorer

Dans le cadre d'un langage comme VHDL-AMS qui permet de simuler différents champs de la physique en interdisant les connexions abusives entre domaines, il peut être intéressant d'avoir recours à un code de couleurs dépendant de la "NATURE" des ports utilisée. Cette possibilité est offerte par défaut dans Simplorer Figure (I.12), tout en offrant à l'utilisateur la faculté de personnaliser complètement ce jeu de couleurs, mais également celles de tout élément du schéma. Cette option est très intéressante lorsque l'on veut faire ressortir des portions de circuit qui ne peuvent être traitées en utilisant les terminaux.

I-3.8.7 La création de modèles en mode texte :

Bien que la conception graphique apporte des solutions à un grand nombre de cas de figures ou permette d'avoir recours aux bibliothèques de composants adaptées, sans être confronté à leur code VHDL-AMS, elle ne résout pas tout.

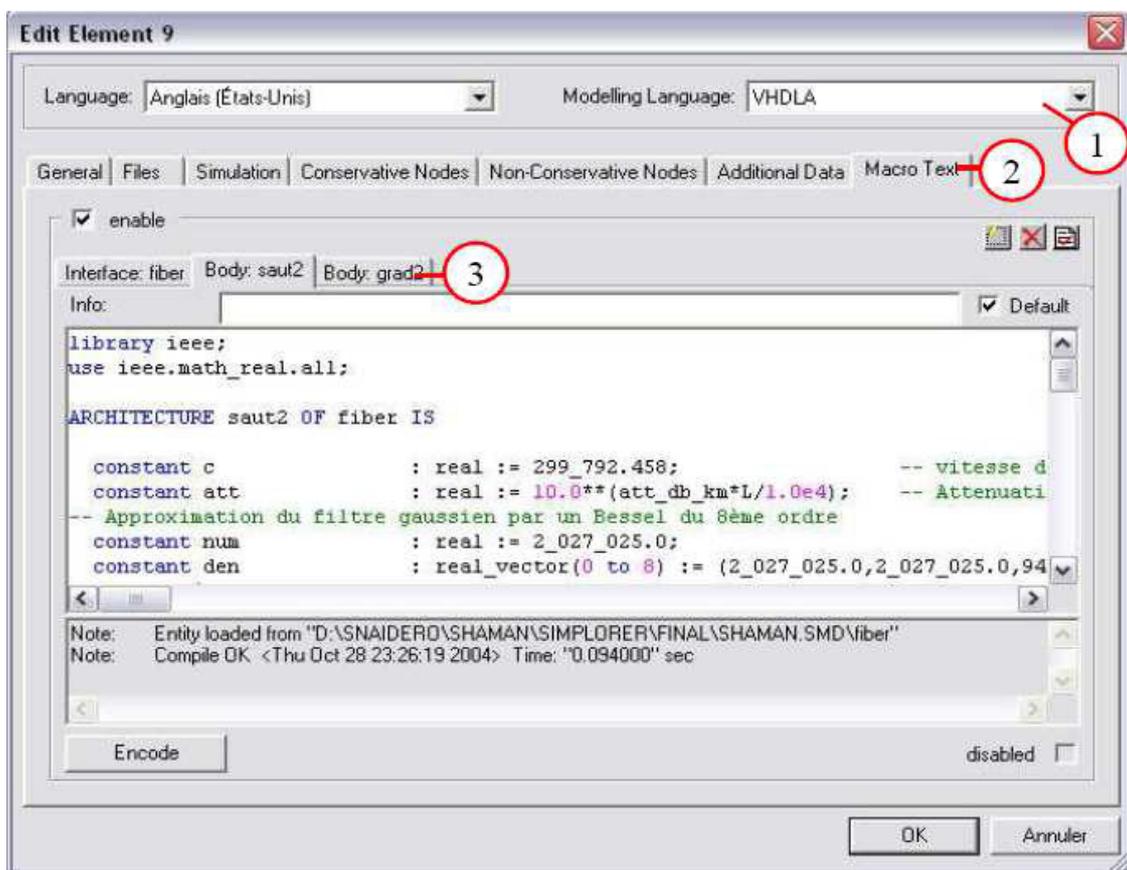


Figure I.13 - Interface de conception textuelle des modèles

En effet, il faut bien créer les modèles utilisés dans les bibliothèques et donner aux spécialistes des langages le moyen de concevoir les objets qui ne peuvent pas être construits par l'assemblage d'éléments existants.

A cette fin, Simplorer 7.0 dispose d'un éditeur de modèles en mode texte qui permet de définir les composants avec une certaine facilité. Il offre la possibilité de créer les différents aspects d'un composant au sein d'une même interface Figure (I.13). On y trouve notamment la possibilité d'écrire des modèles en VHDL-AMS ou SML figure (I.13.1).

Les onglets Figure (I.13.2) permettent quant à eux de gérer les différents aspects d'un modèle (nom, symbole, fichiers impliqués, entrées/sortie, code). En ce qui concerne la fenêtre de code Figure (I.13.3), elle comporte différents boutons pour créer/supprimer l'"ENTITY" et des "ARCHITECTURES" qui sont organisées de manière ingénieuse en onglets, et vérifier que le code écrit peut être compilé par Simplorer. La fenêtre comporte également un bouton "ENCODE" pour compiler le modèle au sein de la bibliothèque Simplorer. Ceci permet d'empêcher l'accès au code source du modèle et donc d'en protéger l'IP, mais au détriment de sa portabilité.

Exemple de création un modèle de résistance, capacité et inductance par VHDL-AMS est représenté en figure (I.14) :

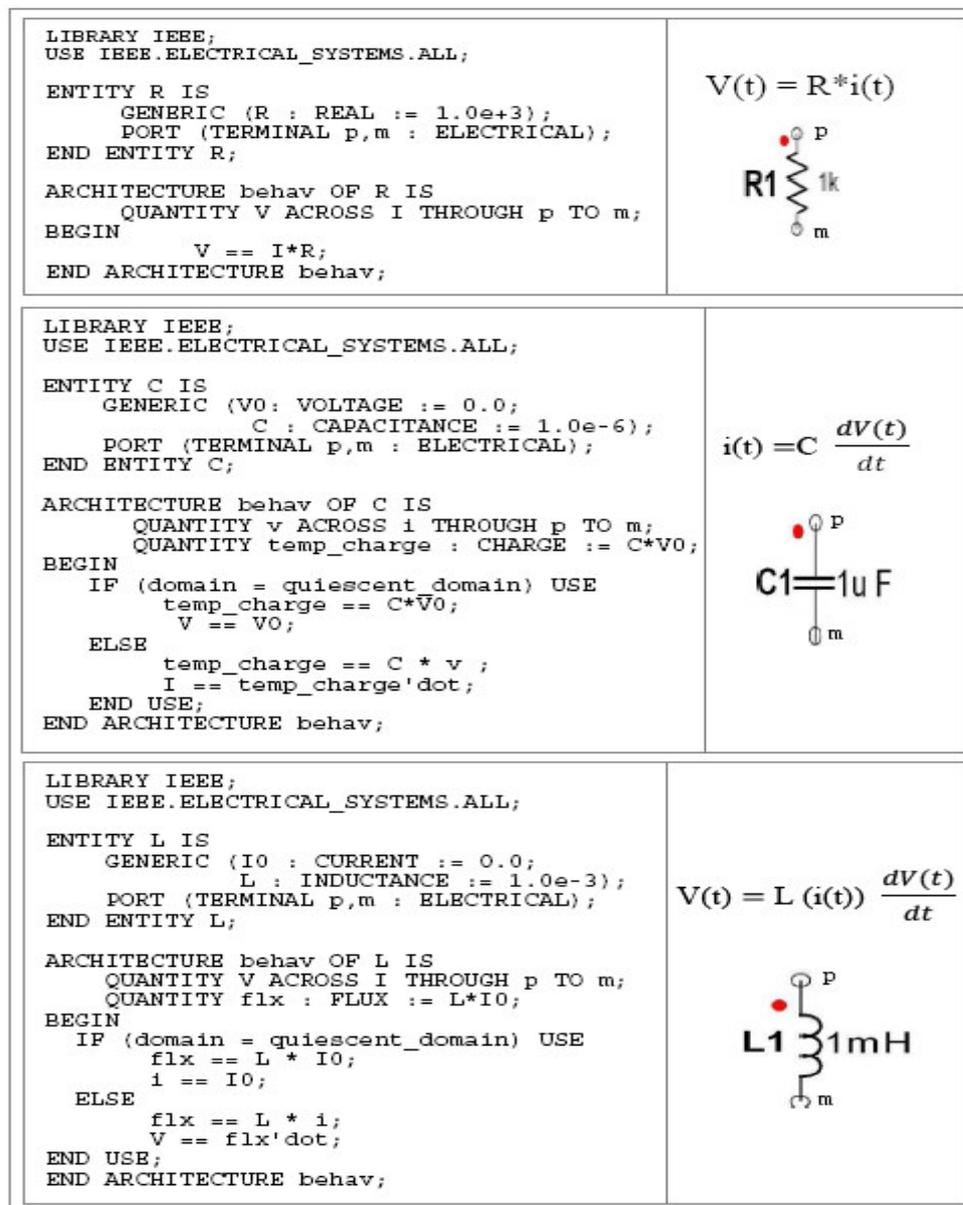


Figure I.14 Modèle de résistance, capacité, inductance par VHDL-AMS

Conclusion :

Ce chapitre a permis de mettre en valeur les buts de la modélisation, c'est-à-dire réduire les temps de simulation et permettre l'étude de systèmes complexes analogiques / digitaux, améliorer la qualité de la conception, et même faciliter la simulation et le diagnostic de fautes.

Nous avons décrit le cheminement qui nous a conduits à l'élaboration d'un outil spécifique à base de SPICE et de VHDL-AMS. Nous avons vu aussi leurs avantages et la limite de chacun d'eux.

Toutes ces notions seront appliquées dans le chapitre III (partie simulation).

CHAPITRE II :

Les Circuits Convoyeurs de Courant à base de technologie MOS

Introduction :

La technique de conception des circuits analogiques "mode courant" utilise pour une grande partie la représentation symbolique des circuits convoyeurs de courant et plus particulièrement du convoyeur de courant de seconde génération (CCII). Cette représentation symbolique simple composée de trois nœuds d'entrées et de sorties a déjà permis de synthétiser un nombre important de fonctions analogiques.

Ce chapitre comprend trois parties :

Dans la première partie nous présentons une brève description du transistor MOSFET et ses caractéristiques et que nous avons choisi pour nos applications.

Dans la deuxième partie nous abordons des blocs de base très fréquemment utilisés en conception analogique, et spécifiquement les miroirs de courant à base de transistor MOS avec leurs différents types.

Dans la troisième partie nous exposons la théorie des circuits convoyeurs de courant de première, de seconde et de troisième génération. Une comparaison générale des possibilités des circuits convoyeurs de courant et de l'amplificateur opérationnel classique sera indiquée.

II-1 Le transistor à technologie CMOS :**II.1.1. Le transistor MOS**

Les transistors MOSFETs (Metal-Oxide-Silicon Field-Effect Transistor) sont devenus dominants dans la partie des circuits intégrés digitaux parce qu'ils caractérisent par haute densité d'intégration et basse dissipation d'énergie (Les portes CMOS dissipent la puissance seulement pendant la commutation). Par contre, les transistors bipolaires fournissent toujours beaucoup d'avantages dans les circuits intégrés analogiques (la transconductance de transistor bipolaire est habituellement beaucoup plus haut que du transistor MOS), la technologie bipolaire est souvent préférée pour les circuits intégrés analogiques et la technologie MOS pour le digital.

Pour réduire le coût de système et augmenter la portabilité, plus grand niveaux d'intégration et la dissipation d'énergie réduite sont exigent pour utiliser la technologie MOS dans la conception des circuits intègres analogiques.

- Les tensions mesurées sur les bornes du transistor MOS sont nommées
- VGS: tension entre la grille et la source du transistor
- VDS: tension entre le drain et la source du transistor
- VD: tension de drain du transistor
- VG: tension de la grille du transistor
- VS: tension de la source du transistor

II.1.2 la structure du transistor MOS

La structure du transistor canal n (NMOS) est montrée dans la figure (II.1), ce dispositif de canal n est formé avec deux régions fortement dopées n+ diffusées dans le substrat type p légèrement dopé, les deux régions n+ sont appelées le drain et la source, et sont séparés par une distance L.

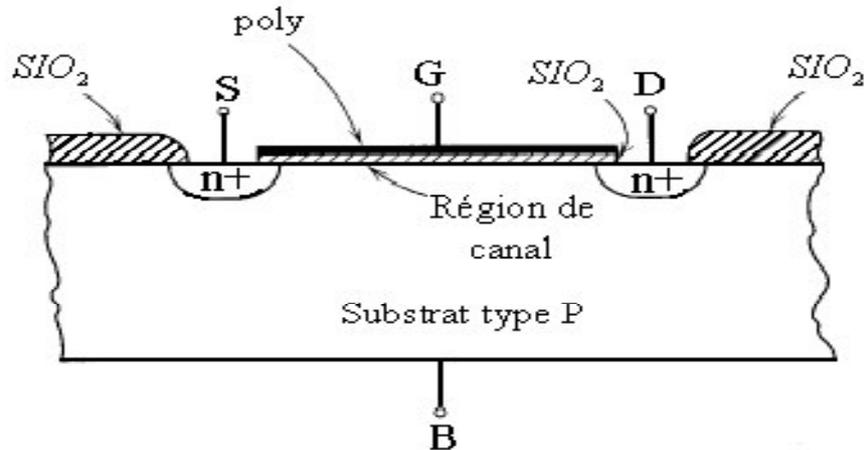


Figure II.1 le transistor MOS

La tension de grille source (V_{gs}) modifie la conductibilité de la région sous la grille, la tension de grille est contrôlée conductibilité entre la source et le drain. Cette commande peut être employée pour utiliser le transistor comme un amplificateur dans les circuits analogiques et switcher dans les circuits digitaux.

On note L (de l'anglais length) la longueur et W (de l'anglais width) la largeur du canal Figure (II.2).

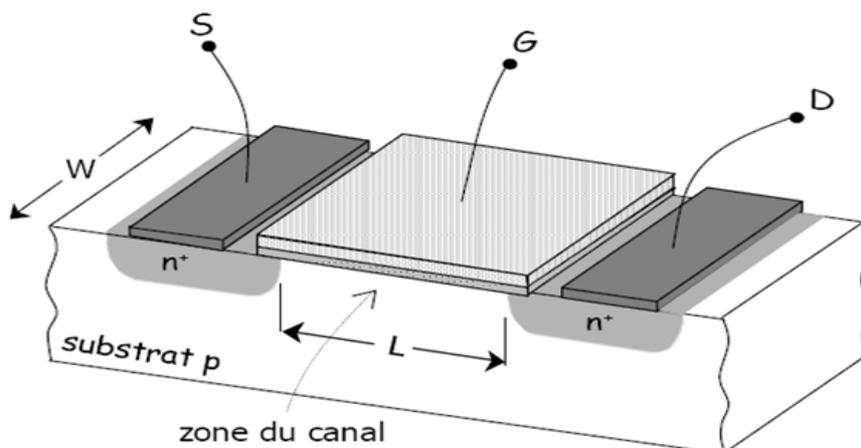


Figure II.2 structure 3D de transistor NMOS

II.1.3 les éléments parasites du transistor MOS :

A chaque jonction sont associées une diode et une capacité de jonction. Ces capacités limitent la fréquence maximale de fonctionnement du circuit intégré et sont un important facteur de la consommation de courant des circuits haute fréquence digitaux et analogiques.

Les éléments dominants sont la capacité grille-source, la capacité de recouvrement grille-drain et la capacité de jonction drain-source.

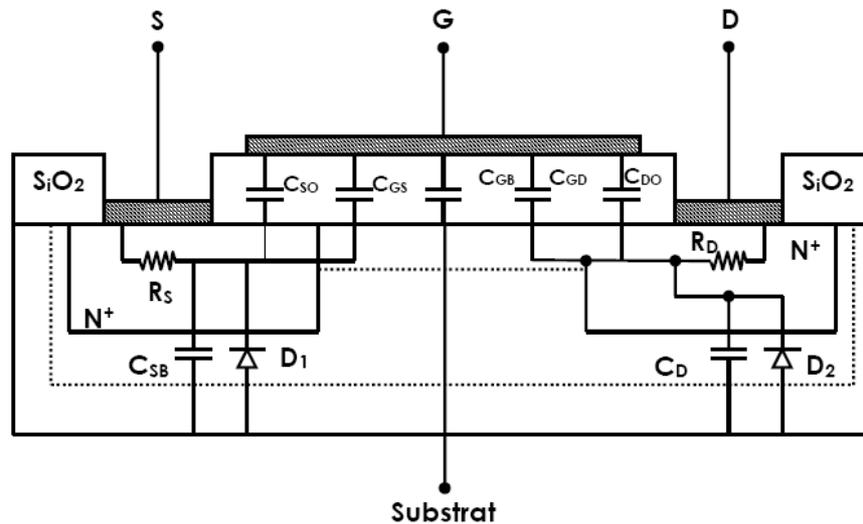


Figure II.3 : les éléments parasites du transistor MOS

II.1.4 les caractéristiques du transistor MOS :

II.1.4.1. les régions d'opération du transistor MOS

Les différentes régions de fonctionnement du transistor MOS sont montrées dans la Figure (II.4), Notez que la triode région et active région sont équivalentes à la région linéaire et à la région de saturation respectivement.

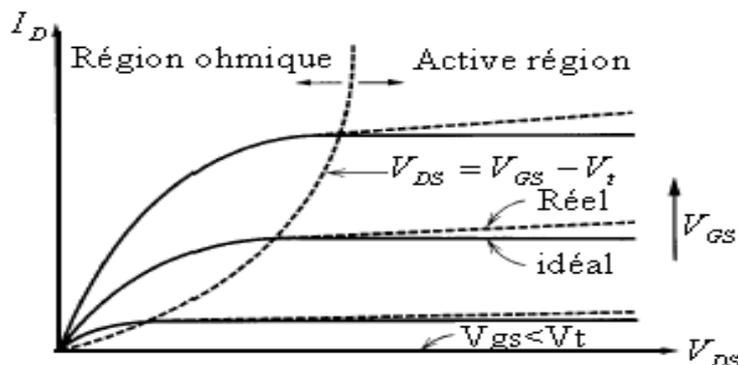


Figure II.4 : caractéristique I-V de transistor MOS

Les expressions du courant de drain en les différents régions pour le transistor NMOS sont comme suit.

Faible inversion (régime ohmique)

Pour une tension grille-source plus de tension seuil et tension drain-source est au dessous de sa tension seuil, Le transistor NMOS opère en région ohmique (région linéaire).

$$I_D = \mu_n \cdot C_{OX} \cdot \frac{W}{L} \cdot (V_{GS} - V_T) \cdot V_{DS} \quad \text{Eq (II.1)}$$

Forte inversion linéaire

C'est la zone de transition entre la région linéaire et la région de saturation.

$$I_D = \mu_n \cdot C_{OX} \cdot \frac{W}{L} \left[(V_{GS} - V_T) V_{DS} - \frac{V_{DS}^2}{2} \right] \quad \text{Eq (II.2)}$$

Forte inversion saturation

Pour une tension grille-source plus de tension seuil et tension drain-source est au dessus de sa tension seuil, Le transistor NMOS opère en active région (région de saturation).

$$I_D = \frac{\mu_n \cdot C_{OX}}{2} \cdot \frac{W}{L} \cdot (V_{GS} - V_T)^2 \quad \text{Eq (II.3)}$$

En résumé, on peut considérer que le transistor MOS comme une résistance commandée par la tension de grille lorsque la tension drain source reste faible face à la tension de seuil. En ce mode de fonctionnement est principalement utilisé pour réaliser des circuits digitaux. Lorsque la tension drain source est élevée le transistor se comporte comme une source de courant commandée par la tension de grille, on utilise ce mode de fonctionnement dans des applications analogiques.

II.1.4.2. la tension d'Early :

En réalité le courant de drain dans la région active (région de saturation) est varié légèrement avec la variation de tension Vds, Cet effet s'appelle l'effet d'Early (channel length modulation) (la longueur du canal L est varié en fonction de tension Vds)

$$\frac{\partial I_D}{\partial V_{DS}} = - \frac{\mu_n \cdot C_{OX}}{2} \cdot \frac{W}{L^2} \cdot (V_{GS} - V_T)^2 \cdot \frac{dL}{dV_{DS}} \quad \text{Eq (II.4)}$$

On peut définir la tension d'Early comme

$$V_A = \frac{I_D}{\frac{\partial I_D}{\partial V_{DS}}} \quad \text{Eq (II.5)}$$

Si on prendre en considération l'effet d'Early l'équation (II .4) est devient

$$I_D = \frac{\mu_n \cdot C_{ox}}{2} \cdot \frac{W}{L} \cdot (V_{GS} - V_T)^2 \cdot (1 + \lambda \cdot V_{DS}) \tag{Eq (II.6)}$$

$$\lambda = \frac{1}{V_A} \tag{Eq (II.7)}$$

II.1.4.3. Transconductance :

On peut définir la transconductance comme la variation du courant de drain I_D en fonction de tension V_{GS}

$$g_m = \frac{\partial I_D}{\partial V_{GS}} \tag{Eq (II.8)}$$

$$g_m = \mu_n \cdot C_{ox} \cdot \frac{W}{L} \cdot (V_{GS} - V_T) \tag{Eq (II.9)}$$

I.1.5. Modèle aux petits signaux :

Le circuit équivalent en petits signaux d'un MOS idéal en basse fréquence représenté dans la figure (II.5.), l'impédance d'entrée (entre la grille et la source) est très haute, le courant de drain est une fonction de la tension V_{GS} .

$$I_D = g_m \cdot V_{GS} \tag{Eq (II.10)}$$

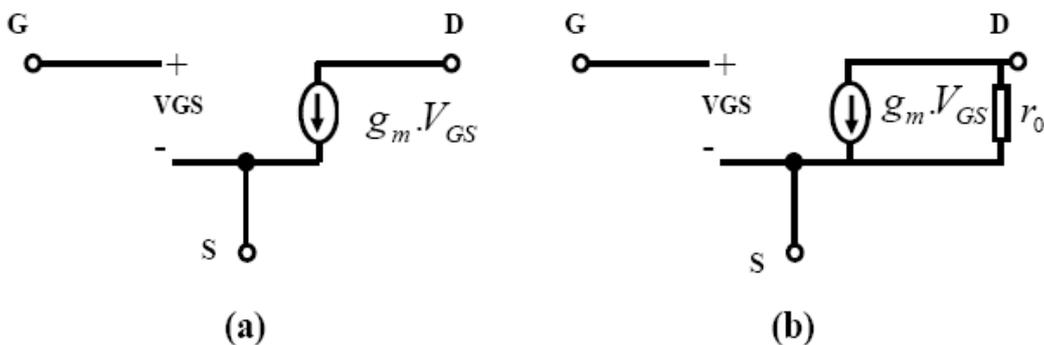


Figure II.5: les circuits équivalents du MOS en petits signaux

Si on prendre en considération la tension d'Early (l'effet channel length modulation), le courant de drain est varié linéairement avec la tension V_{ds} , équivalente à une résistance linéaire r_0 figure (II.5.b)

$$I_D = g_m \cdot V_{GS} \tag{II.11}$$

II.1.6. Transistor connecté en diode :a

En technologies CMOS, il est difficile de fabriquer des résistances avec des valeurs commandées ou une taille physique raisonnable, par conséquent, il est souhaitable de remplacer la résistance par un transistor MOS, un transistor MOSFET peut fonctionner comme une résistance si sa grille et drain sont court-circuités.

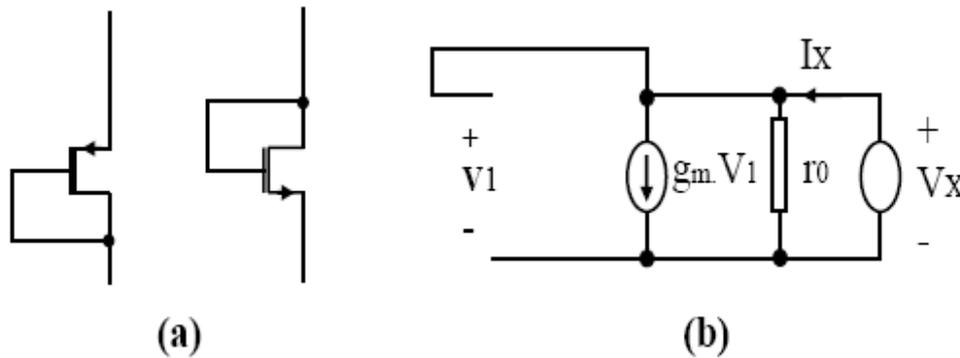


Figure II.6: Transistor connecté en diode

Le transistor est toujours en saturation parce que le drain et la grille est court circuit, en utilisant le modèle en petits signaux comme montré dans la figure (I.6 .b), pour obtenir l'impédance équivalente du dispositif

$$I_X = g_m \cdot V_X + \frac{V_X}{r_0} \tag{II.12}$$

$$r_{eq} = \frac{r_0}{r_0 \cdot g_m + 1} \tag{II.13}$$

II-2 Les miroirs de courant a base de transistor MOS :

Un miroir de courant est un élément avec au moins trois terminaux, comme montré dans figure (II.7), le terminal commun est connecté à la masse, le courant d'entrée est connecté au générateur de courant idéal. Le courant de sortie est égal au courant d'entrée multiplié par le gain désiré. Si le gain est unité, le courant d'entrée est reflété à la sortie.

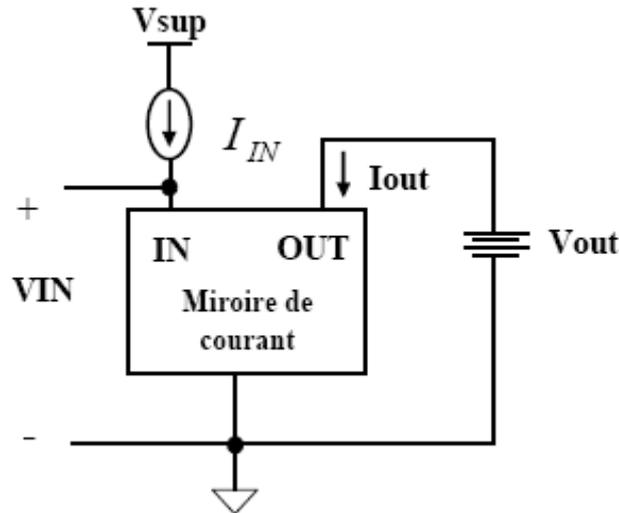


Figure. II.7 : Le schéma de principe d'un miroir de courant

Les miroirs de courants sont utilisés dans les circuits intégrés analogiques comme des éléments de polarisation et comme des dispositifs de charge pour les étages de l'amplificateur.

L'usage des miroirs de courants en polarisation peut avoir pour résultat l'insensibilité supérieure de la performance du circuit aux variations de l'alimentation et de la température.

Les miroirs de courants occupent moins d'espace que les résistances. Quand il est utilisé comme un élément de charge dans l'amplificateur.

II.2.1 miroir de courant simple :

La figure (II.8) montre un miroir de courant simple en technologie MOS, La tension V_{ds} de M1 est nulle, le transistor fonctionne dans la région de saturation (région active), le transistor M1 est configure en diode connecté, le transistor M2 fonctionne également dans la région active. Le courant I_{D2} est commandé par V_{GS2} , qui est égal à V_{GS1} .

Pour assurer un bon fonctionnement de miroir de courant il fait garder le transistor M2 toujours en régime de saturation, La tension overdrive minimale pour garder le transistor M2 reste en régime de saturation (source de courant) est $V_{OV2} = V_{GS} - V_T$

La tension overdrive minimale pour garder le transistor M2 reste en régime de saturation (source de courant) est :

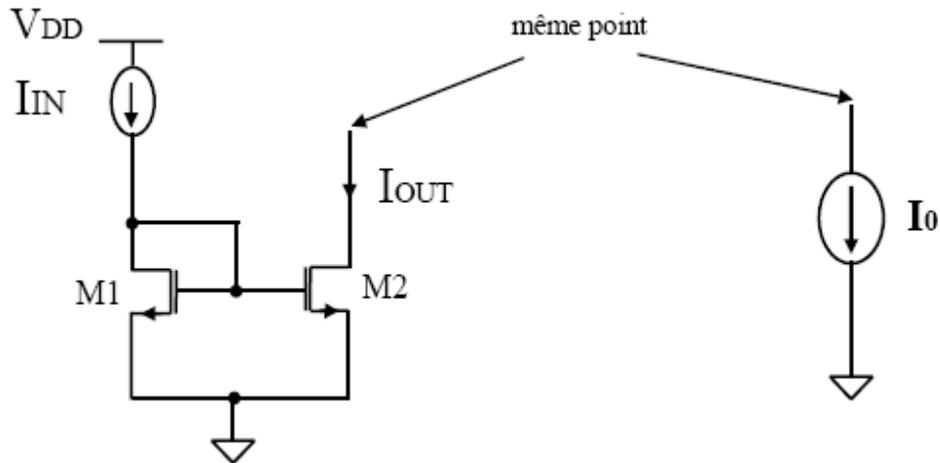


Figure. II.8: Un miroir de courant simple, schéma et symbole

$$V_{OV2} = V_{GS2} - V_T = \sqrt{\frac{2.I_{D2}}{K.(W/L)_2}} \quad \text{Eq (II.14)}$$

$$V_{GS2} = V_T + \sqrt{\frac{2.I_{D2}}{K.(W/L)_2}} = V_{GS1} = V_T + \sqrt{\frac{2.I_{D1}}{K.(W/L)_1}} \quad \text{Eq (II.15)}$$

De l'équation (II.15) on peut déduire que les tensions overdrive des transistors M1 et M2 sont égaux, Si les transistors sont identiques ($(WL)_1 = (WL)_2$),

$$I_{out} = I_{D1} = I_{D2} \quad \text{Eq (II.16)}$$

L'impédance de sortie de tels miroirs égale l'impédance de sortie du transistor M2.

$$r_{out} = r_{o, M2} = \frac{1}{\lambda \cdot I_{out}} \quad \text{Eq (II.17)}$$

Dans le cas où l'on désire un gain en courant différent de l'unité, on modifie la géométrie des transistors MOS et il vient la relation:

$$\frac{I_{out}}{I_{in}} = \frac{W_2/L_2}{W_1/L_1} \quad \text{Eq (II.18)}$$

A cause de l'effet d'Early, les courants ne sont dans le même rapport que si les tensions drain source sont égales. Pour diminuer l'éventuelle différence entre les deux courants, on utilise des sources de courant Wilson ou cascode.

II.2.2 Le montage Wilson :

Le montage Wilson MOS ne propose aucune amélioration significative par rapport au montage cascode. Pourtant, le fonctionnement en est différent. En effet, le montage cascode assure un fonctionnement continu lorsque le niveau de sortie V_{out} varie de 0 à $V_{out\ max}$. Par contre, dans le montage Wilson le transistor M2 est bloqué lorsque $V_{out} < V_T$.

Ce point apparaît comme un inconvénient dans la conception d'une cellule analogique qui peut être amené à fonctionner dans la zone de saturation.

On retrouve dans cette configuration les mêmes équations que pour le montage cascode

$$\frac{I_{out}}{I_{in}} \approx 1 \quad \text{Eq (II.19)}$$

$$r_{out} = (g_{M4} \cdot r_{02}) \cdot r_{04} \quad \text{Eq (II.20)}$$

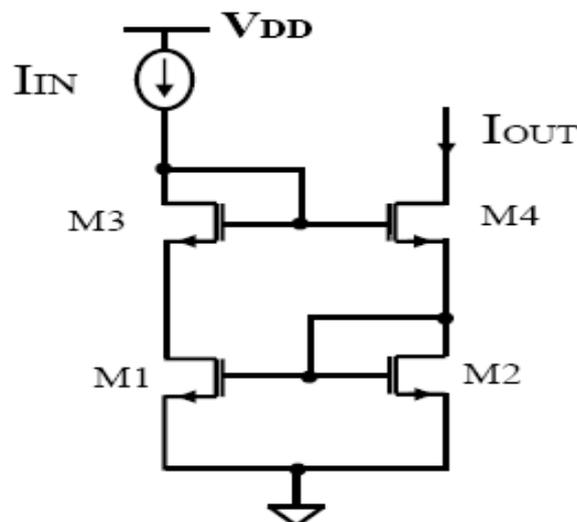


Figure .II.9: Le montage de WILSON

II.2.3 Le montage cascode :

Le miroir de courant cascode est montré en la figure (II.10.a), ces types des miroirs sont largement utilisés en les blocs analogiques, La configuration cascode est utilisée pour réduire l'erreur présentée par la configuration simple, et augmenté l'impédance de sortie.

La tension de la grille source du transistor M1 et M3 respectivement sont

$V_{GS} = V_{OV} + V_T$, $V_{GS} = 2.(V_{OV} + V_T)$, et le tension de source de M4 est $V_{OV} + V_T$ comme montré en la figure (I.10.b).

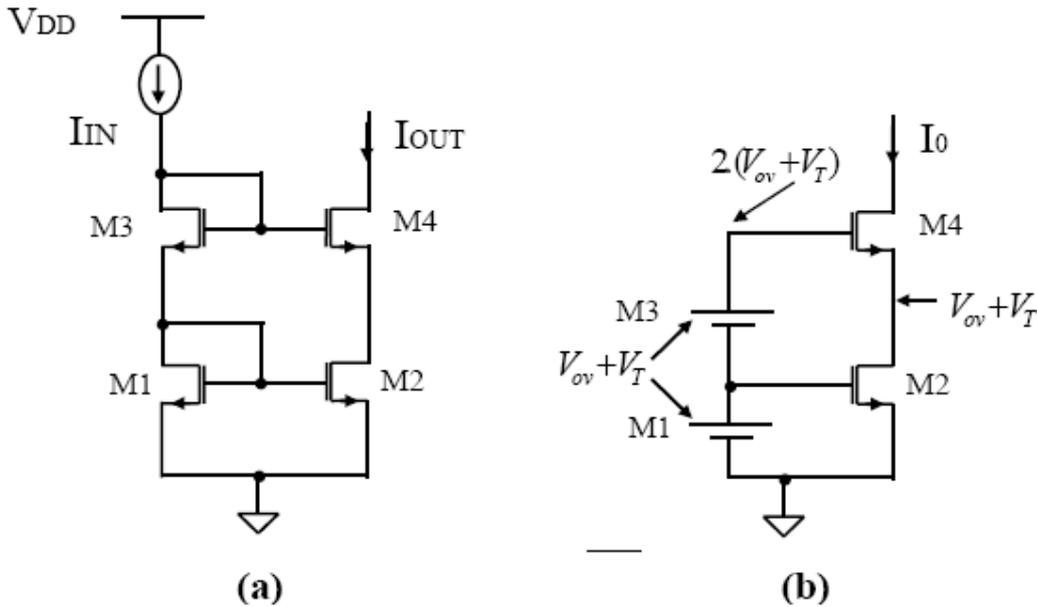


Figure II.10: Le montage cascode

La tension minimale de drain du transistor M4, c'est la même tension travers la source de courant, Pour assurer un bon fonctionnement de miroir de courant il fait garder le transistor M4 toujours en région de saturation

$$V_{DS4} \geq V_{GS4} - V_T \tag{Eq (II.21)}$$

$$V_{D4} \geq 2.V_{OV} + V_T \tag{Eq (II.22)}$$

La configuration cascode présenté une impédance de sortie très élevée.

$$r_{out} = (g_{M4} \cdot r_{o2}) \cdot r_{o4} \tag{Eq (II.23)}$$

II.2.4 Wide swing miroir de courant

Si la tension de la grille du transistor M4 peut être réduite à $2.V_{ov} + V_T$, alors la tension de drain du transistor M2 devient V_{ov} , et la tension minimum à travers la source courante est réduite à $2.V_{ov}$, le circuit montré dans la figure (I.11). Illustre cette idée

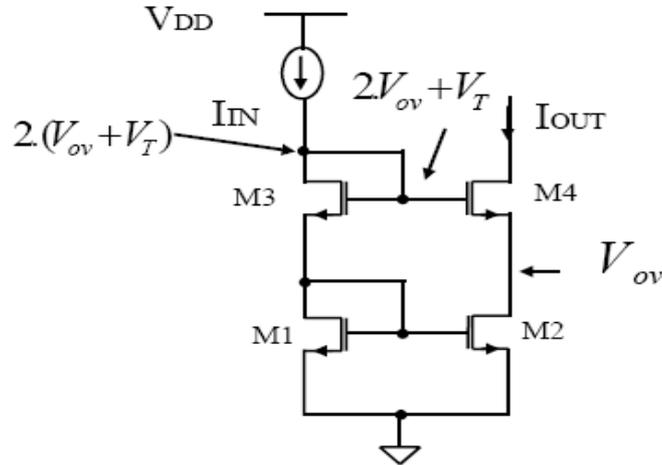


Figure II.11: Le montage Wide swing

Le transistor M6 est utilisé pour diminuer la tension de la grille du transistor M2 à $2.V_{ov} + V_T$, ceci réduit la tension de drain du transistor M2 à $2.V_{ov}$ figure (II.12) et garder les transistors M1 et M2 en saturation, M4 est redimensionné pour produire $3.V_{ov} + 2.V_T$, c'est-à-dire $V_{GS3} = 2.V_{ov} + V_T$, et la tension de grille source du transistor M6 est $V_{ov} + V_T$, et la tension de grille de M2 devienne $2.V_{ov} + V_T$, pour accomplir ceci, la largeur de M4 est faite à un quatrième la taille de les autres transistors MOS

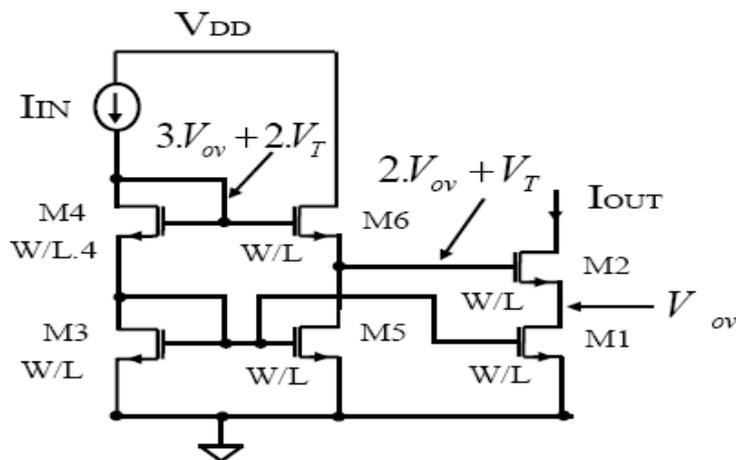


Figure II.12: Le montage Wide swing miroir de courant.

L'impédance de sortie de ce type de miroir de courant est

$$r_{OUT} = r_{o2} \cdot (1 + g_{m2} \cdot J_{o2}) + r_{o1} \tag{II.24}$$

II-3 Les Circuits Convoyeurs de Courant à base de transistor MOS :

Les circuits convoyeurs de courant sont parmi les composants actifs de base les plus utilisés pour réaliser des circuits analogiques fonctionnant en mode courant. Ils ont été utilisés pour mettre en œuvre des convertisseurs d'impédance, des résistances négatives, des gyrateurs flottants, des filtres à capacité commuté, des amplificateurs ...etc.

Ces circuits alors bénéficient de bonnes performances fréquentielles et ne sont pas limités par un produit gain-bande passante constant comme c'est le cas pour les circuits réalisés à partir d'amplificateurs opérationnels classiques.

Un circuit convoyeur de courant quelle que soit sa génération est un circuit actif qui comporte essentiellement trois ports d'entrées/sorties, noté X, Y, Z, comme le montre la Figure (II.13).

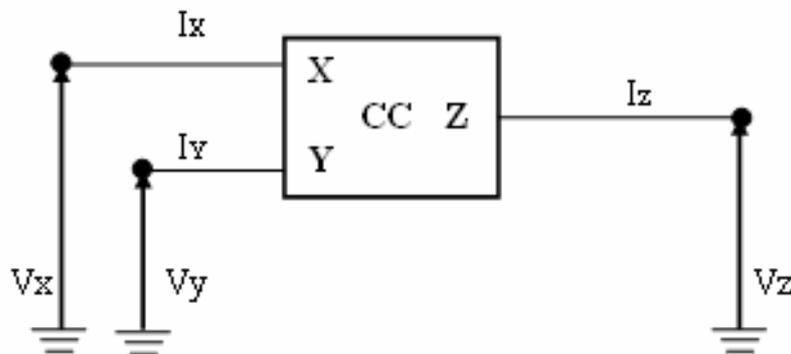


Figure II-13 : Représentation symbolique du circuit convoyeur de courant

Les caractéristiques de convoyeur de courant sont représenté par une matrice donnant les sorties des trois ports en termes de leurs entrées correspondantes.

$$\begin{bmatrix} i_x \\ V_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & \mathbf{a} & 0 \\ \mathbf{b} & 0 & 0 \\ 0 & \mathbf{c} & 0 \end{bmatrix} * \begin{bmatrix} V_y \\ i_y \\ V_z \end{bmatrix} \quad \text{Eq (II.25)}$$

Ici a, b et c sont généralement coefficients, et ceux-ci peuvent avoir n'importe quelle forme de valeur 1, 0 ou -1.

II-3.1 Convoyeurs de courant de la première génération CCI :

Le circuit convoyeur de courant de la première génération a été introduit par Sedra et Smith en 1968

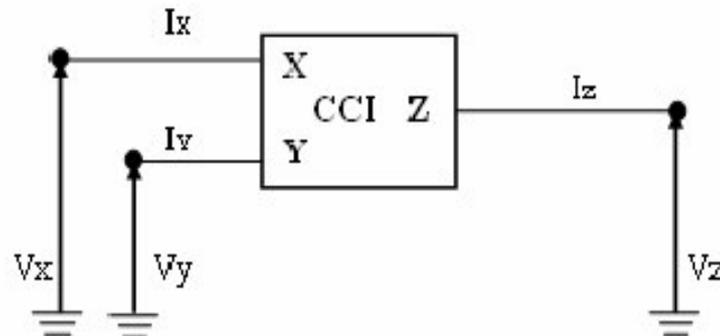


Figure 14 : Représentation symbolique de la première génération du circuit convoyeur de courant

Les différentes relations qui peuvent exister entre les courants et les tensions d'entrées/sorties sont décrites par l'équation matricielle (Eq (II.26)) :

$$\begin{bmatrix} i_x \\ V_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 1 & 0 \\ 1 & 0 & 0 \\ 0 & 1 & 0 \end{bmatrix} * \begin{bmatrix} V_y \\ i_y \\ V_z \end{bmatrix} \quad \text{Eq (II.26)}$$

- Il est indiqué qu'une tension est appliquée sur le nœud Y, un potentiel égal apparaîtra sur le nœud X. ($V_x = V_y$.)
- Une entrée de courant I_x appliquée dans le nœud X entraînera la même quantité de courant dans le nœud Y et la même quantité de courant sera transmis au nœud de sortie Z.
- La première caractéristique ($V_x = V_y$) est implémentée en utilisant suiveur de tension et deuxième caractéristique ($I_y = I_x$ & $I_z = I_x$) est implémentée en utilisant des miroirs de courant comme indiqué dans fig. (II.15).

II-3.1.2 Structure des circuits CCI+ classe AB :

Le problème majeur dans le circuit CCI+A est que le courant transporté à Z est unidirectionnel.

Pour surmonter ce problème, la configuration classe AB est préférée. Le circuit CCI de classe AB est capable de fournir un courant bidirectionnel.

Il est implémenté en utilisant deux convoyeurs complémentaires de type classe-A comme indiqué sur la figure (II.16)

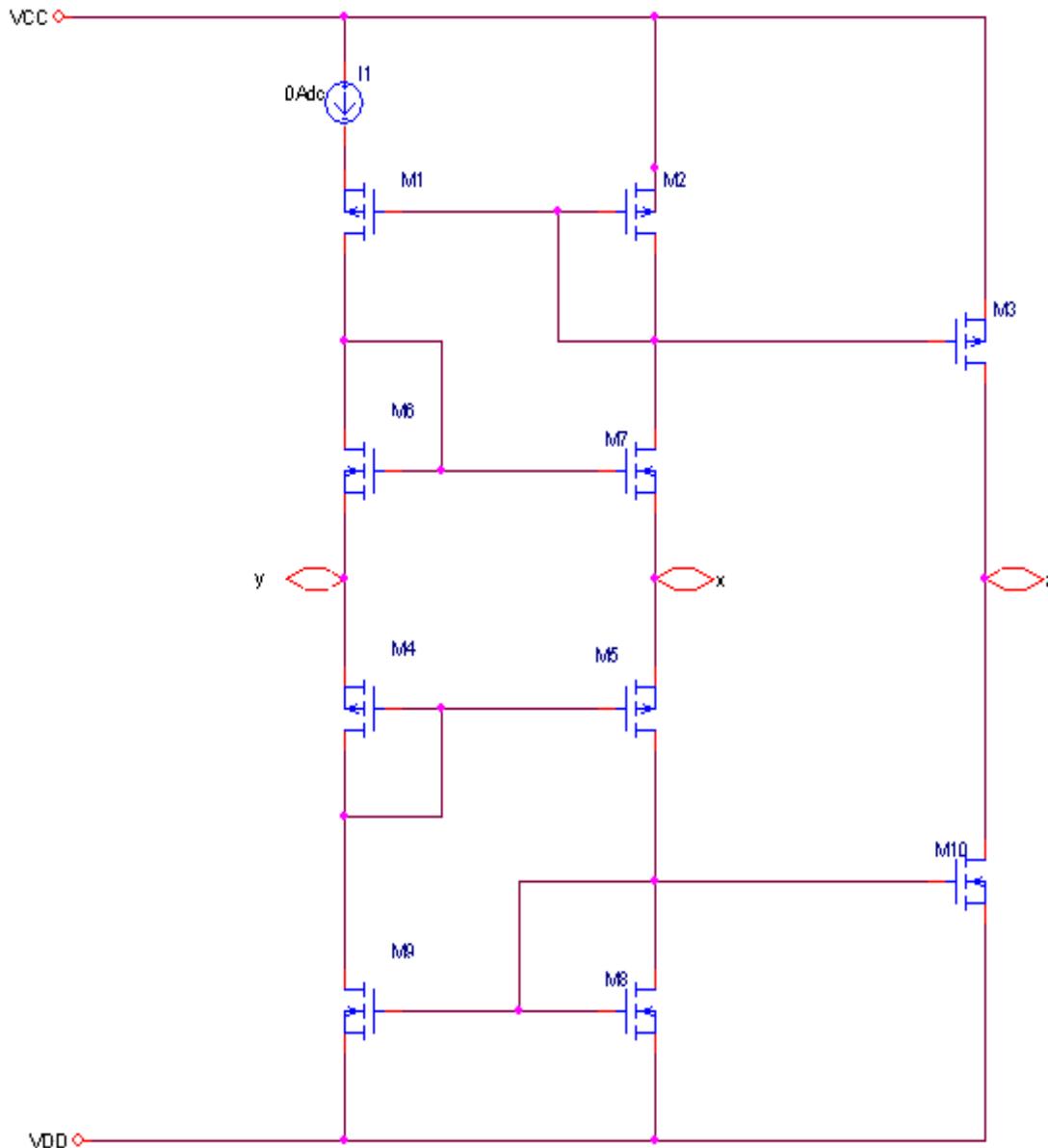


Figure II-16 Circuit convoyeur de courant CCI class AB

II-3.2 Convoyeurs de courant de la deuxième génération CCII:

Pour plusieurs applications la haute impédance d'entrée est préférable, pour cette raison, la seconde génération a été développée. Elle a une haute impédance sur l'une des entrées et les autres entrées seront en faible impédance, au contraire des circuits convoyeurs de courant de la première génération qui ont les deux entrées en faible impédance.

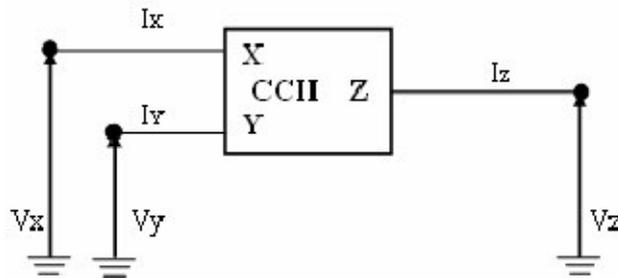


Figure II.17: Représentation symbolique de la seconde génération du circuit convoyeur de courant

Le convoyeur de courant de seconde génération qui a été introduit par Smith et Sedra possède 3 ports d'accès X, Y et Z. Le port Y est une entrée en tension ($I_y=0$).

- La propriété du nœud X est de recopier sur son nœud la tension appliquée en Y ($V_y = V_x$). Cette propriété entre les nœuds X et Y correspond à la fonctionnalité d'un suiveur de tension idéal (impédance d'entrée infinie en Y et impédance de sortie nulle en X).
- Le nœud X est aussi une entrée/sortie pour un courant I_x sur la Figure (II.17).

Dans tous les cas, que le courant I_x soit un courant d'entrée ou un courant de sortie issu de la connexion d'une charge en X, le nœud Z produit un courant égal à I_x . Ce nœud Z correspond à la sortie d'un générateur de courant de valeur $I_z = \alpha I_x$:

- Pour $\alpha = +1$, le CCII est un convoyeur de type positif et noté CCII+ ;
- Pour $\alpha = -1$, le CCII est un convoyeur de type négatif et noté CCII-.

La matrice représentative des circuits convoyeurs de courant de la seconde génération suivante résume le comportement électrique des nœuds X, Y et Z du CCII idéal :

$$\begin{bmatrix} i_y \\ V_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & 0 & 1 \end{bmatrix} * \begin{bmatrix} V_y \\ V_x \\ i_x \end{bmatrix} \quad \text{Eq (II.27)}$$

Dans la seconde génération des convoyeurs de courant on trouve deux types de circuits :

1. Convoyeur de courant positif CCII+ : Les courants I_x et I_x ayant la même direction comme dans les miroirs de courant.
2. Convoyeurs de courant négatif CCII- : Les courants I_x et I_x sont opposés en direction.

Il ya deux types possibles pour la mise en œuvre du convoyeur de courant de deuxième génération : classe A et classe AB.

II-3.2.1 Structure des circuits CCII+ classe A:

La Figure (II.18) représente le schéma électrique du circuit convoyeur de courant de seconde génération classe A à base de miroir de courant simple.

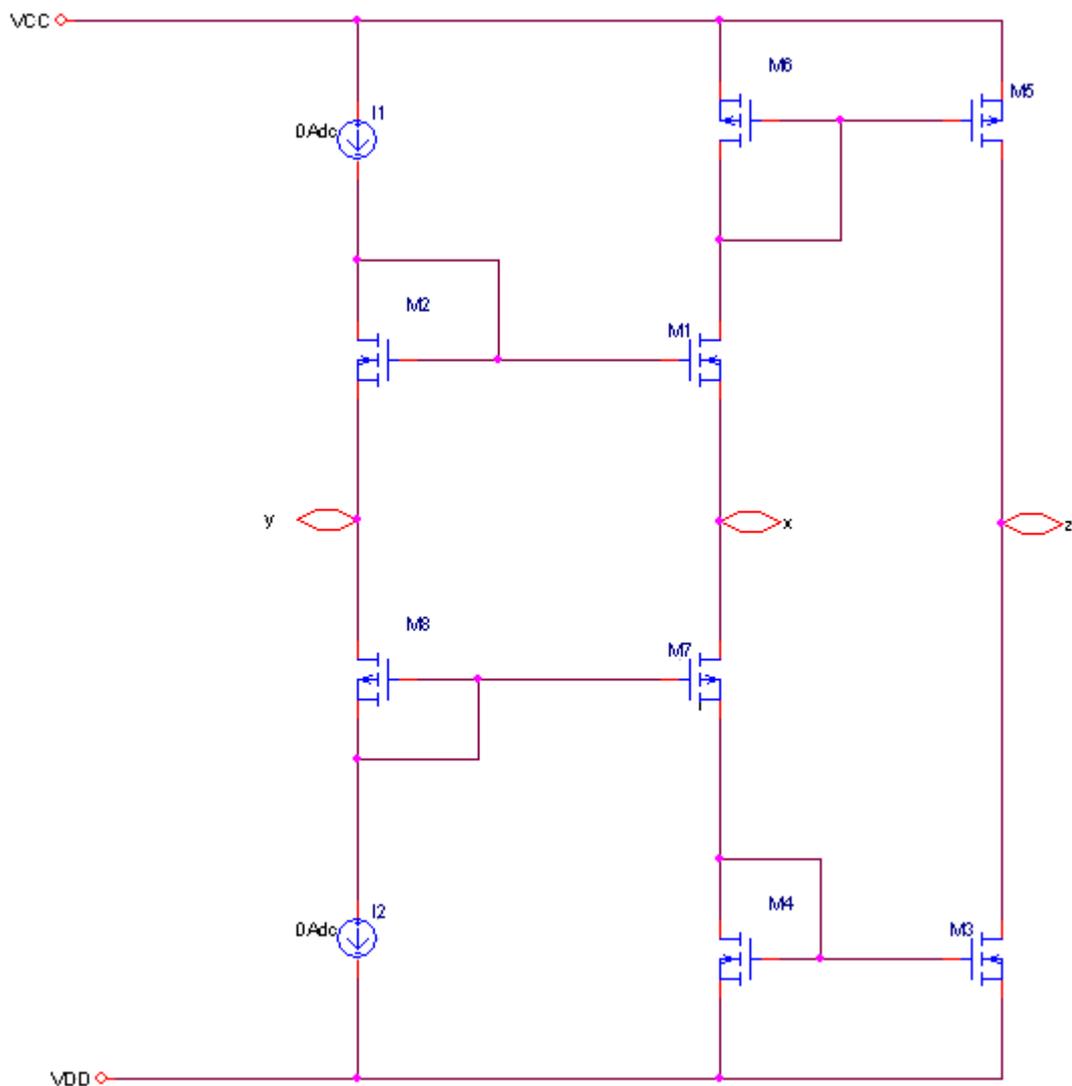


Figure II-18 Circuit convoyeur de courant deuxième génération CCII simple classe A

II-3.2. 3 Structure des circuits CCII- :

Un CCII- est obtenu lorsque les relations (II-28) et (II-29) restant par ailleurs identiques, le sens de courant sur la voie Z est inversé (c'est à dire $I_z(t) = -I_x(t)$), ainsi le même principe que celui qui a permis d'obtenir le circuit CCI- à partir de CCI+ ,

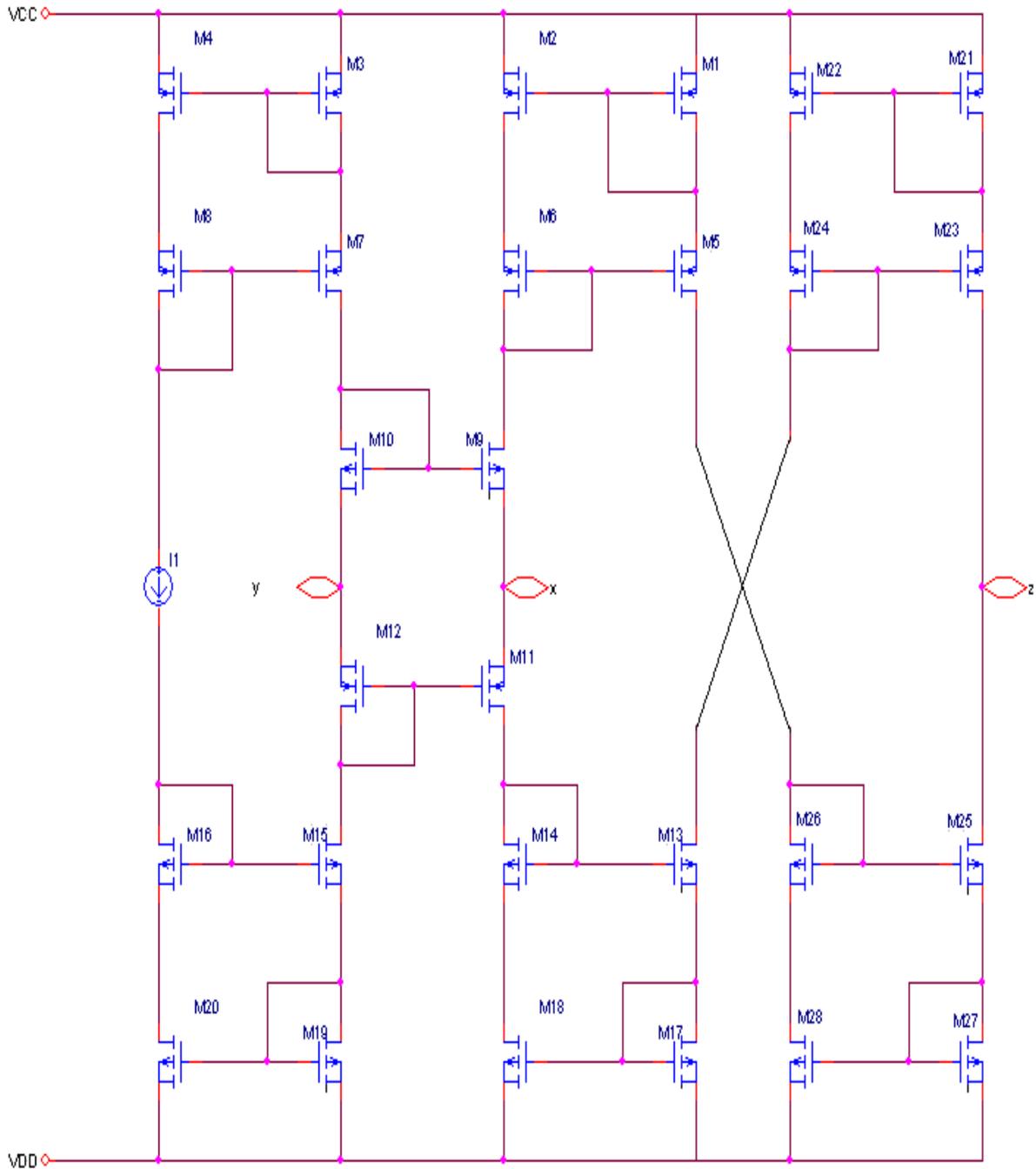


Figure II-20 Circuit convoyeur de courant deuxième génération CCII-

II-3.3 Les convoyeurs de courant de la troisième génération CCIII :

Une autre génération des circuits convoyeurs de courant qui a été proposé par A. Fabre en 1995, est les circuits convoyeurs de courant de la troisième génération.

La matrice représentative de cette troisième génération est défini par l'équation (II.31) :

$$\begin{bmatrix} iy \\ Vx \\ iz \end{bmatrix} = \begin{bmatrix} 0 & -1 & 0 \\ 1 & 0 & 0 \\ 0 & 1 & 0 \end{bmatrix} * \begin{bmatrix} Vy \\ ix \\ Vz \end{bmatrix} \tag{Eq (II.31)}$$

Le fonctionnement des circuits CCIII est similaire à la première génération, avec une exception, que les courants passant dans les ports X et Y sont opposés.

$$Iy = -Ix \tag{Eq (III.32)}$$

$$Iz = Ix \tag{Eq (III.33)}$$

$$Vx = Vy \tag{Eq (III.34)}$$

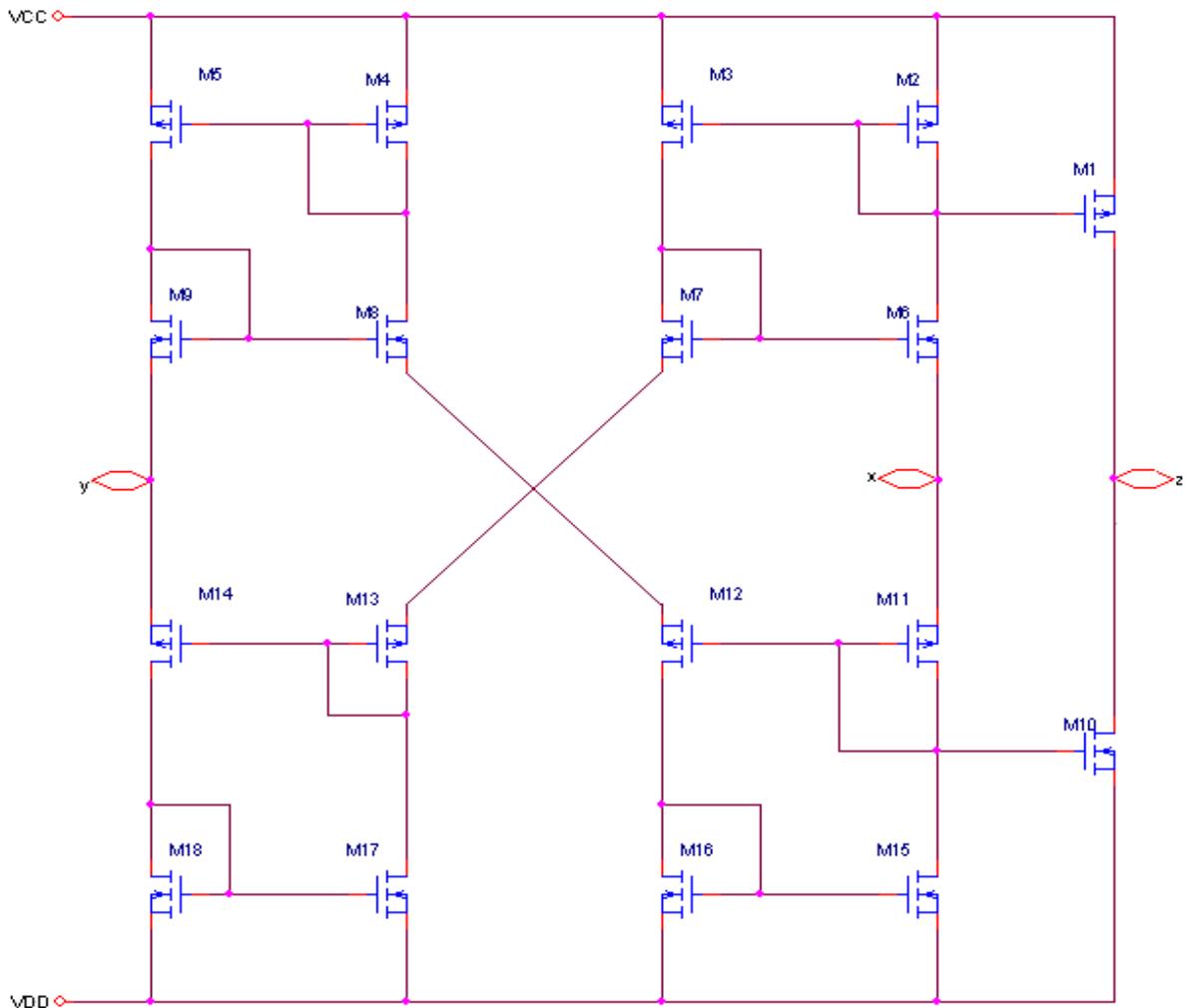


Figure II.21: Circuit convoyeur de courant de la troisième génération

III-1-4 Avantages des circuits convoyeurs de courant par rapport aux amplificateurs

Opérationnel :

Des différences fondamentales existent entre ces deux circuits actifs :

Les amplificateurs opérationnels "AOP" ont un gain théoriquement infini en boucle ouverte. Dans la pratique, il en est ainsi seulement en basse fréquence (Gain de l'ordre de 10⁵ pour le continu). A partir d'une fréquence de l'ordre d'une dizaine de Hertz pour les "AOP" classiques ou de l'ordre de dix à cent KHz pour les "AOP" rapides, la réponse en fréquence en boucle ouverte chute de 20 dB par décade conduisant au voisinage de 100 MHz à un gain en boucle ouverte de l'ordre de la dizaine. Bien avant ces fréquences, les faibles valeurs du gain engendrent des sensibilités élevées limitant les circuits de filtrages à AOP.

Par ailleurs, l'impédance de sortie de l'amplificateur opérationnel utilisé en boucle fermé variera fortement en fonction de la fréquence. Ce qui, constituera dans le cas d'un circuit de filtrage un handicap supplémentaire.

Les circuits convoyeurs de courant sont quant à eux des circuits possédant un gain égal à l'unité et fonctionnant en boucle ouverte. Notons cependant que des gains en courant supérieur à l'unité sont facilement réalisables par mise en parallèle de plusieurs sorties identiques. Leur réponse en fréquence est très précise sur une plage de fréquence très étendue.

Ajoutons aussi que les circuits convoyeurs de courant de seconde et de première génération grâce à leur architecture simple (Figure (II.15) et Figure (II.18)) et au fait qu'ils n'aient pas besoin de circuit de compensation pour assurer la stabilité.

Conclusion :

Dans ce chapitre nous avons présenté le comportement du composant actif utilisé dans la conception de notre modèle qui sera décrit dans le chapitre suivant.

Dans un premier temps, nous nous sommes intéressés à l'étude du transistor MOS avec ses caractéristiques. Nous avons abordé par la suite l'ensemble des miroirs de courant puis enfin les différentes générations du convoyeur de courant.

Le prochain chapitre sera consacré à une étude de conception et de simulation du circuit convoyeur de courant seconde génération d'abord avec PSPICE-ORCAD, et ensuite avec le VHDL-AMS.

CHAPITRE III :

Simulations et Applications des Convoyeurs de Courant

Introduction :

Après une étude théorique de la technique de modélisation et de simulation des circuits analogiques par des langages spéciaux, nous avons étudié des circuits réalisés à base de transistors MOSFET (différents types de miroirs de courant et générations des circuits convoyeurs de courant).

Ce chapitre est divisé en quatre parties :

La première partie présente la simulation de transistor MOSFET et ses caractéristiques utilisé pour réaliser des miroirs de courant et confirmer leur fonctionnement par la simulation et ce afin de les utiliser dans la réalisation des circuits convoyeurs de courant.

Dans la deuxième partie nous utilisons la conception du circuit convoyeur de courant de seconde génération positif pour créer un modèle de CCII+ que nous avons utilisé dans différents applications . Le modèle CCII+ a été utilisé pour mettre en évidence la justesse de ses équations et la réponse du circuit à partir d'un signal d'entrée, d'abord avec PSPICE-ORCAD, ensuite avec VHDL-AMS.

Dans la troisième partie nous développons un ensemble d'applications : circuit amplificateur en mode courant, circuit de filtrage universel, d'abord avec PSPICE-ORCAD, et ensuite avec VHDL-AMS.

Dans la quatrième partie nous établissons une comparaison entre les deux simulateurs, PSPICE-ORCAD et VHDL-AMS dans le cadre des applications étudiées.

III-1 Simulation des cellules élémentaires :

Au début nous commençons la simulation avec PSPICE-ORCAD

III-1.1. Simulation de transistor MOS :

Dans cette partie nous utilisons un modèle PMOS standard pour la simulation :

Le schéma de circuit de simulation est donné en figure (II.1).

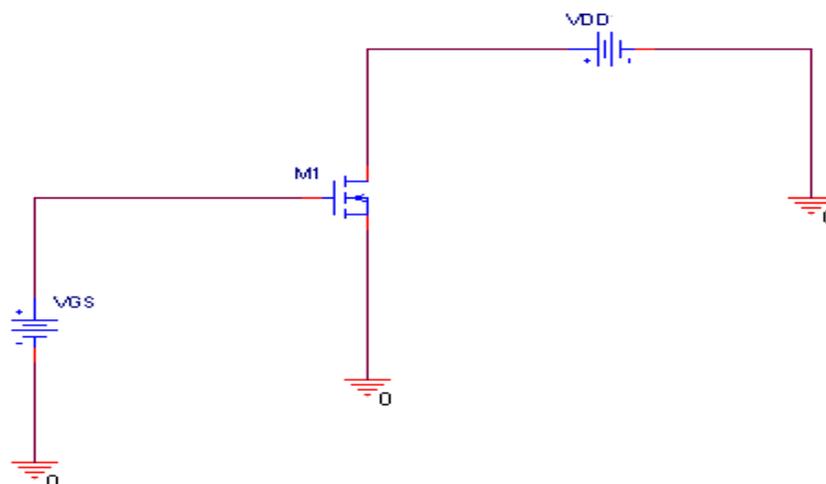


Figure III.1 circuit de simulation de transistor MOSFET

Nous avons les paramètres de transistor MOSFET : W, L, et les éléments parasites (Cd, Cs, Cg, Csb, Cgb, Cgd, Cgs, Rd, Rs....) comme déjà vu dans le deuxième chapitre .

Nous varions légèrement les paramètres pour obtenir des résultats plus proches du cas idéal de transistor MOSFET et nous obtenons les valeurs qui sont montrées au tableau (III.1).

Élément	Valeur	Élément	Valeur	Élément	Valeur	Élément	Valeur
W (µm)	0.6	Cs (pf)	580	Cgd(nf)	458	Rd (Ω)	13
L(µm)	13	Cd(pf)	332	Cgb(pf)	89	Rs (Ω)	6
Cg(pf)	167	Cgs(pf)	271	Csb(nf)	280	Rds (KΩ)	250

Tableau III.1valeurs des éléments parasite de transistor MOS

III-1.1.1 Caractéristiques de sortie :

Le résultat de simulation (Caractéristiques de sortie) est donné en figure (II.2).

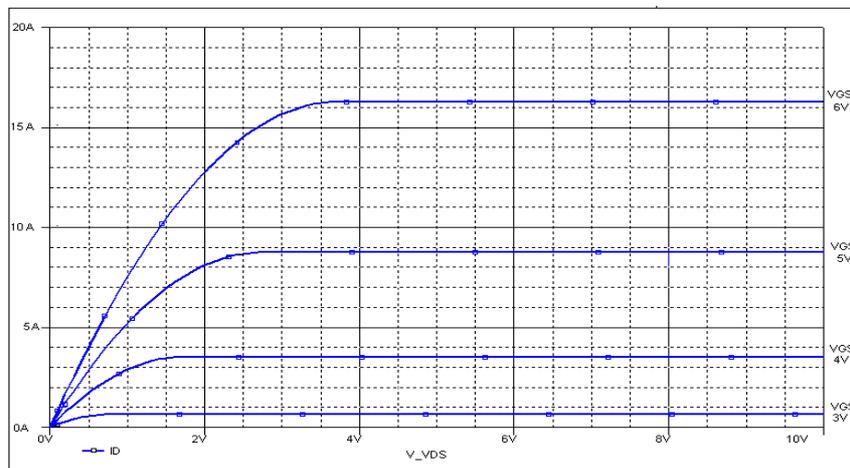


Figure III.2 Caractéristiques de sortie

III-1.1.2. Caractéristiques de transfert :

Le résultat de simulation (Caractéristiques de transfert) est donné en figure (II.3).

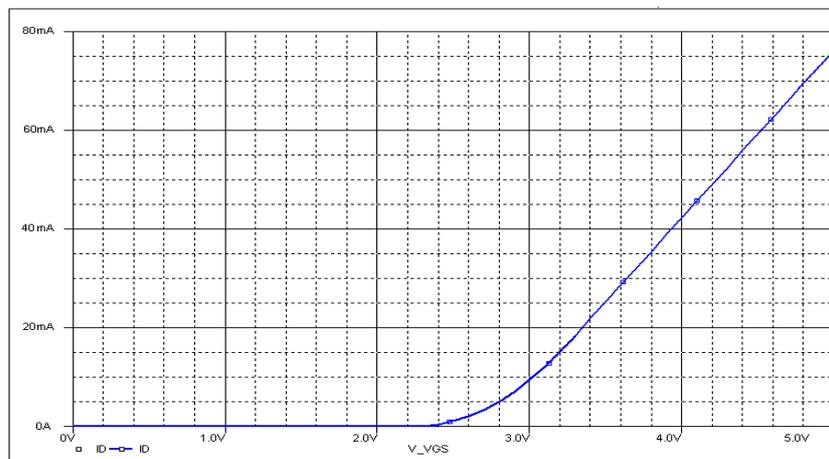


Figure III.3 Caractéristiques de transfert

III-1.2.Simulation de miroir de courant :

Après l'obtention de résultats dans la simulation du transistor MOS, nous utilisons ce modèle avec ses paramètres pour réaliser les circuits miroirs de courant suivants :

III-1.2.1.Miroir de courant simple avec transistor PMOS:

Le schéma de circuit de simulation est donné en figure (III.4).

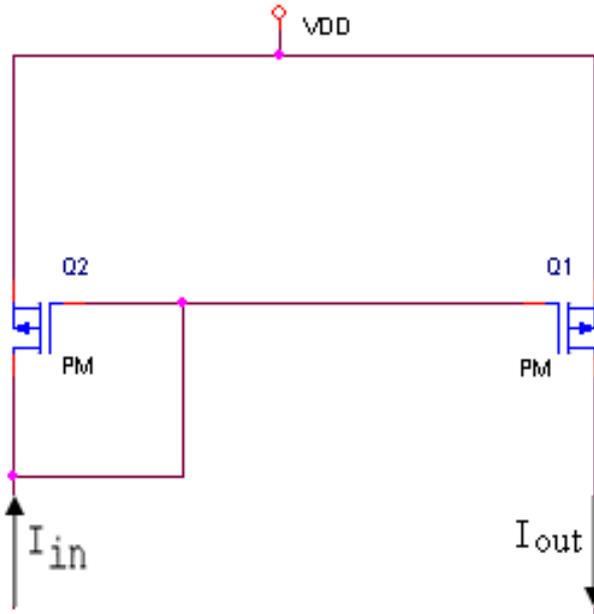


Figure III.4 circuit de simulation de miroir de courant simple (PMOS)

Le résultat de simulation est donné en figure (III.5).

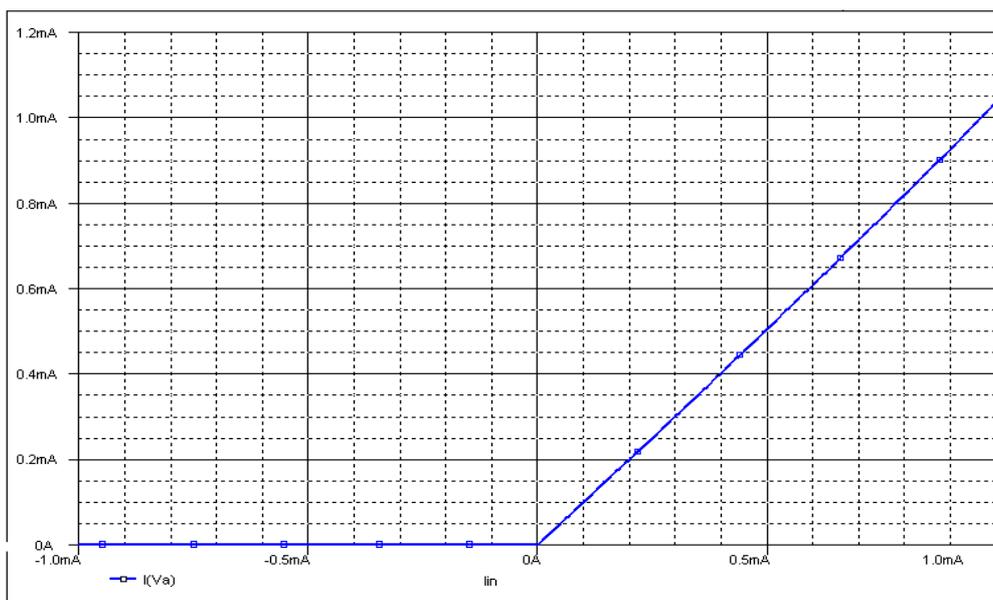


Figure III.5 égalité du courant positif.

III-1.2.2. Miroir de courant simple avec transistor NMOS:

C'est le même montage que le précédent mais avec le transistor NMOS.

Le circuit de simulation est donné en figure (III.6)

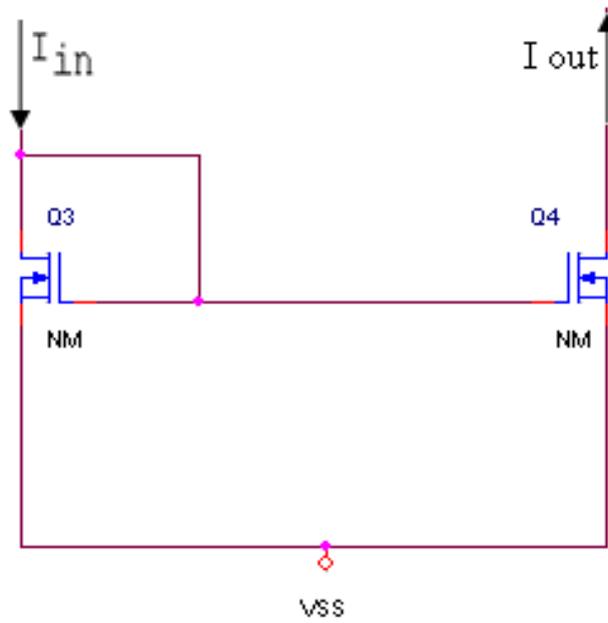


Figure III.6 circuit de simulation de miroir de courant (NMOS)

Le résultat de simulation est donné en figure (III.7) .

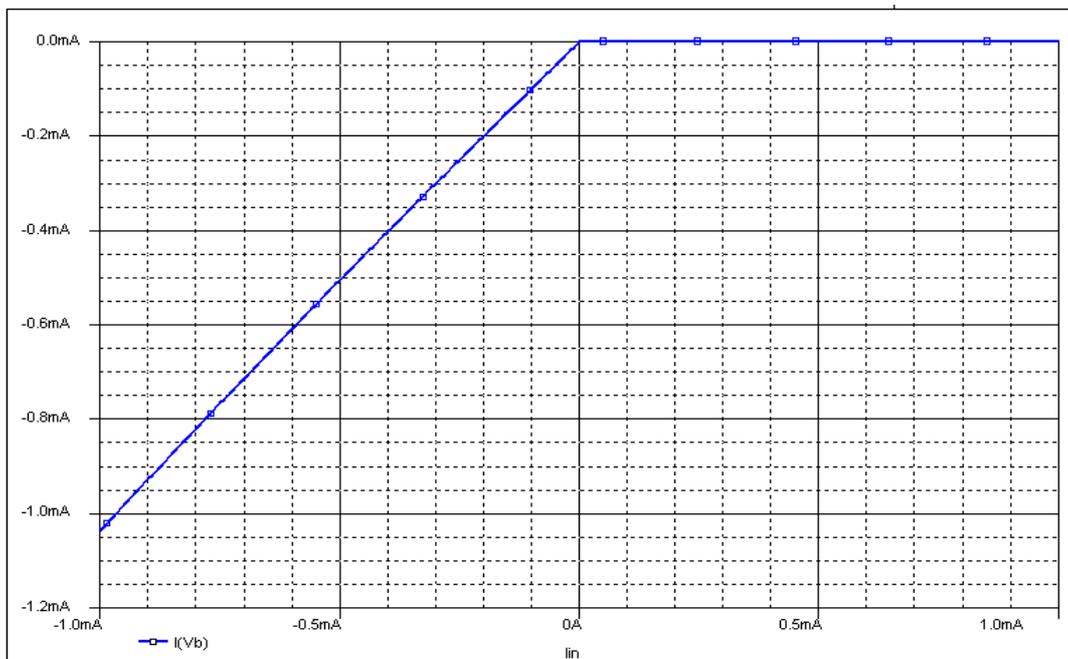


Figure III.7 égalité du courant négatif

III-1.2.3.Miroir de courant avec transistors NMOS et PMOS :

C'est un montage double entre les miroirs de courant avec PMOS et NMOS pour obtenir l'égalité du courant, positif et négatif.

Le circuit de simulation est donné en figure (III.8).

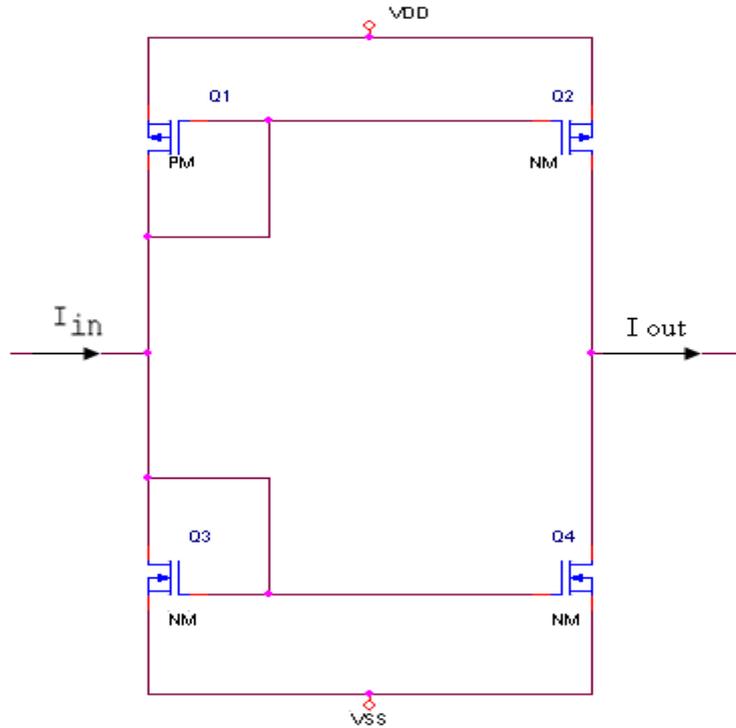


Figure III.8 circuit de simulation de miroir de courant NMOS et PMOS

Le résultat de simulation est donné en figure (III.9) :

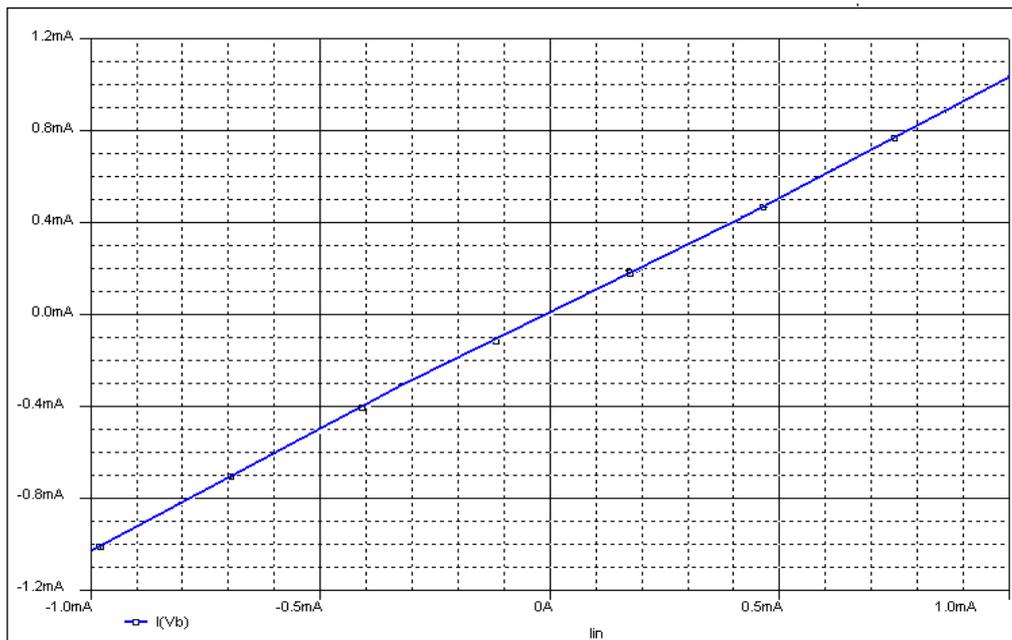


Figure III.9 égalité du courant positif et négatif

III-2.Simulation de convoyeur de courant :

III-2.1 Création du modèle CCII+ :

III-2.1.1. Création du modèle CCII+ par PSPICE :

Après l'obtention de résultats de transistor MOS (a) et des miroirs de courant(b) nous les utilisons pour réaliser notre circuit de convoyeur de courant CCII+ (c).

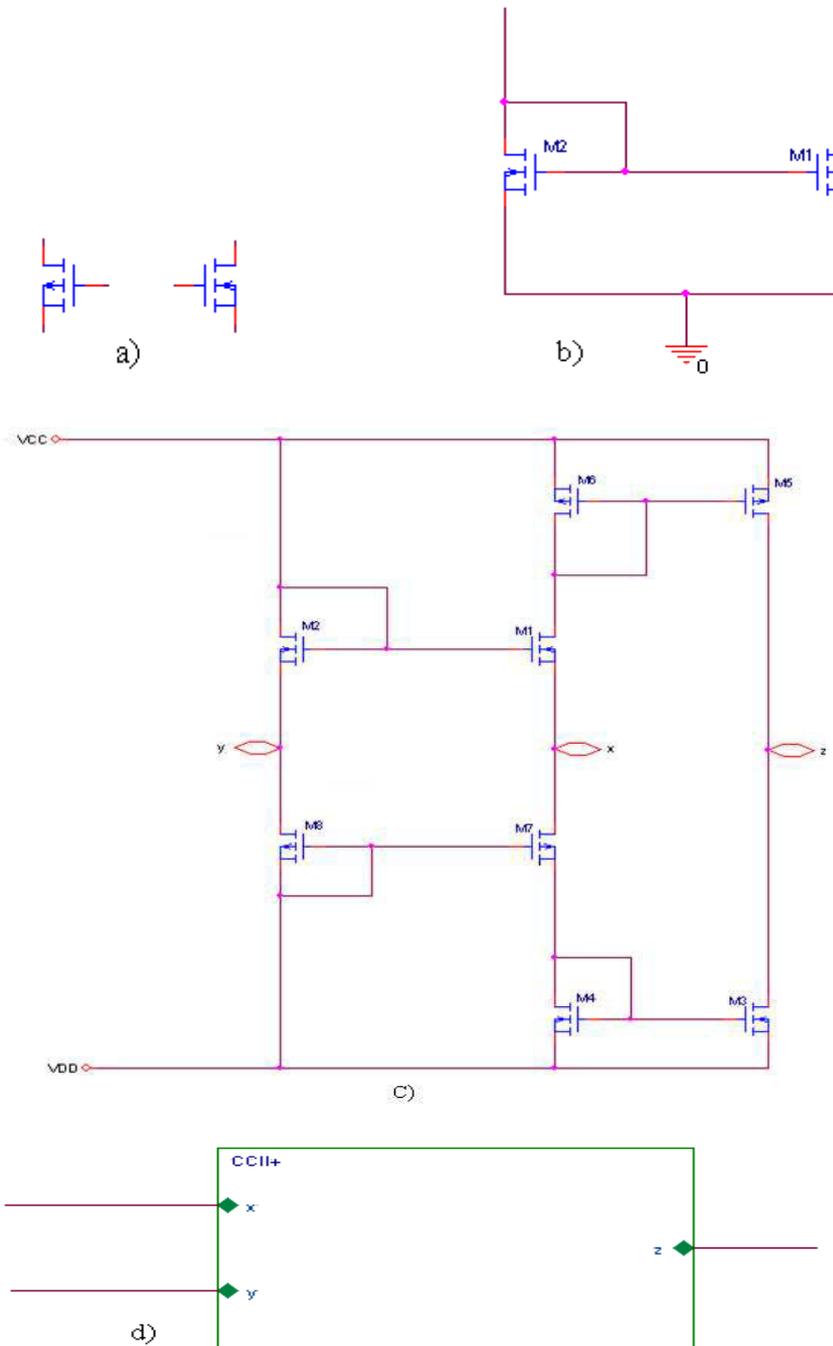


Figure III.10 les étapes de création le modèle de CCII+ par PSPICE

Au final, nous transformons le circuit (c) pour obtenir un modèle de convoyeur de courant CCII+ (d) sous forme de bloc à trois ports X, Y, Z que nous ajoutons à la bibliothèque de PSPICE et utilisons dans nos applications.

III-2.1.2. Création du modèle CCII+ par VHDL-AMS :

La création d'un modèle de CCII+ par VHDL-AMS est basée sur ses équations, et la création se fait avec un programme où sont déclarées les entrées /sorties, les impédances et les relations entre elles comme il est montré dans les étapes (a,b,c et d) de la figure (III.11).

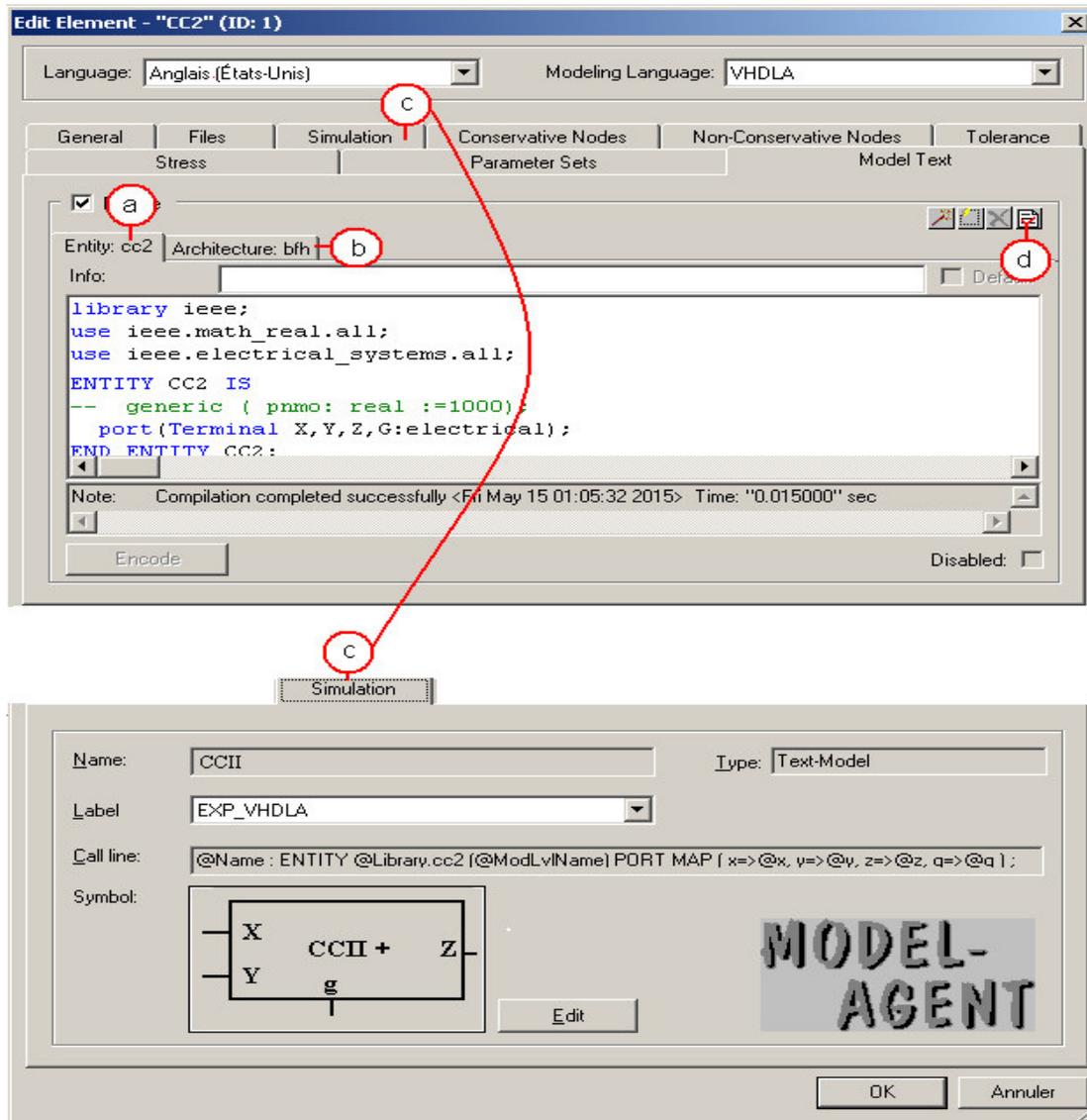


Figure III.11 les étapes de création le modèle de CCII+ par VHDL-AMS

- Entity: définition de l'aspect d'un modèle (nom, symbole, entrées/sorties, code).
- Architecture : définition des relations entre les entrées/sorties et entre le courant/tension.
- Dessin du modèle et désignation de ses ports (x, y, z et g) .

Le quatrième port (g) de modèle CCII+ est réservé à la masse.

La méthode de création du modèle CCII+ nécessite l'existence de la masse (g).

- Compilation du modèle au sein de la bibliothèque Simplorer .

Au final, nous obtenons un modèle de convoyeur de courant CCII+ sous forme de bloc à quatre ports X, Y, Z et g et que nous utilisons dans nos applications.

III-2.2 L'égalité des tensions ($V_x = V_y$) :

Avant d'aborder nos applications nous devons d'abord confirmer les équations du convoyeur de courant deuxième génération positif avec notre modèle CCII+.

III-2.2.1 L'égalité des tensions ($V_x = V_y$) par PSPICE :

Le schéma de circuit de simulation est donné en figure (III.12) :

On donne les valeurs des résistances ($R_x = R_z = 300\text{ K}\Omega$)

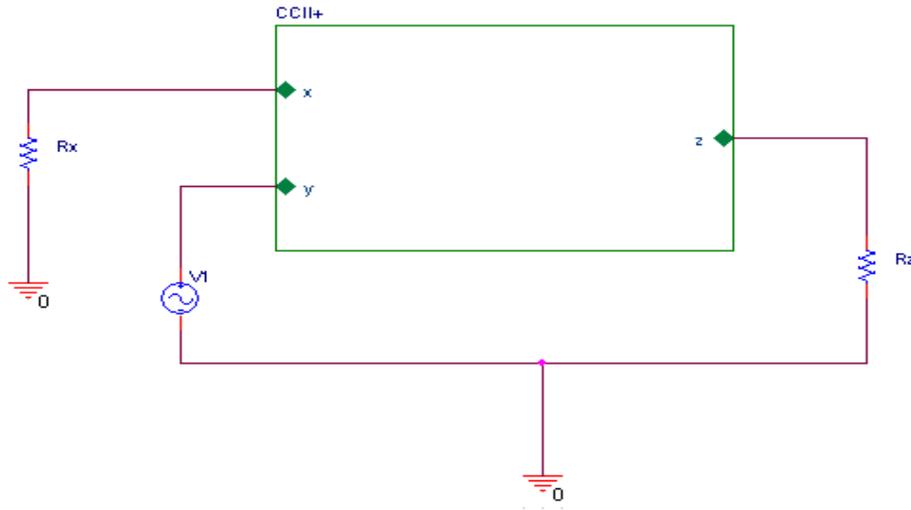


Figure III.12 circuit de simulation CCII+ (V_x, V_y)

Le résultat de simulation est donné en figure (III.13) :

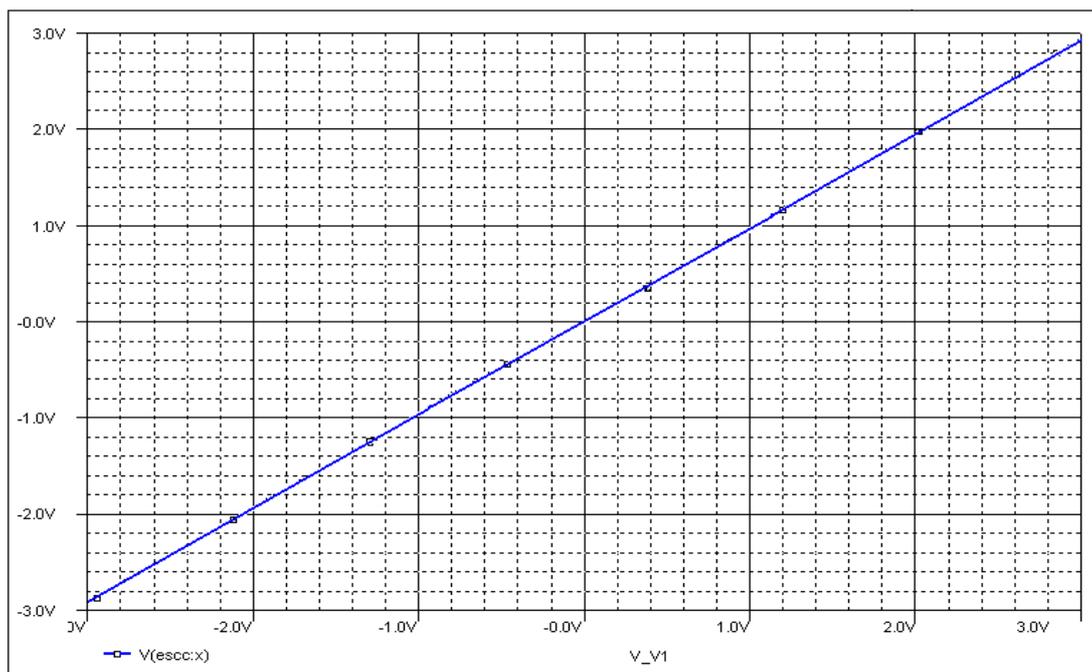


Figure III.13 résultat de simulation $V_x=f(V_y)$

III-2.2.2. L'égalité des tensions ($V_x = V_y$) par VHDL-AMS :

Nous pouvons faire plusieurs simulations sur le même circuit dans une seule fenêtre. Le schéma de circuit est donné en plan (a) de la figure (III.14)

Pour confirmer l'égalité ($V_x = V_y$) nous visualisons les tensions dans deux plans (b, c) de la figure (III.14) ou sur le plan (d) de la même figure qui représente $V_{R2}=f(E_1) \Rightarrow V_x=f(V_y)$

On donne les valeurs des résistances ($R_1 = R_2 = 300\text{ K}\Omega$)

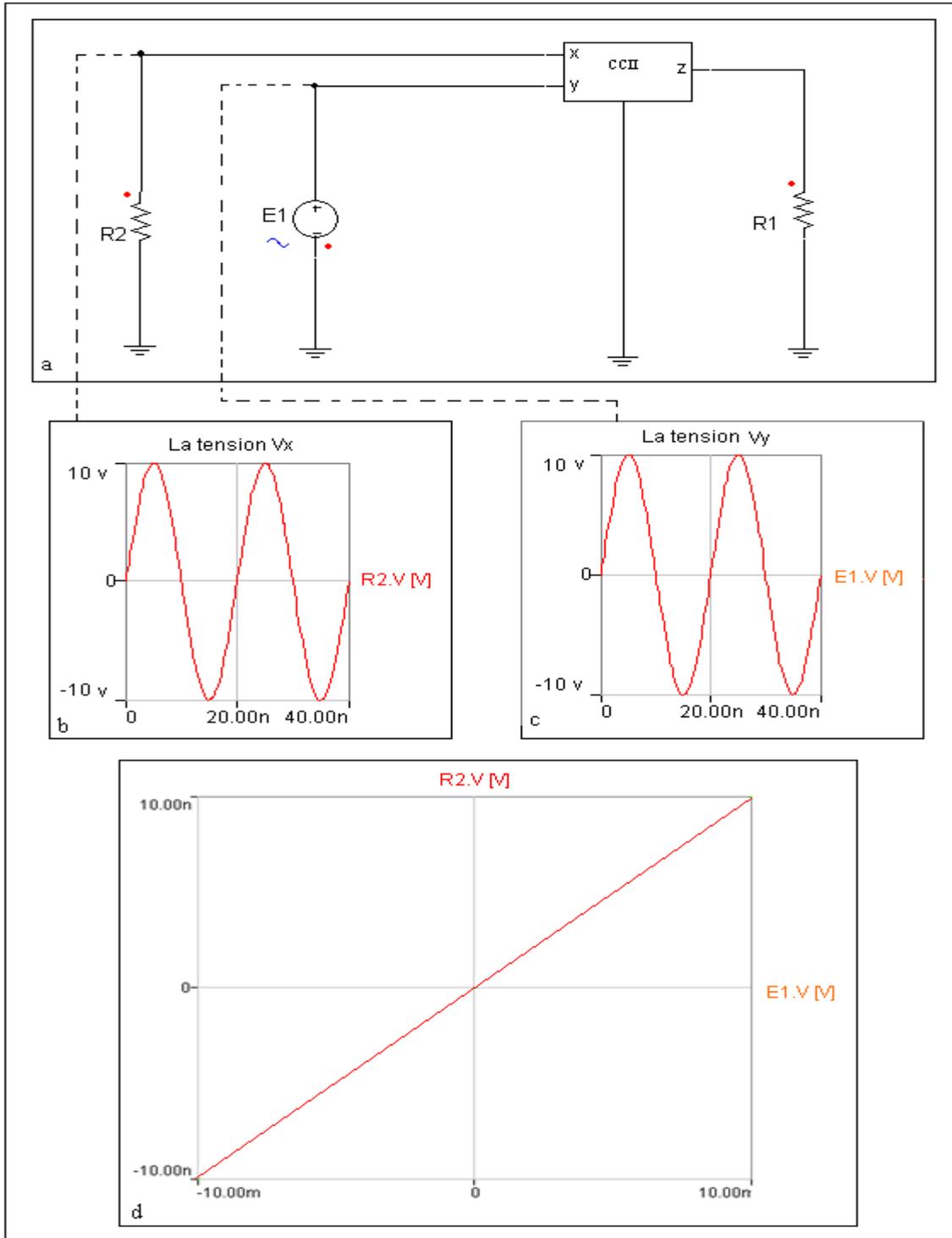


Figure III.14. schéma de circuit et résultats des simulations de CCII+ ($V_x=V_y$)

III-2.3 L'égalité des courants ($I_x=I_z$) :

III-2.3.1. L'égalité des courants ($I_x=I_z$) par PSPICE :

Le schéma de circuit de simulation est donné en figure(III.15) :

On donne les valeurs des résistances ($R_y = R_z = 500\Omega$)

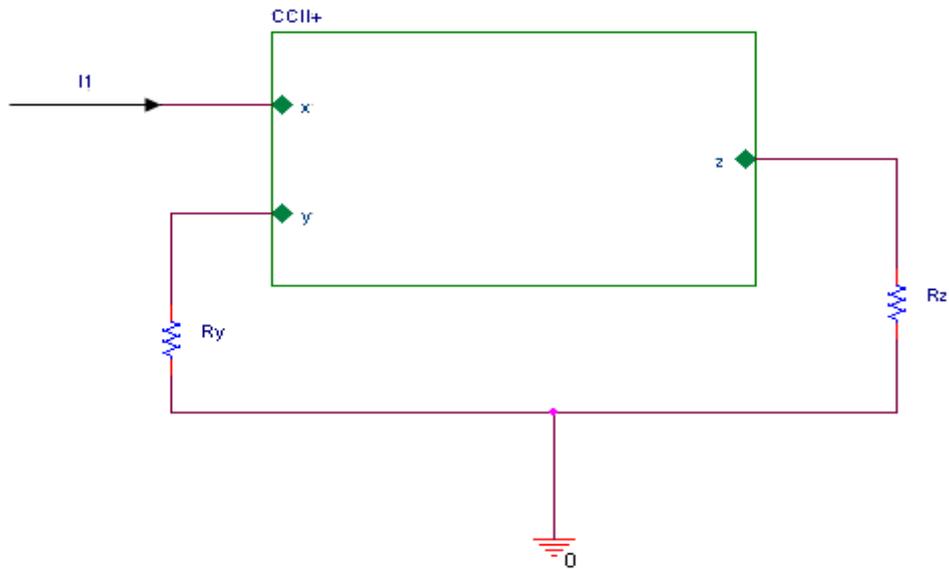


Figure III.15 circuit de simulation CCII+ (I_x, I_z)

Le résultat de simulation est donné en figure (III.16) :

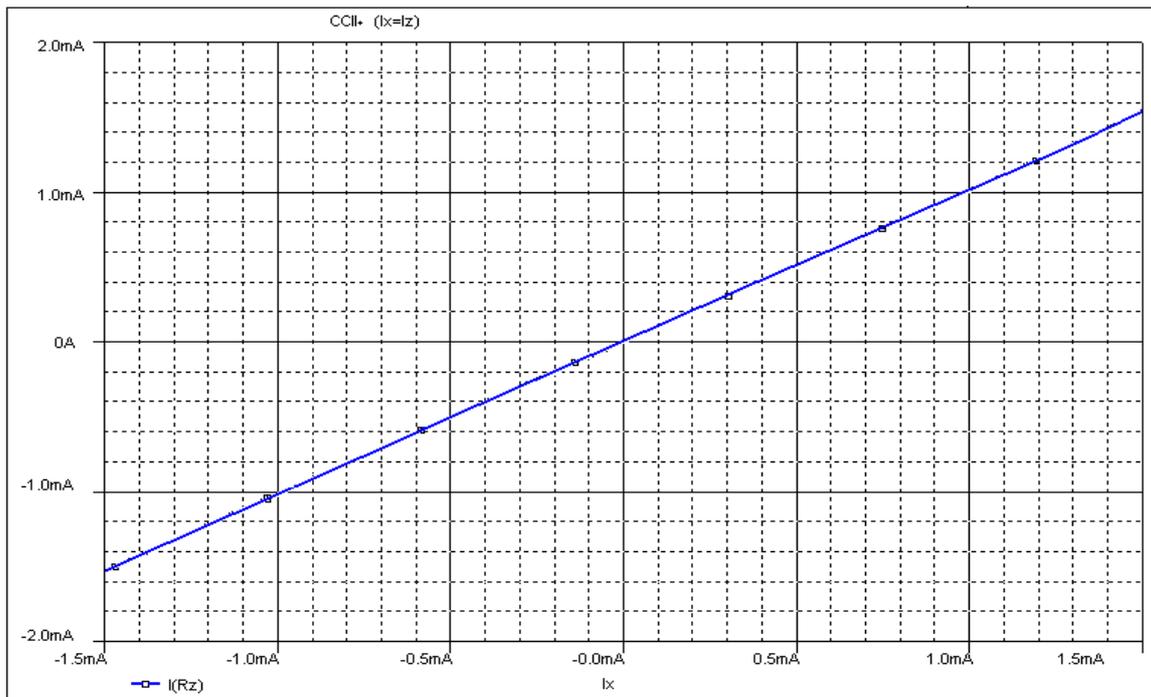


Figure III.16 résultat de simulation $I_z=f(I_x)$

III-2.3.2. L'égalité des courants ($I_x=I_z$) par VHDL-AMS :

Le schéma de circuit est donné en plan (a) de la figure (III.17)

Pour confirmer l'égalité ($I_x = I_z$) nous visualisons les courants dans deux plans (b, c) de la figure (III.17) ou sur le plan (d) de la même figure qui représente $I_{R1}=f(I_1) \Rightarrow I_z= f(I_x)$

On donne les valeurs des résistances ($R_1 = R_2 = 300\text{ K}\Omega$)

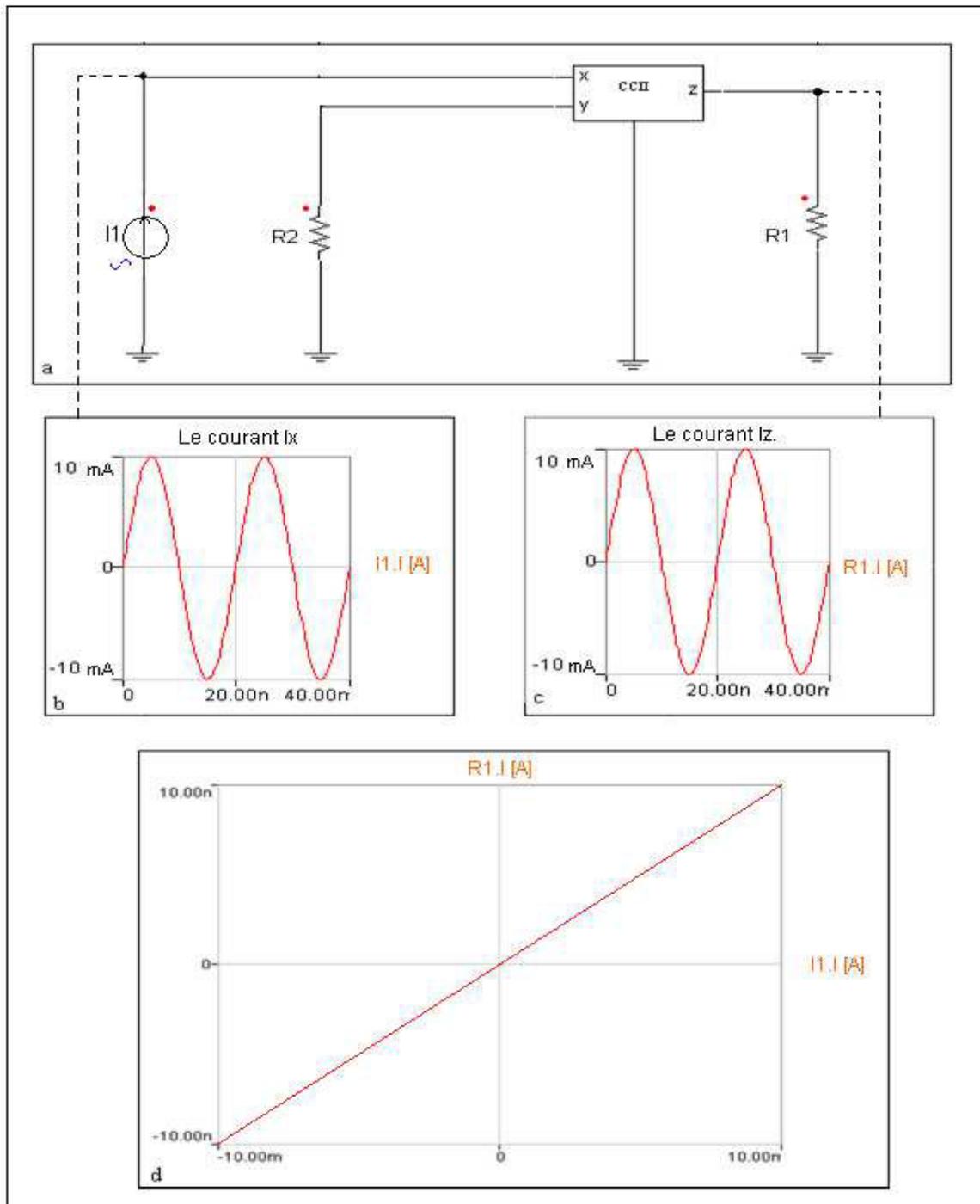


Figure III.17. schéma de circuit et résultats des simulations de CCII+ ($I_x=I_z$)

III-2.4. Le temps de réponse de convoyeur de courant :

Avant la simulation de la réponse de CCII+ à base de transistor MOS nous observons d’abord dans la figure (III.18) le résultat de simulation de la réponse de CCII+ à base de transistor bipolaire, dans le but de mettre l’accent sur les dissemblances.

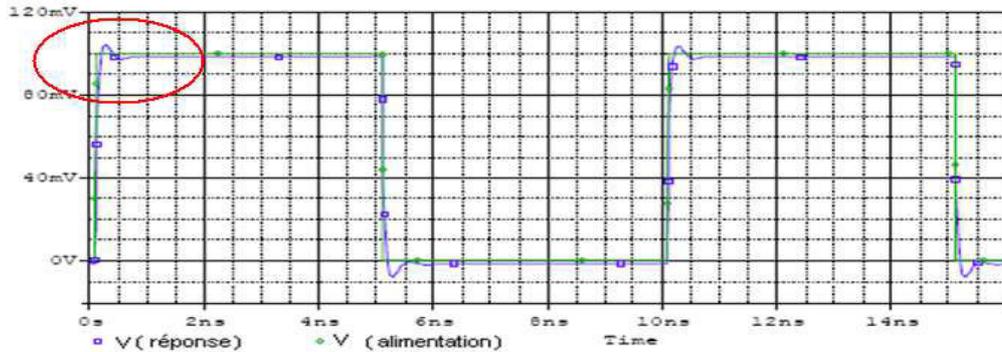


Figure III.18 le temps de réponse de CCII+ à base de transistor bipolaire

III-2.4.1. Le temps de réponse de convoyeur de courant par PSPICE :

Lorsque nous appliquons une tension V1 sur Y nous recevons une réponse de X.

Le schéma de circuit de simulation est donné en figure (III.19) :

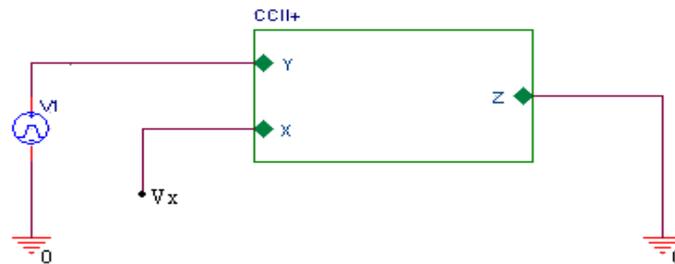


Figure III.19 Circuit de simulation de la réponse de CCII+

Le résultat de simulation est donné en figure (III.20) :

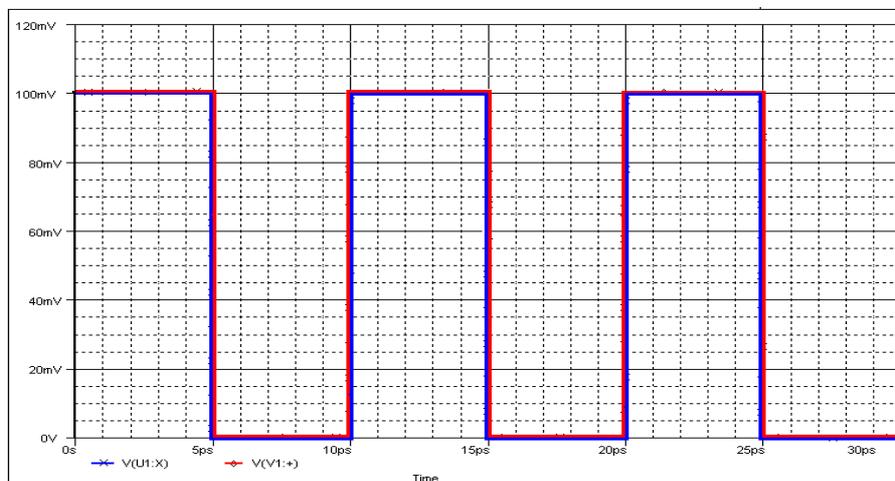


Figure III.20 le temps de réponse de CCII+ à base de transistor MOS

III-2.4.2. Le temps de réponse de convoyeur de courant par VHDL-AMS :

Lorsque nous appliquons une tension E1 sur Y nous recevons une réponse sur X

Le schéma de circuit de simulation est donné en plan (a) de la figure (III.21)

Nous pouvons visualiser les résultats sur deux plans (b, c) de figure(III.21) ou sur le même plan (d) de la même figure.

On donne les valeurs des résistances ($R_1 = R_{21} = 300\text{ K}\Omega$, $R_{22} = 100\text{ k}\Omega$)

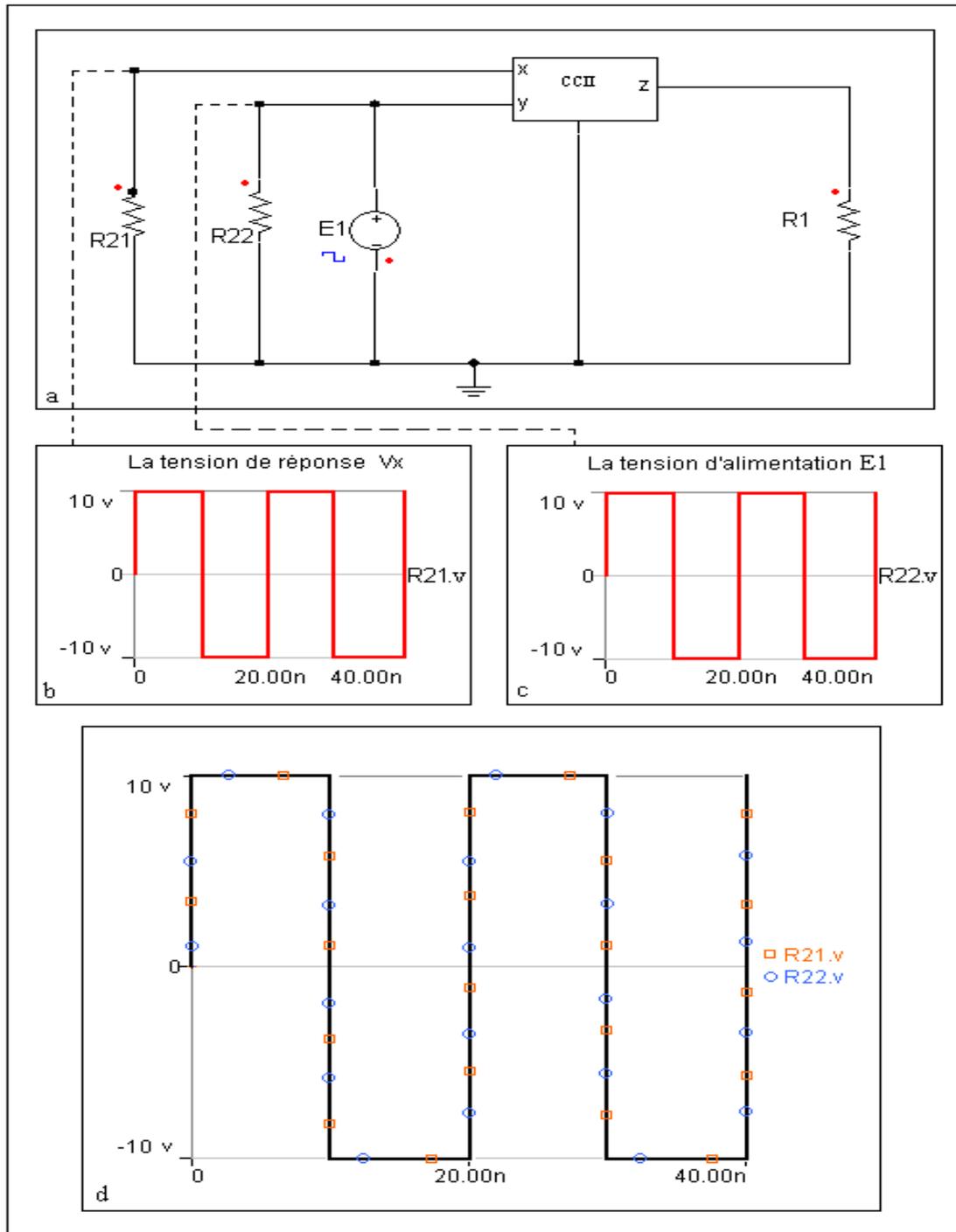


Figure III.21. schéma de circuit et résultat de la réponse de CCII+ a base de transistor

MOS

III-3. Exemples d'applications de convoyeur de courant :

III-3.1. Circuit amplificateur en mode courant :

Les convoyeurs de courant permettent de réaliser des circuits amplificateurs fonctionnant en mode courant.

On a $V_1(t)=V_y= R_1 I_e(t)$ ($I_y=0$)

$I_s(t) = I_z=I_x$ avec $I_x = V_x/R_x$ et ($V_x=V_y$)

Le courant de sortie de l'amplificateur $I_s(t)$ est identique au courant qui traverse la résistance R_x . Lorsque la résistance de sortie R_s du CCII+ est supposée négligeable devant R_x , le gain d'amplification est donné par : $GI= I_s(t)/I_e(t)= R_1/R_x$

III-3.1.1 Circuit amplificateur en mode courant par PSPICE :

Le schéma de circuit de simulation est donné en figure (III.22) :

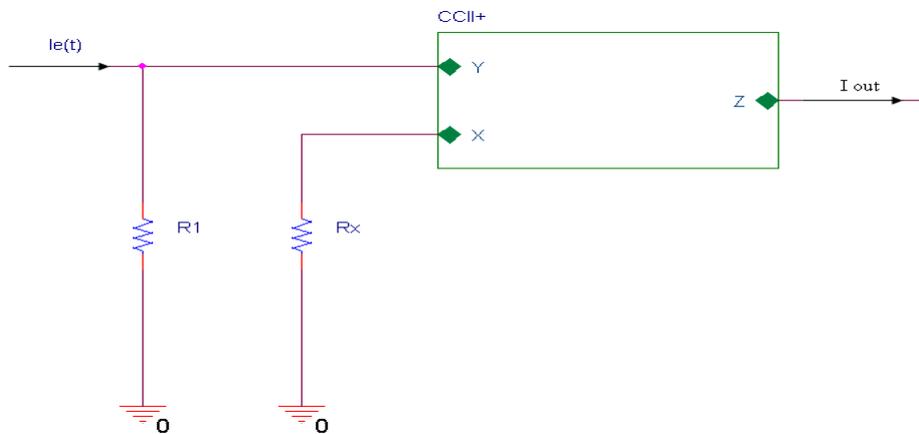


Figure III.22 Circuit amplificateur de courant réalisé à partir d'un CCII+

Le résultat de simulation est donné en figure (III.23) : pour $GI = 3$ ($R=3R$) :

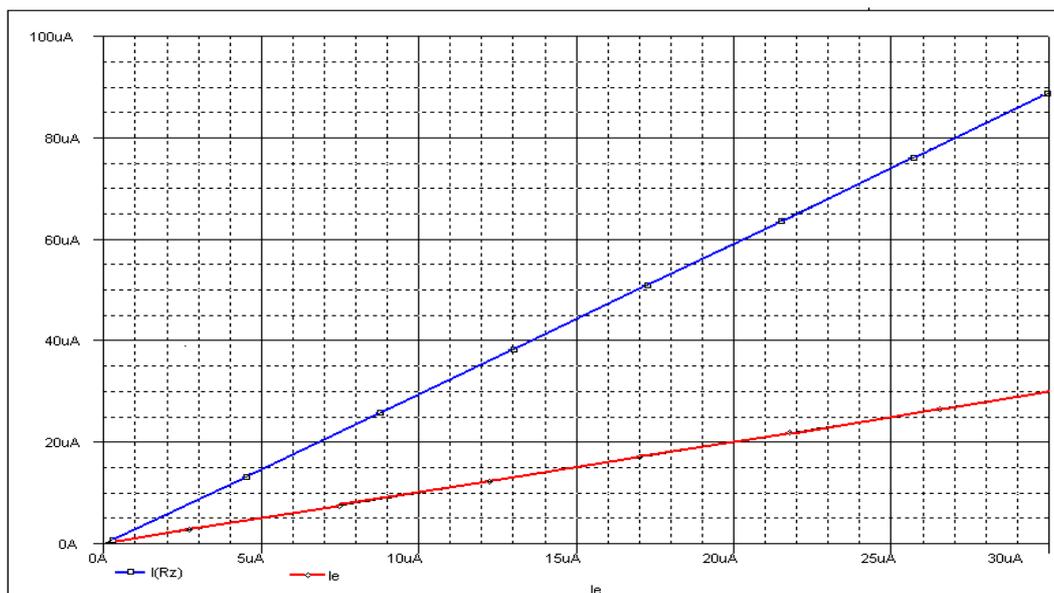


Figure III.23 le courant d'entrée I_e et de sorti I_{Rz} amplifier

III-3.1.2 Circuit amplificateur en mode courant par VHDL-AMS :

Le schéma de circuit de simulation est représenté sur le plan (a) de la figure (III.24).

Les résultats des simulations sont représentés sur les plans (b,c et d) de la figure (III.24).

Le gain d'amplification est donné par : $GI= I_s(t)/I_e(t)= R_2 / R_1$

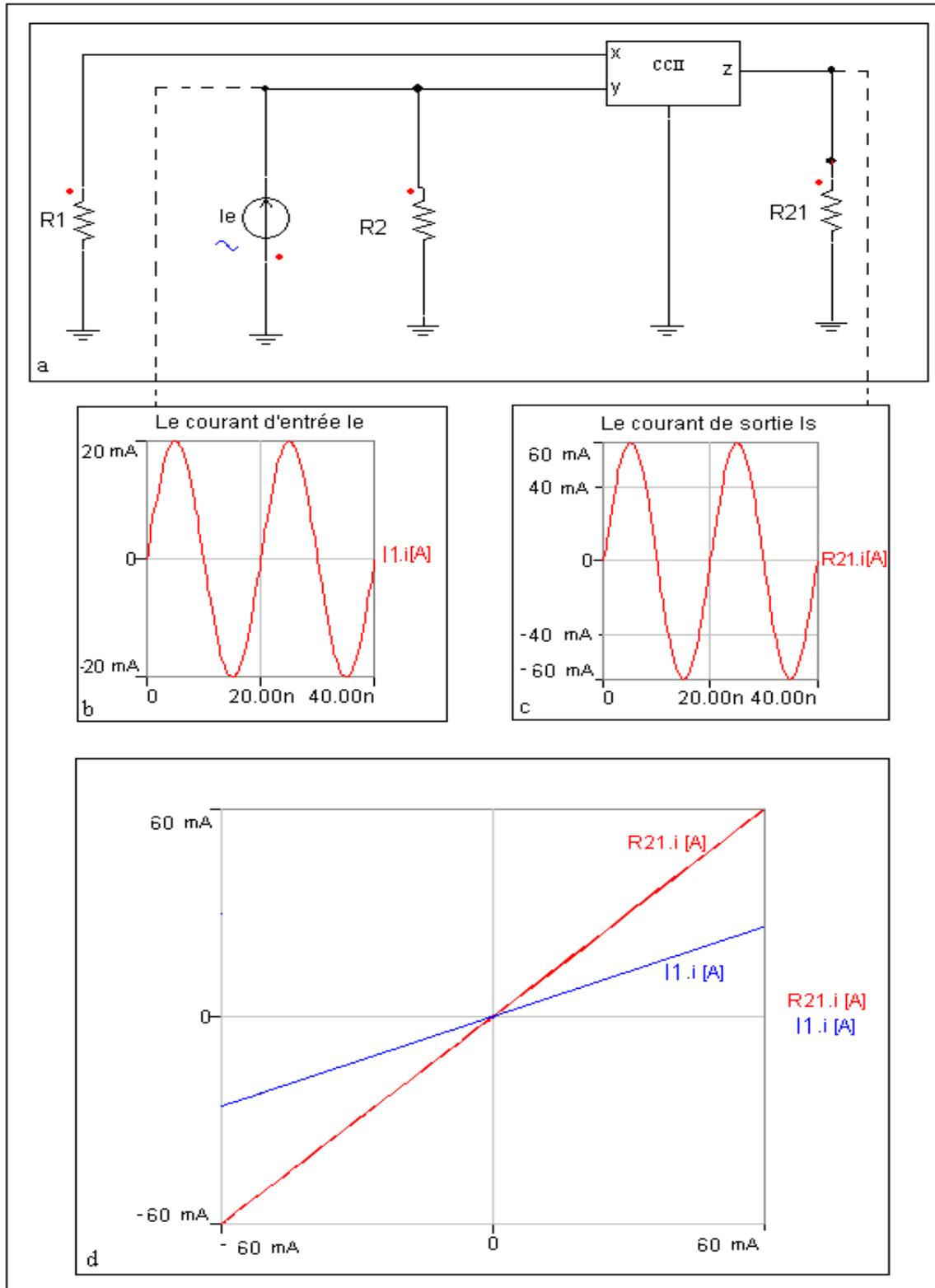


Figure III.24. circuit et résultats des simulations de circuit amplificateur mode courant

III-3.2. Circuit de filtrage universel :

Le circuit de simulation de filtrage a été réalisé par deux circuits convoyeurs de courant CCII+ et quatre composants passifs, deux résistances et deux capacités.

Nous appellerons, α_i le gain en courant I_z/I_x , β_i le gain en tension V_x/V_y du CCII+ (i étant le numéro du circuit convoyeur), α_i et β_i sont dans le cas général, très proches de 1.

Pour cette configuration, les fonctions passe-bas, passe-bande et passe-haut sont simultanément disponibles, elles se caractérisent par les fonctions de transferts suivantes :

$$G1(s) = \frac{I_{s3}(s)}{I_e} = \frac{\alpha_1 \beta_2}{R_1 R_3 C_2 C_4 s^2 + R_3 C_2 s + \alpha_1 \alpha_2 \beta_2} \quad (\text{III.1})$$

$$G2(s) = \frac{I_{s2}(s)}{I_e} = \frac{\alpha_1 R_3 C_2 s}{R_1 R_3 C_2 C_4 s^2 + R_3 C_2 s + \alpha_1 \alpha_2 \beta_2} \quad (\text{III.2})$$

$$G3(s) = \frac{I_{s4}(s)}{I_e} = \frac{R_1 R_3 C_2 C_4 s^2}{R_1 R_3 C_2 C_4 s^2 + R_3 C_2 s + \alpha_1 \alpha_2 \beta_2} \quad (\text{III.3})$$

$$\omega_0 = \frac{1}{\sqrt{R_1 R_3 C_2 C_4}} \sqrt{\alpha_1 \alpha_2 \beta_2} \quad (\text{III.4})$$

Dans ces expressions $\alpha_i \approx \beta_i \approx 1$

$$G1 \approx 1$$

$$G2 \approx 1$$

$$G3 = 1$$

III-3.2.1 Circuit de filtrage universel par PSPICE :

Les convoyeurs de courant permettent de réaliser des circuits de filtrage fonctionnant en mode courant.

Le schéma de circuit de simulation est donné en figure (III.25)

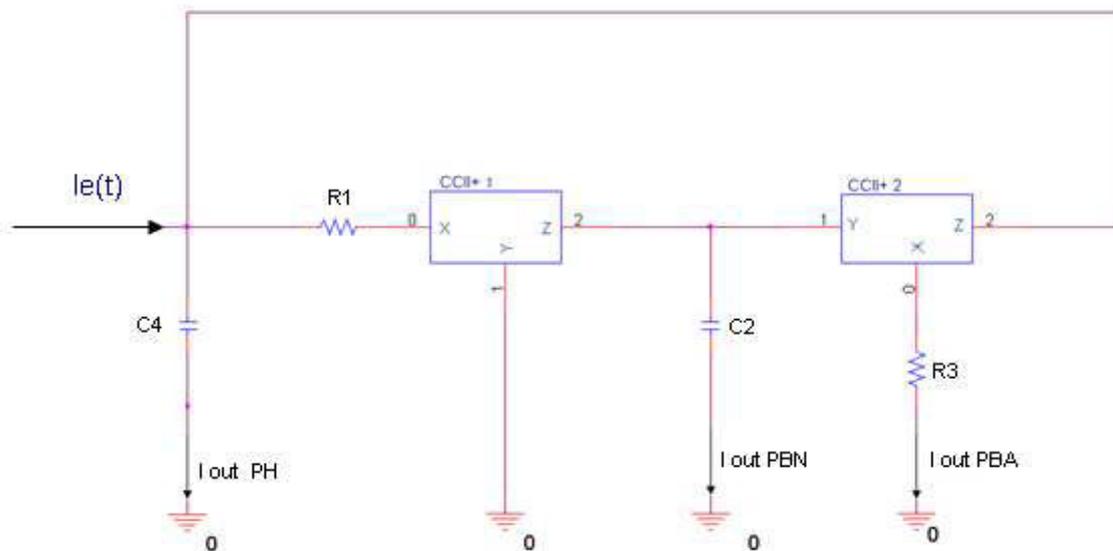


Figure III.25 circuit de filtrage universel passe (bas, bande, haut)

Le résultat de simulation est donné en figure (III.26) :

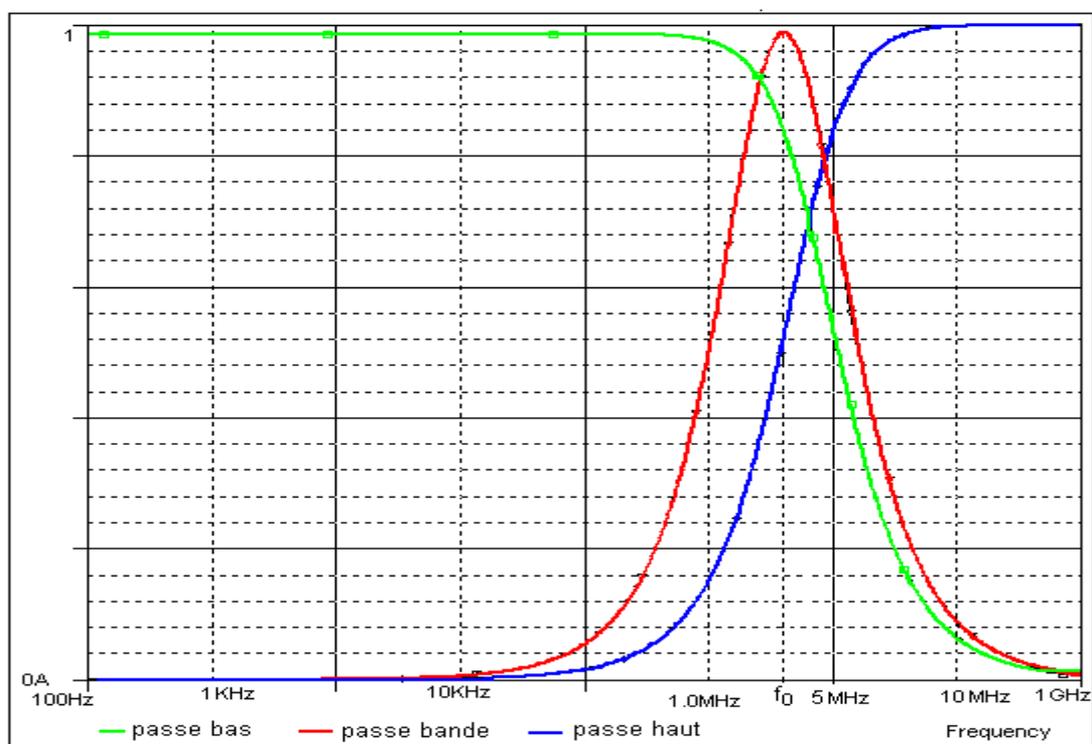


Figure III.26 la sortie passe (bas, bande, haut) de filtre universel

La Figure (III.26) représente la réponse du circuit en fonction de la fréquence pour une fréquence centrale $f_0 = 3.88$ MHz.

III-3.2.2 Circuit de filtrage universel par VHDL-AMS :

Le schéma de circuit (a) et le résultat de simulation (b) sont représentés en figure (III.27)

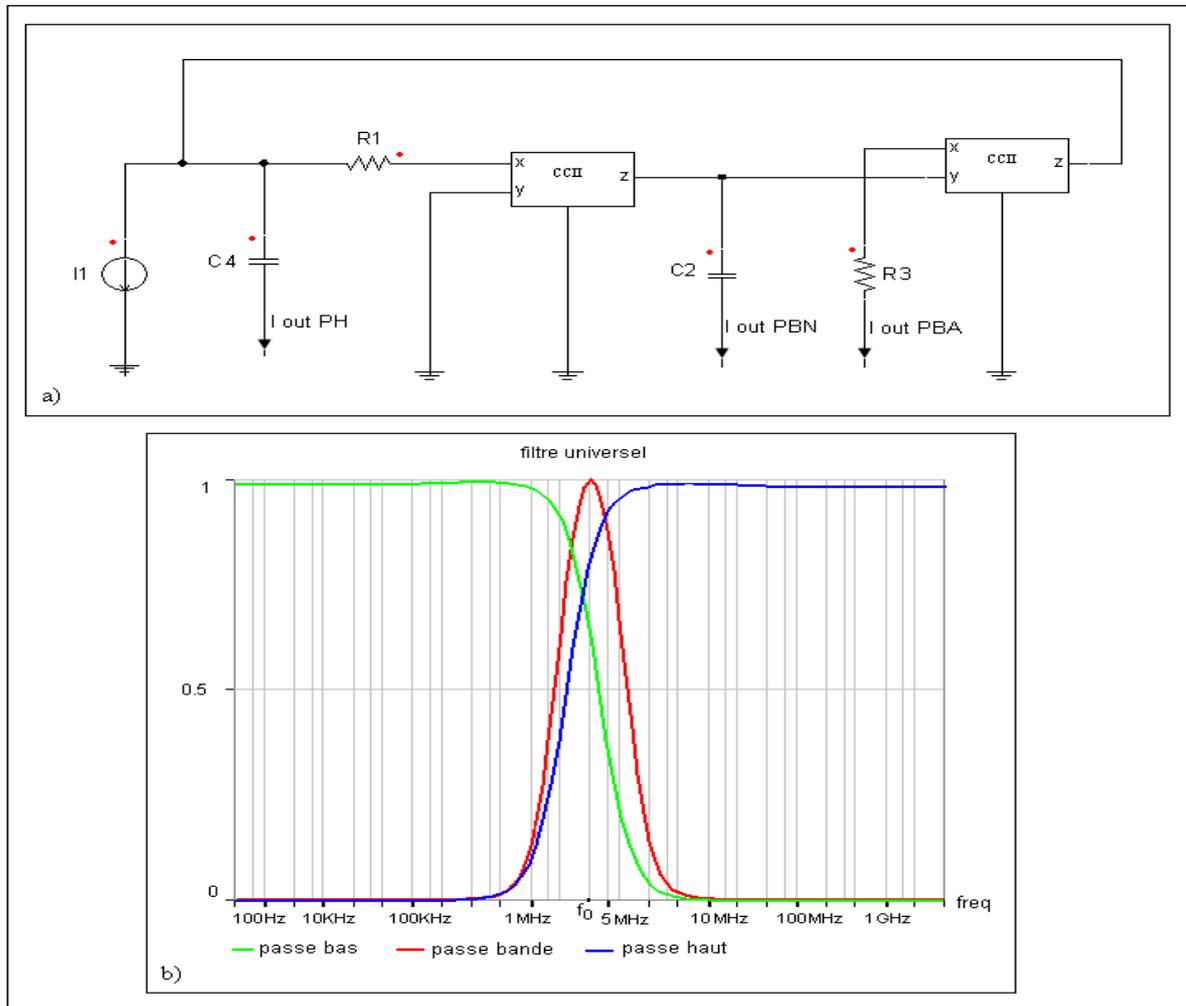


Figure III.27. schéma de circuit (a) et résultats des simulations de filtre universel(b)

La Figure (III.27) représente la réponse du circuit en fonction de la fréquence pour une fréquence centrale $f_0 = 4 \text{ MHz}$.

Les résultats théoriques et simulés de ce filtre sont rassemblés sur le Tableau (III.2).

Paramètres		f_0 (MHz)
$R_1=0.1\text{K}\Omega$	calculé	3.981
$R_3=0.01\text{K}\Omega$	Simulé par PSPICE- ORCAD	3.880
$C_4=400\text{pF}$	Simulé par VHDL-AMS	4.000
$C_2=40\text{pF}$		

Tableau III-2 résultats théoriques et simulés de la fréquence centrale f_0

On peut voir sur le graphe de la Figure (III.26) et celui de la figure (III.27.b) que le circuit conçu réalise bien les spécifications voulues. Les résultats des simulations sont très proches des valeurs prédites par les calculs théoriques (voir le Tableau (II.2)).

III-3.3 Application du Circuit de filtrage universel :

Pour confirmer le fonctionnement de circuit précédent nous appliquons sur l'entrée trois courants de différentes fréquences.

III-3.3.1 Application du Circuit de filtrage universel par PSPICE-ORCAD :

Le schéma de circuit de simulation est donné en figure (III.28)

Le courant d'entrée est composé de trois courants (I_{in} , I_2 , I_3) de différentes fréquences (f_{I_2} , f_{I_3} et $f_{I_{in}}$).

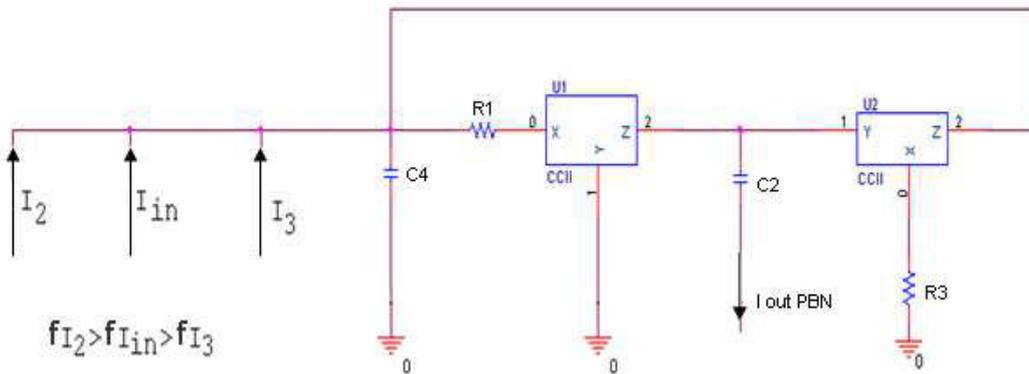


Figure III.28 circuit de filtrage universel, 3 courants d'entrée différentes fréquences

Le signal (I_{in}) et le signal de la sortie passe bande (I_{C_2}) sont montrés en figure (III.28)

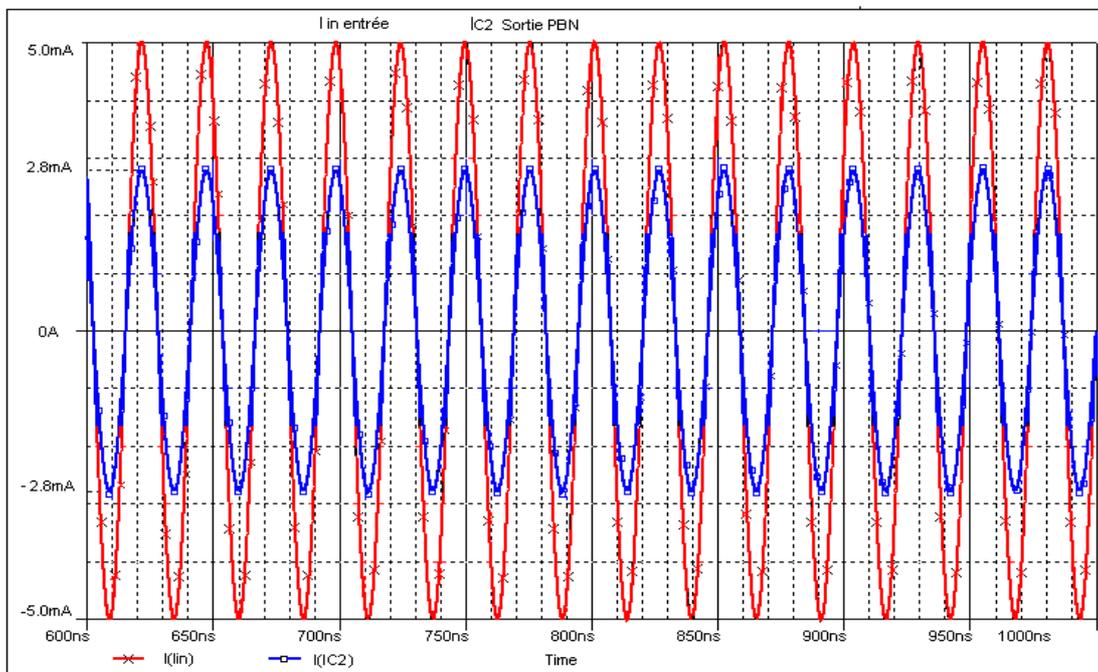


Figure III.29 le courant d'entrée I_{in} et le courant de sortie passe bande I_{C_2}

Nous obtenons à la sortie passe bande un courant de la même fréquence que le courant d'entrée (I_{in}) avec une atténuation α au niveau d'amplitude, $\alpha = 2.8mA/5mA = 0.56$

III-3.3.2 Application du Circuit de filtrage universel par VHDL-AMS :

Le schéma de circuit de simulation est donné en figure (III.30.a)

Le courant d'entrée est composé de trois courants (I_{in} , I_2 , I_3) de différentes fréquences (f_{I_2} , f_{I_3} et $f_{I_{in}}$).

Le signal (I_{in}) et le signal de la sortie passe bande (I_{C_2}) sont montrés en figure (III.28.b)

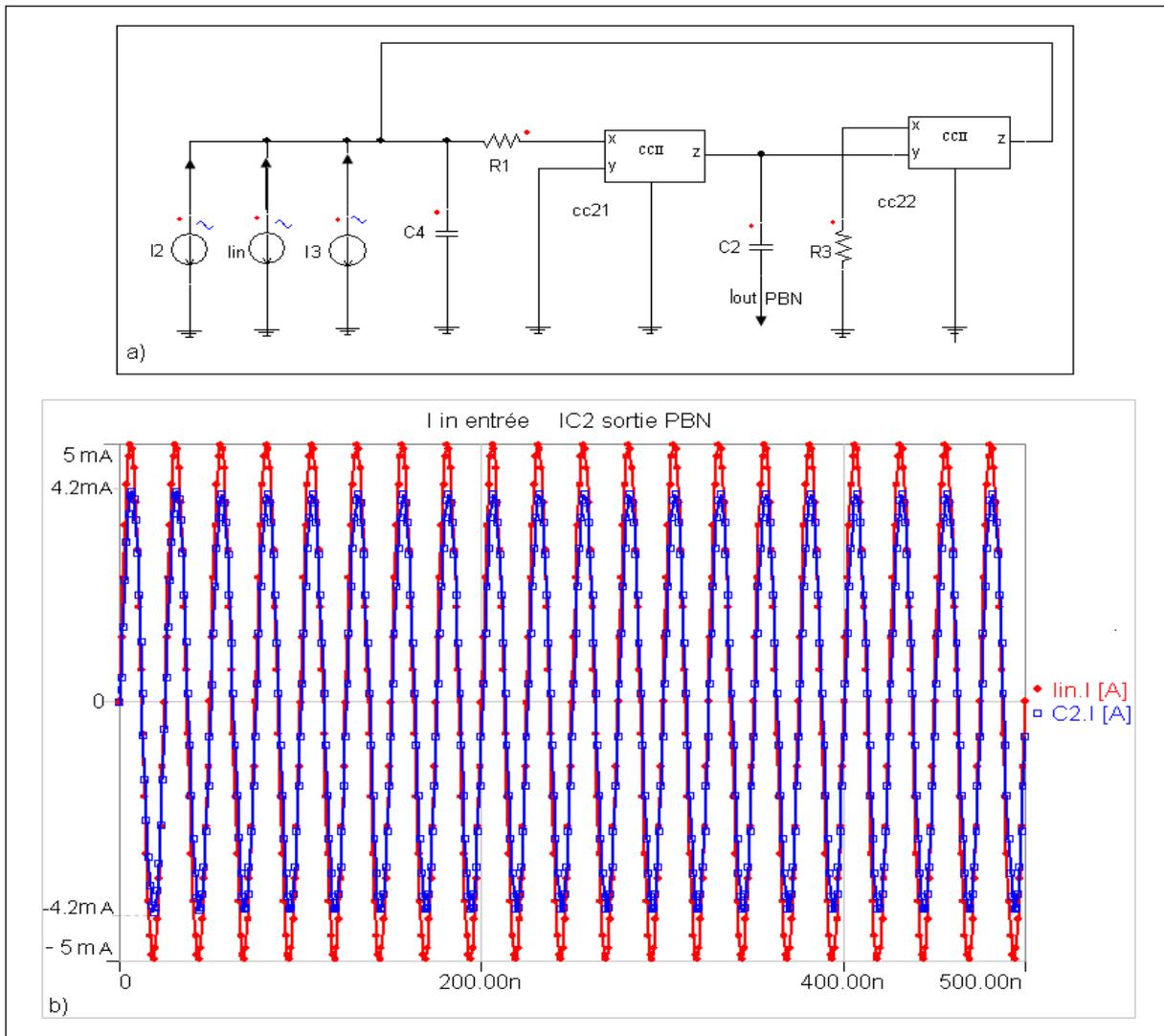


Figure III. 30. schéma de circuit et résultat de simulation de filtrage universel, courants d'entrée différentes fréquences

Nous obtenons à la sortie passe bande un courant de la même fréquence que le courant d'entrée (I_{in}) avec une atténuation α au niveau d'amplitude, $\alpha = 4.2 \text{ mA}/5 \text{ mA} = 0.84$

Les résultats théoriques et simulés de ce filtre sont rassemblés sur le Tableau (III.3).

Logiciels des simulations	$f I_2$ MHz	$f I_3$ MHz	$f I_{in}$ MHz	f_0 MHz	I_{in} mA	I_{c_2} mA	Gain G
Simulation par PSPICE-ORCAD	12	1	3.9	3.88	5	2.8	0.56
Simulation par VHDL-AMS	12	1	4	4	5	4.2	0.84

Tableau III.3 résultats simulés du signal de la sortie passe bande I_{c_2}

III-4. Comparaison entre PSPIE et VHDL-AMS :

Les points de comparaison sont propres au cadre des applications étudiées.

III-4.1 La simulation du modèle CCII+ par PSPICE-ORCAD :

- Déclaration de tous les composants internes du circuit et désignation de ses nœuds.
- Création du modèle de CCII+ avec la transformation du circuit compliqué sous forme de bloc et désignation ses entrées /sorties (X, Y et Z).
- Ajout du modèle CCII+ à la bibliothèque de PSPICE et son utilisation comme bloc à trois ports (X, Y et Z).
- Possibilité de visualiser les courants et les tensions de chaque composant et de chaque nœud dans le circuit compliqué.
- Visualisation du schéma de circuit et des résultats de simulation dans des fenêtres distinctes.
- La simulation par PSPICE-ORCAD est plus proche du cas réel.

III-4.2 La simulation du modèle CCII+ par VHDL-AMS :

- Création du modèle sans considération de tous les composants de circuit compliqué et ses nœuds.
- Création du modèle basée sur les équations de CCII+ (les relations entre X, Y et Z)
- Ajout du modèle CCII+ à la bibliothèque de VHDL-AMS et son utilisation comme bloc à quatre ports (X, Y,Z et g).
- Possibilité de visualiser uniquement les courants et les tensions des entrées/sorties (X, Y, Z)
- Visualisation du schéma de circuit et des résultats de simulation dans la même fenêtre.
- Le VHDL-AMS permet d'élaborer des modèles transférables d'un simulateur à un autre ; ce qui offre aux concepteurs une grande liberté de conception.
- La simulation avec VHDL-AMS est plus proche du cas idéal.

Conclusion :

La modélisation des circuits analogiques simplifie les circuits complexes pour faciliter la simulation avec des langages spécifiques. Dans notre exemple le circuit convoyeur de courant modélisé est dans un premier temps simulé avec PSPICE-ORCAD et ensuite avec le VHDL-AMS.

Nous sommes ainsi arrivés à créer un modèle CCII+ que nous ajoutons à la bibliothèque de PSPICE-ORCAD et à celle de VHDL-AMS pour l'utiliser dans des circuits et faciliter les simulations dans des applications.

Les deux logiciels représentent un modèle de CCII+ et ses applications et les résultats des simulations sont quasiment identiques, cependant, le VHDL-AMS permet d'élaborer des modèles de circuits compliqués et s'intéresse spécifiquement aux équations entrées/ sorties.

Notre objectif est de minimiser les tâches et gagner du temps pour la simulation. Avec l'évolution des logiciels le VHDL-AMS s'avère être plus adapté dans ce genre de modélisations analogiques et mixtes et dans les applications compliquées.

Conclusion Générale

Conclusion générale :

Les outils de CAO analogiques doivent évoluer pour rattraper leur retard sur la conception numérique qui est de nos jours largement automatisée. Cette automatisation est devenue possible grâce au développement des langages de description matérielle standard tel que le VHDL associé aux outils de synthèse numérique, et surtout à la nature même des circuits numériques pour lesquels les niveaux inférieurs sont relativement figés.

L'extension de ces standards pour les circuits analogiques et mixtes (norme VHDLAMS par exemple) ouvre la voie à l'amélioration des outils de conception analogique et mixte et peut être au développement des outils de synthèses analogiques et mixtes.

La simulation et la modélisation sont l'un des domaines clé déterminant le succès de la conception des CI analogiques.

L'une des exigences de la modélisation analogique est l'aptitude à choisir l'exactitude et la vitesse voulues. Malheureusement, le produit exactitude-vitesse d'un modèle est presque constant, tel qu'un compromis doit être fait. Le modèle final devrait fonctionner près de l'origine où l'erreur et le temps de calcul sont faibles.

Les tendances de simulation et de modélisation s'orientent vers la possibilité de simuler, des circuits analogiques et digitales complexes, efficacement avec la possibilité d'ajuster le niveau du modèle si nécessaire. Les techniques de modélisation doivent être flexibles et capables de s'adapter au changement de la technologie et aux nouveaux besoins. Suivant le besoin, le modèle peut être simple (information du premier ordre pour une analyse donnée), ou très sophistiqué (prévu pour plusieurs analyses).

Nous avons vu les principes de la modélisation comportementale ainsi que son intérêt, et comment nous remplaçons un circuit compliqué par un model simple avec des ports et qui joue le même rôle ou mieux dans la simulation.

Nous avons présenté deux techniques de modélisation comportementale : l'utilisation des langages PSPICE-ORCAD et VHDL-AMS. Nous avons montré que bien que la méthode de modélisation soit identique quelque soient les outils, et que les modèles développés sous PSPICE ou avec le VHDL-AMS sont relativement facile à concevoir, les résultats de simulation sont quasiment identique. Cependant, le VHDL-AMS permet d'élaborer des modèles transportables d'un simulateur à un autre ce qui offre aux concepteurs une grande liberté de conception.

Perspective de ce travail :

D'autres fonctions qui ne sont pas mentionnées dans ce travail peuvent également être conçues.

- Le modèle développé utilise une technologie CMOS ; sa conception en transistor bipolaire ou en technologie BICMOS est à explorer.
- Au niveau de la modélisation, d'autres paramètres peuvent être introduits afin de prendre en compte leur effet sur le fonctionnement du modèle, citons à titre d'exemples : le bruit, la température, la tension d'Offset...
- Une modélisation comportementale du circuit CCII+ peut être prospectée avec d'autre simulateur.
- Application de cette modélisation comportementale à d'autre circuit analogique a titre d'exemple : amplificateur opérationnel et fait la comparaison avec les résultats de convoyeur de courant.
- Création d'un macromodèle de convoyeur de courant et étude des simulations.
- La comparaison entre la modélisation et la macromodélisation .

Bibliographie

Bibliographie :

- [1] Alain FABRE , " *Electronique analogique rapide : circuits et applications* " Edition Ellipses , PARIS 2009
- [2] Raj Senani • D.R. Bhaskar • A.K. Singh , " *Current Conveyors : Variants, Applications and Hardware Implémentations* " Edition : Springer
- [3] Donald A. Neamen, " *Electronic Circuit Analysis and Design* ", Edition: McGraw-Hil
- [4] N.Bastide. " *Problèmes d'électronique et simulation OrCAD PSPICE* ", Edition: Casteilla, 75005 PARIS 2002
- [5] Paul W.Tuinenga " *GUIDE POUR L'ANALYSE ET LA SIMULATION DE CIRCUIT AVEC PSPICE* " . Edition MASSON PARIS 1994
- [6] D.Houzet – L.Barrandon, " *CONCEPTION DE CIRCUITS EN VHDL ET VHDLAMS : PRINCIPE ET METHODOLOGIE* ", Edition: CEPADUES :2006 .
- [7] James W.Nilsson , Susan A.Riedel " *Introduction to PSpice , Manual for Electric Circuits* " Edition Prentice Hall , 2002
- [8] Yannick Hervé " *VHDLAMS Application et enjeux industriels, Cours et exercices corrigés* " Edition DUNOD , Paris , 2002 .
- [9] F. Lémery, " *Modélisation Comportementale des Circuits Analogiques et Mixtes* ", Thèse de Doctorat, Institut National Polytechnique De Grenoble, Décembre 1995.
- [10] Sebastien SNAIDERO " *Modélisation multidisciplinaire VHDL-AMS de systèmes complexes : vers le Prototypage Virtuel* ", Thèse de Doctorat , Université Louis Pasteur Strasbourg I, Décembre 2004.
- [11] Rami Khouri " *Modélisation comportementale en VHDL-AMS du lien RF pour la simulation et l'optimisation des systèmes RFID UHF et micro-ondes* ", Thèse de Doctorat , Institut National Polytechnique De Grenoble , Mai 2007
- [12] Kaddour GHERFI " *Modélisation Vhdl-Ams Et Application A L'intégration De Puissance* ", Thèse de Magister, Université Mentouri-Constantine, mars 2005.
- [13] Samia BELKACEM " *Macromodélisation Comportementale De Circuits Analogiques : Application Au Circuit Convoyeur De Courant* " Thèse de Magister, Université de batna , 2005
- [14] Salah HANFOUG " *Conception et layout d'un échantillonneur bloqueur à technologie CMOS 0.35µm* ", Thèse de Magister, Université de batna,
- [15] BENACER Imad " *Modélisation Comportementale De Spice A Vhdl-Ams* ", Thèse de Magister, Université de batna,